

불평형 계통전압에 강인한 연료전지용 전력변환시스템의 PLL 방법

김윤현, 김왕래, 임창진, 김광섭, 권병기, 최창호
(주)포스콘 기술연구소

A Robust PLL of PCS for Fuel Cell System under Unbalanced Grid Voltages

Yun-Hyun Kim, Wang-Rae Kim, Chang-Jin Lim, Kwang-Seob Kim,
Byung-Ki Kwon, Chang-Ho Choi
POSCON Corporation R&D Center

Abstract

In grid-interconnection system, a fast, robust and precise phase angle detector is most important to grid synchronization and the active power control. The phase angle can be easily estimated by synchronous dq PLL system. On the other hand under unbalanced voltage condition, synchronous dq PLL system has problem that harmonics occur to phase angle or magnitude of grid voltage because of the effect of the negative sequence components. So, To eliminate the negative sequence components, the PLL method using APF (All Pass Filter) in a stationery reference frame to extract positive sequence components under unbalanced voltage condition is researched. In this paper, we propose a new PLL method with decoupling network using APF in a synchronous reference frame to extract the positive sequence components of the grid voltage under unbalanced grid. The cut-off frequency of APF in a synchronous reference frame can be set to twice of the fundamental frequency comparing with that of APF in a stationery reference frame which is the fundamental frequency. The proposed PLL strategy can detect the phase angle quickly and accurately under unbalanced grid voltages. Simulation and experimental results are presented to verify the proposed strategy under different kind of voltage dips.

Index Terms—Grid synchronization, Phase-Locked Loop (PLL), Fuel Cell system, Power Conditioning System (PCS), voltage dips

1. 서론

최근 화석연료로 인한 대기환경의 직접적인 오염 및 지구온난화 문제 등으로 신재생에너지를 이용한 대체 에너지전원의 개발과 활용이 촉진되고 있는 추세이다. 계통에 연계되는 대체에너지전원의 증가는 전력 계통과 연계시스템에 불안정성을 초래하여 계통연계에 관한 표준이 이슈가 되고 있고, 분산전원시스템은 계통연계를 위해서는 이 엄격한 표준을 준수해야 한다. [1]

계통에 연계되는 분산전원시스템에서 중요한 사항은 계통전압과 동기화를 이루는 것으로, 동기화 알고리즘은 계통전압의 크기와 위상을 검출한다. 특히, 정확하고 빠른 계통의 위상각 추정은 전체시스템 제어에서 반드시 필요하다. 이 정보는 유효전력과 무효전력의 제어와 역률 제어 등에서 전류나 전압의 지령치 계산에 사용될 수 있다. [2]

계통전압이 평형인 경우에 이용될 수 있는 여러 종류의 동기화 방법이 연구되었다. 영전압 교차(zero-crossing)점을

이용한 방법은 매우 간단하지만 영전압 교차점이 고조파, 노치 등과 같은 왜곡된 계통전압에 대해 매우 민감한 단점이 있다. 정지좌표계 또는 동기좌표계에서 계통전압의 필터링을 통해 계통위상각을 추정할 수도 있다. 이 방법은 영전압 교차점을 이용한 방법보다 성능이 향상되었으나, 계통이 변동되거나 고장이 발생하면 위상각을 추출하기가 어렵다. 최근에는 동기좌표계를 이용한 PLL 방법이 주로 사용되며, 이 방법은 매우 간단하고 안정적이다. [3], [4]

동기좌표계 PLL 방법은 계통의 사고에 의한 불평형 전압 조건에서는 저차의 고조파 전압이 발생되므로, 왜곡 전압이 발생하는 계통전압 조건에는 적합하지 못하다. 계통전압이 불평형인 경우에 정확한 위상각을 추정하기 위해서는 정상분 전압을 빠르고 정확하게 추출하는 것이 중요하다. 기존에는 정지좌표계에서 APF를 이용하여 정상분을 추출하는 방법과 두 동기좌표계를 이용하여 정상분을 추출하는 방법(DSRF) 등이 연구되었다. [5],[6]

본 논문에서는 불평형 계통전압 조건에 강인하고, 빠른 동특성을 갖는 정상분 전압을 검출하는 방법을 제안한다. 계통전압의 정상분 전압을 추출하기 위해 동기좌표계에서 APF를 사용하였다.

2. MCFC용 PCS의 구조

MCFC의 DC 출력을 3상 AC 전압으로 변환하는 PCS의 구조를 그림 1에 나타내었다. PCS는 전력변환모듈과 스위칭 소자에 의해 발생된 고조파를 제거하기 위한 출력 필터와 절연 및 승압용 변압기 등으로 구성된다.

제어기는 동기화, 계통보호, 계통 재투입, 고조파 제한 등과 같은 IEEE 1547 표준의 요구사항을 만족해야 한다. 계통연계를 위한 동기화는 다양한 위상각 검출 방법을 이용할 수 있다. 최근에는 PLL 방법이 계통 상태를 검출하기 위해 주로 사용된다.

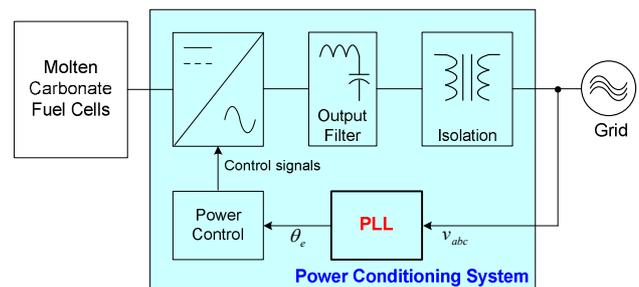


그림 1 MCFC용 PCS의 구조

3. 제안한 PLL 방법

3.1 불평형 계통전압의 해석

계통 고장 발생에 따른 불평형 3상 전압은 다음과 같이 표현될 수 있다.

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = V^{+1} \begin{bmatrix} \cos(\omega t + \phi^{+1}) \\ \cos(\omega t - \frac{2\pi}{3} + \phi^{+1}) \\ \cos(\omega t + \frac{2\pi}{3} + \phi^{+1}) \end{bmatrix} + V^{-1} \begin{bmatrix} \cos(\omega t + \phi^{-1}) \\ \cos(\omega t + \frac{2\pi}{3} + \phi^{-1}) \\ \cos(\omega t - \frac{2\pi}{3} + \phi^{-1}) \end{bmatrix} \quad (1)$$

식1에서 첨자 '+1' 과 '-1'은 각각 정상분과 역상분 전압의 계수를 의미하고, 영상분 전압은 고려되지 않았다. 식1은 공간벡터를 표현하는 전압 복소수 형태로 식2와 같이 나타낼 수 있다.

$$\bar{v}_{abc} = V^{+1} e^{j(\omega t + \phi^{+1})} + V^{-1} e^{-j(\omega t + \phi^{-1})} \quad (2)$$

동기좌표계 PLL 시스템에서 동기좌표계의 d, q축 전압 v_d, v_q 는 식3과 같이 표현된다.

$$\begin{aligned} \bar{v}_{dq} &= v_d + jv_q = V^{+1} e^{j(\omega t + \phi^{+1} - \theta_e)} + V^{-1} e^{-j(\omega t + \phi^{-1} + \theta_e)} \\ e^{j\omega t} &= \cos(\omega t) + j \sin(\omega t) \end{aligned} \quad (3)$$

$$v_d = V^{+1} \cos(\omega t + \phi^{+1} - \theta_e) + V^{-1} \cos(\omega t + \phi^{-1} + \theta_e)$$

$$v_q = V^{+1} \sin(\omega t + \phi^{+1} - \theta_e) - V^{-1} \sin(\omega t + \phi^{-1} + \theta_e)$$

PI 제어가 회전각을 이상적으로 제어하면 $\theta_e = \omega t$ 가 되고, 식3은 식4로 표현된다.

$$v_d = V^{+1} \cos \phi^{+1} + V^{-1} \cos(2\omega t + \phi^{-1}) \quad (4)$$

$$v_q = V^{+1} \sin \phi^{+1} - V^{-1} \sin(2\omega t + \phi^{-1})$$

동기좌표계 PLL 시스템에서는 계통전압에 불평형이 발생하면 역상분 전압으로 인해 동기좌표계 d, q축 전압에 2ω 의 전압 맥동 성분이 나타난다.

3.2 동기좌표계의 Decoupling Network

역상분 전압에 의한 고조파를 제거하기 위해 식5에 전역통과필터(90° 위상지연)를 적용하였다. \bar{v}_d 와 \bar{v}_q 는 APF의 출력 값이고, APF의 차단주파수(cut-off frequency)는 계통주파수의 2배(2ω)로 설정된다. 그래서 PLL 시스템의 동특성은 정지좌표계에서 APF를 사용한 방법보다 개선될 것으로 생각된다.

$$\begin{aligned} \bar{v}_d &= V^{+1} \cos \phi^{+1} + V^{-1} \cos(2\omega t + \phi^{-1} - \frac{\pi}{2}) \\ &= V^{+1} \cos \phi^{+1} + V^{-1} \sin(2\omega t + \phi^{-1}) \end{aligned} \quad (5)$$

$$\begin{aligned} \bar{v}_q &= V^{+1} \sin \phi^{+1} - V^{-1} \sin(2\omega t + \phi^{-1} - \frac{\pi}{2}) \\ &= V^{+1} \sin \phi^{+1} + V^{-1} \cos(2\omega t + \phi^{-1}) \end{aligned}$$

동기좌표계 d, q 축 전압에 나타나는 전압 맥동 성분을 제거하고, 정상분 전압을 추출하기 위해 식6의 연산방법이 제안되었고, 그림 2에 이를 간략하게 나타내었다.

$$\begin{aligned} v_d^{+1} &= V^{+1} \cos \phi^{+1} = \frac{1}{2}(v_d + v_q + \bar{v}_d - \bar{v}_q) \\ v_q^{+1} &= V^{+1} \sin \phi^{+1} = \frac{1}{2}(-v_d + v_q + \bar{v}_d + \bar{v}_q) \end{aligned} \quad (6)$$

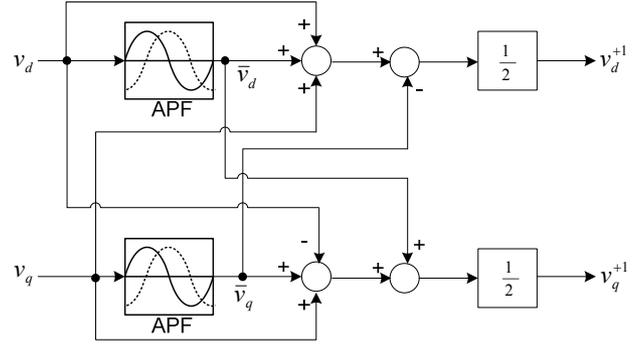


그림 2 정상분 전압 추출을 위한 블록 다이어그램

본 논문에서 제안한 알고리즘의 블록 다이어그램을 그림 3에 나타내었고, 이 알고리즘에는 3상 동기좌표계 PLL 시스템이 사용되었다.

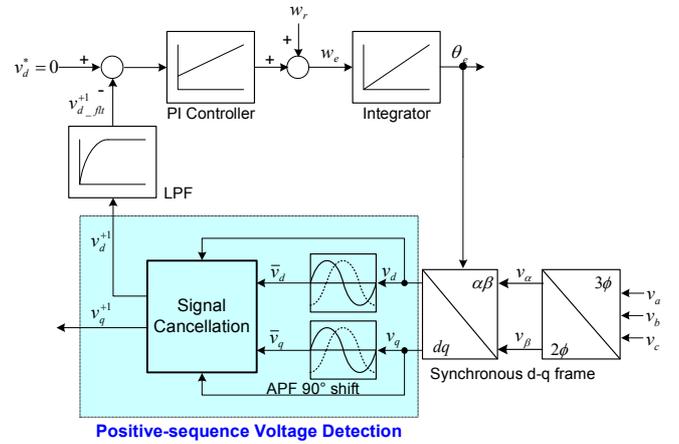


그림 3 제안된 알고리즘의 블록 다이어그램

4. 시뮬레이션 및 실험 결과

불평형 계통전압 조건에서 제안된 알고리즘의 성능을 검증하기 위해 시뮬레이션을 수행하였다. 샘플링 주파수는 8[kHz]로 하였고, PI 제어기의 파라미터는 $\omega_n = 38[\text{rad/s}]$, $\zeta = 1$ 로 설정하였다.

전력 계통에서는 주로 단상 지락사고에 의한 C 유형과 선간 단락사고에 의한 D 유형의 불평형 전압이 발생한다. [7] 본 논문에서는 발생 빈도가 높은 C 유형의 불평형 전압 조건에서 제안한 PLL 방법과 정지좌표계에서 APF를 사용한 방법을 비교하여 시뮬레이션을 하였다. 불평형 계통전압은 정상분 전압과 역상분 전압의 크기를 각각 정격전압의 70%, 30%로 설정하여 모의하였다.

그림 4는 불평형 전압 조건에서 정지좌표계에서 APF를 사용한 PLL의 응답특성을 나타낸 파형이고, 그림 5는 불평형 전압 조건에서 동기좌표계에서 APF를 사용한 PLL의 응답특성을 나타낸 파형이다.

2차시스템의 응답특성과 관련된 정착시간(settling time)을 이용하여 불평형 전압 조건에서 두 PLL 방법의 성능을 비교하였다. 정착시간은 과도상태가 진동하면서 감소되는 값이 정상상태 값의 2% 이내에 도달하는 시간을 의미한다.

그림 5에서 동기좌표계 q축 정상분 전압의 2% 이내에 도달하는 응답시간이 그림 4와 비교해 볼 때 약 3msec가 감소된 것을 알 수 있다.

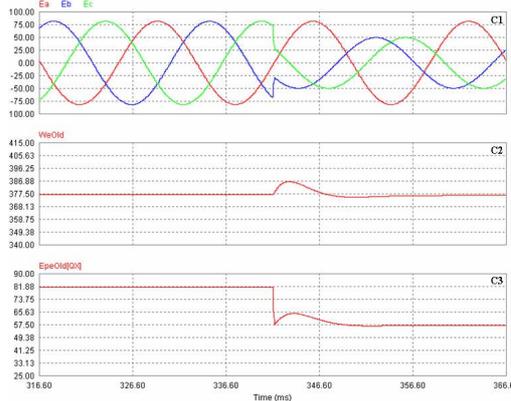


그림 4 정지좌표계에서 APF를 사용한 PLL, C1 : 3상 계통전압, C2 : 각 주파수, C3 : 동기좌표계 q축 정상분 전압

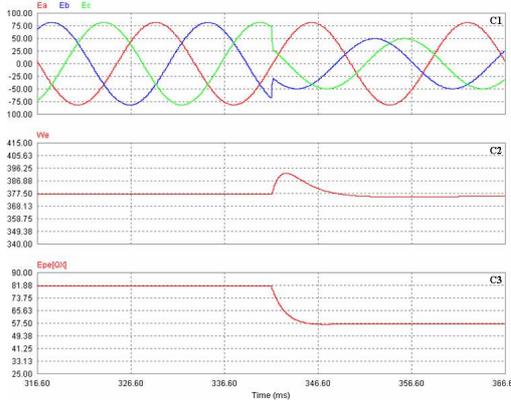
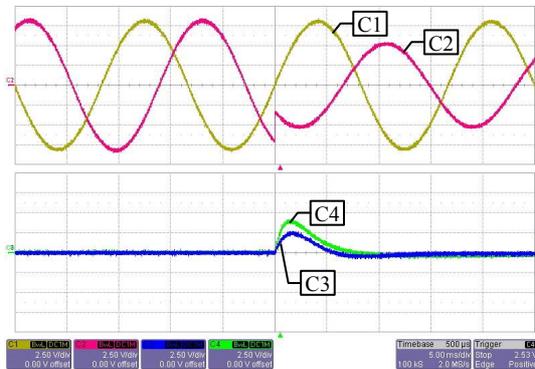


그림 5 동기좌표계에서 APF를 사용한 PLL, C1 : 3상 계통전압, C2 : 각 주파수, C3 : 동기좌표계 q축 정상분 전압

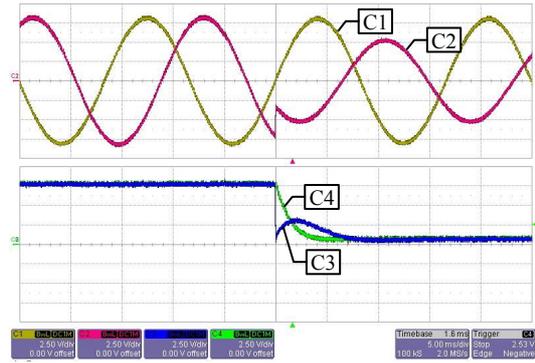
시뮬레이션 결과를 확인하기 위해 정지좌표계에서 APF를 사용한 PLL 방법과 제안된 PLL을 실험을 통해 비교하였다. DSP(TMS320F2812)를 이용한 제어시스템과 AC 전압 공급기를 이용하여 시뮬레이션과 동일한 불평형 전압 조건을 모의하였다.

그림 6의 (a)와 (b)는 불평형 전압 조건에서 실험한 제안된 PLL과 정지좌표계에서 APF를 이용한 PLL의 각주파수 추정치와 동기좌표계 q축 정상분 전압 크기의 응답성을 나타낸다. 그림 6 (a)는 두 경우의 각주파수가 제한치(2%) 이내로 응답하는 시간의 차이는 매우 적다는 것을 보여준다. 제안된 PLL의 정상분 전압 검출방법이 정지좌표계에서 APF를 사용한 방법보다 계통전압의 크기를 더 빠르게 추정하는 것을 확인할 수 있다.



(a) 각주파수 비교

C1, C2 : A, B 상 계통전압(25[V/div]), C3, C4 : 각각 정지좌표계와 동기좌표계에서 APF를 사용한 PLL의 각주파수(9.4[rad/div], 377[rad/sec] offset)



(b) 동기좌표계 q축 정상분 전압 비교

C1, C2 : A, B 상 계통전압(25[V/div]), C3, C4 : 각각 정지좌표계와 동기좌표계에서 APF를 사용한 PLL의 동기좌표계 q축 정상분 전압(8.2[V/div], 57.2[V] offset)

그림 6 C 유형의 불평형 전압 조건에서의 실험 파형

5. 결론

본 논문에서는 불평형 계통전압 조건에 강인하고, 동특성이 빠른 PLL 방법을 제안하였다. 이 PLL 방법은 정지좌표계보다는 동기좌표계에서 APF를 사용하여 정상분 전압을 추출하였고, 동기좌표계에서 APF의 차단주파수는 계통주파수의 2배로 설정되었다. 그리하여 제안된 PLL 시스템의 응답시간이 정지좌표계에서 APF를 사용한 PLL 방법보다 감소되었다. 시뮬레이션과 실험 결과를 통해 제안된 PLL 방법의 효과를 입증하였다.

Reference

- [1] J.P. Lyons and V. Vlatkovic, "Power Electronics and Alternative Energy Generation," Proc. Of PESC'04. Aachen, Germany, pp.16-19, 2004.
- [2] Kaura and V. Blasko, "Operation of Phase Loop System Under Distorted Utility Conditions", IEEE Trans. On Industry Applications, vol.33, no. 1, pp.58-63, 1997.
- [3] F. Blaabjerg and R. Teodorescu, M. Liserre, Adrian V. Timbus, "Overview of Control and Grid Synchronization for Distributed Power Generation Systems", IEEE Trans. On Industrial Electronics. vol.53, no.5.2006.
- [4] Timbus, A. Liserre, M., Teodorescu, R., Blaabjerg, F., "Synchronization Methods for Three Phase Distributed Power Generation Systems. An Overview and Evaluation", Proc. of PESC'05. pp.2474-2481, 2005.
- [5] Sang-Joon Lee, Jun-Koo Kang, Seung-Ki Sul, "A new phase detecting method for power conversion systems considering distorted conditions in power system", Industry Applications Conference, vol. 4, pp.2167 - 2172, 1999.
- [6] Rodriguez, P., Pou, J., Bergas, J., Candela, I., Burgos, R., Boroyevic, D., "Double Synchronous Reference Frame PLL for Power Converters Control", Proc. of PESC'05. pp.1415 - 1421, 2005.
- [7] G. Saccomando, J. Svensson, and A. Sannino, "Improving Voltage Disturbance Rejection for Variable-Speed Wind Turbines", IEEE Trans. on Energy Conversion, vol.17, no.3, pp.422-428, 2002.