

공유결합 인덕터를 이용한 부스트 하프브릿지 컨버터에 관한 연구

이근우, 안태영
 청주대학교 전자공학과,

A study on the boost half bridge converter using a coupled inductor

Geunwoo Lee, Taeyoung Ahn
 Cheongju Univ. Dept. of Electronics Eng.,

ABSTRACT

본 논문에서는 새로운 부스트 하프브릿지 컨버터를 제안하고 그 정상상태 해석결과를 보고한 것이다. 특히 부스트 하프브릿지 컨버터의 기본형과 한 개의 코어를 사용하여 인덕터를 공유 결합 시킨 인덕터 공유결합형 부스트 하프브릿지 컨버터를 동시에 제안하였다. 제안된 컨버터는 반도체 스위치와 주요 소자를 이상적으로 가정하여 내부손실을 무시한 등가회로를 유도하였고 등가회로부터 스위치의 상태에 따른 상태별 등가회로부터 주요 소자에 대한 특성식을 나타내었고 최종적으로는 컨버터의 정상상태 특성식을 유도하였으며 특성의 타당성을 확인하기 위해서 회로 시뮬레이션을 수행하였다.

1. 서론

스위칭 전원장치는 고속의 스위칭 동작에 의해서 직류 입력전압을 안정된 직류전원으로 변환시켜주는 장치이다. 최근에는 주요 전자기기의 전원공급용으로 소용량부터 대용량까지 사용되고 있으며 장치의 소형화를 위해서 전원장치도 함께 작은 사이즈를 요구하고 있는 실정이다. 스위칭 전원장치를 소형화 하기 위해서는 스위칭 주파수를 높여서 에너지 저장 소자의 물리적 사이즈를 줄이는 방법을 사용하고 있지만 스위칭 손실이 증가하여 방열판 사이즈가 증가하는 단점이 존재한다. 소프트 스위칭 기술은 높은 스위칭 주파수에서도 원리적으로는 스위칭 손실을 발생시키지 않기 때문에 고효율 전원장치의 설계에 중요한 선택 기준이 되고 있다.

한편 하프브릿지 컨버터는 두 개의 스위치를 사용하기 때문에 스위치의 전력 분담을 효율적으로 분배되고, 변압기를 사용하여 입출력전압의 크기를 변압기 권선비로 조절이 가능하며, 입출력이 절연되기 때문에 산업계에서 널리 사용되고 있는 회로방식 중의 하나이다. 본 논문에서는 전원 입력단에 인덕터가 있으며 하프브릿지 컨버터와 결합된 형태의 부스트 입력형 하프브릿지 컨버터를 제안하였다. 입력단의 인덕터는 변압기의 코어에 공유 결합시키면 회로구성을 소형화 시킬 수 있는 장점이 있다. 제안된 컨버터는 반도체 스위치와 주요 소자를 이상적으로 가정하여 내부손실을 무시한 등가회로를 유도하고 등가

본 연구는 교육과학기술부와 한국산업기술재단의 지역혁신인력양성사업으로 수행된 연구결과임.

회로로부터 스위치의 상태에 따른 상태별 등가회로부터 주요 소자에 대한 특성식을 나타내었고 최종적으로는 컨버터의 정상상태 특성식을 유도하였다.

2. 새로운 부스트 하프브릿지 컨버터

2.1 기본 회로 구성

그림 1에는 본 논문에서 제안하는 새로운 부스트 하프브릿지 컨버

터의 기본회로가 나타나 있다. 그림에서 입력단에는 인덕터가 있으며 두 개의 스위치와 변압기가 직렬 구성되어 있다. 변압기의 2차측에는 탭이 있는 배전압 정류기를 구성하고 있지만 원리적으로는 배전류 정류기도 구성이 가능하며 다이오드 정류기 대신에 동기정류기 구성도 가능하다.

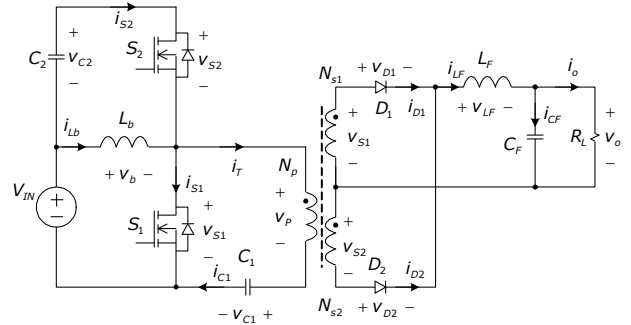


그림 1 새로운 부스트 하프브릿지 컨버터의 기본회로
 Fig. 1 Basic topology for the novel boost half bridge converter

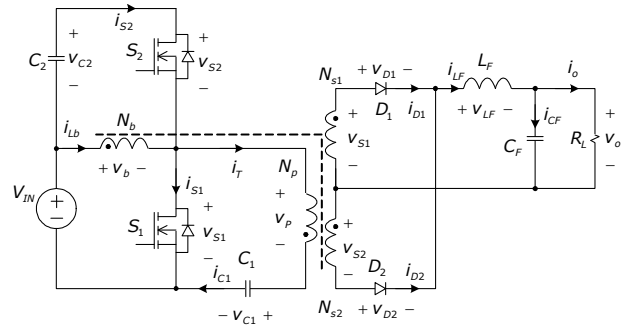


그림 2 공유 결합된 부스트 하프 브릿지 컨버터의 기본회로
 Fig. 2 Basic topology for the novel boost half bridge converter with coupled inductor

그림 2에는 그림 1의 부스트 하프브릿지 컨버터의 입력에 위치한 인덕터 L_b 를 변압기의 코어에 결합시킨 인덕터 공유결합형 부스트 하프브릿지 컨버터의 기본회로가 나타나 있다. 입력단 인덕터가 공유 결합되었기 때문에 회로구성이 간단해지며 전원장치의 제조가격을 저감시키면서 소형화 시킬 수 있다는 장점이 존재한다.

2.2 정상상태 해석

그림 3에는 그림 2의 부스트 하프브릿지 컨버터의 기본회로의 등가 회로를 나타내었다. 등가회로의 변환에는 반도체 스위치가 이상적인 스위치로 동작한다고 간주하였으며 변압기의 1차측에 있는 커패시터 C_1 , C_2 의 커패시턴스가 커서 일정한 정전압이 유지되고 따라서 정전압으로 등가 하였다. 출력단에는 출력커패시터와 부하저항을 정상상태에서는 일정한 정전압으로 가정하였으며 변압기와 공유 인덕터는 자화인덕턴스만 고려하였고, 이상적인 변압기로 대체하였다. 등가회로에서 내부 손실은 무시하였다.

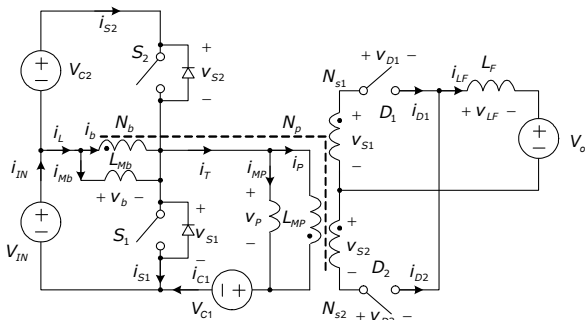
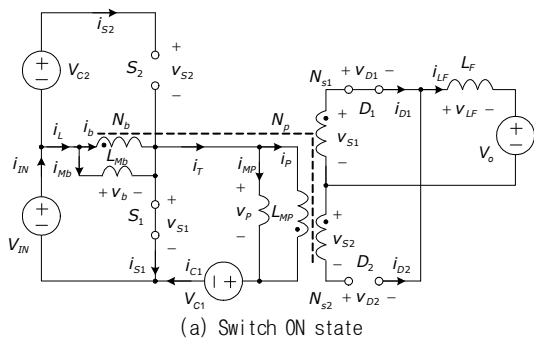
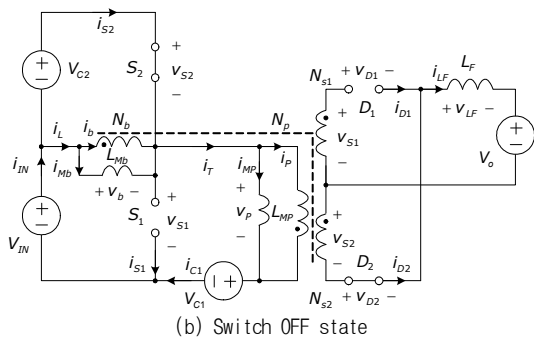


그림 3 부스트 하프브릿지 컨버터의 등가회로
Fig. 3 Equivalent circuit for the boost half bridge converter



(a) Switch ON state



(b) Switch OFF state

그림 4 부스트 하프브릿지 컨버터의 상태별 등가회로
Fig. 4 Equivalent circuit for the steady state

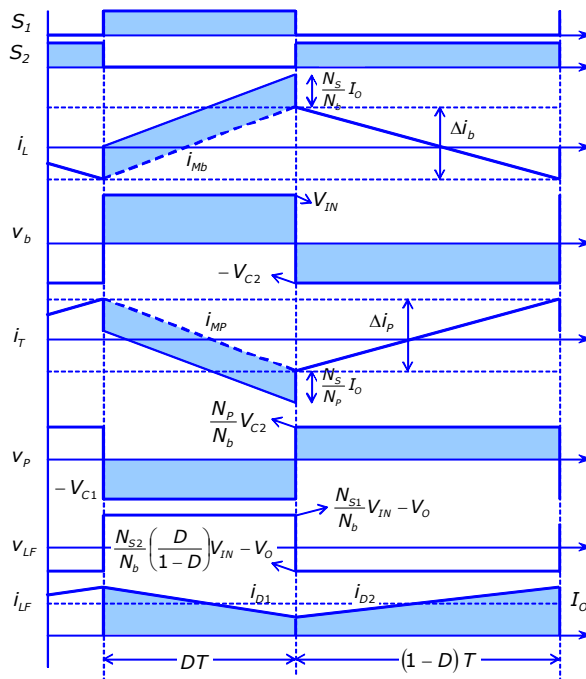


그림 5 부스트 하프브릿지 컨버터의 이론 동작파형
Fig. 5 Theoretical waveform for the boost half bridge converter

그림 3의 등가회로에서 두 개의 스위치는 서로 교차되지 않는 스위칭 동작을 한다고 가정하면 스위치의 상태에 따라 그림 4와 같은 상태별 등가회로를 유도할 수 있게 된다. 그림 (a)에는 스위치 S_1 이 턴 온 되었을 때 이며 그림 (b)는 스위치 S_1 이 턴 오프 되었을 때의 등가회로이다. 그림 5는 정상상태에서 제안된 회로의 등가회로가 동작하는 경우 주요 소자에 대한 이론 동작파형을 나타낸 것이다. 각 상태별 동작은 위의 등가회로와 이론 동작파형으로부터 다음과 같이 설명된다.

먼저 스위치 S_1 이 턴 온 되면 인덕터 N_b 에는 입력전압이 유지되고 변압기 결함에 의해서 변압기 2차측에 전달되면서 다이오드 D_1 이 턴 온 되어 출력으로 전력이 전달된다. 이 때 주요 소자에 대한 특성식은 다음과 같이 정리된다.

$$v_b = V_{IN} \quad (1)$$

$$v_P = -\frac{N_P}{N_b} V_{IN} \quad (2)$$

$$V_{C1} = \frac{N_P}{N_b} V_{IN} \quad (3)$$

$$\Delta i_{LF} = \frac{1}{L_F} \left(\frac{N_S}{N_b} V_{IN} - V_o \right) DT \quad (4)$$

$$\Delta i_{MP} = -\frac{DT}{L_{MP}} \left(\frac{N_P}{N_b} V_{IN} \right) \quad (5)$$

$$\Delta i_{Mb} = \frac{V_{IN}}{L_{Mb}} DT \quad (6)$$

다음 스위치 S_1 이 턴 오프 되면 인덕터 N_b 에는 V_{C2} 전압이 유지되고 변압기 결함에 의해서 권선 N_b 에 전압이 유지되면서 변압기 2차측에 전달되고, 다이오드 D_2 가 턴 온 되어 출력으로 전력이 전달된다. 이 때 주요 소자에 대한 특성식은 다음과 같이 정리된다.

$$V_{C2} = \left(\frac{D}{1-D} \right) V_{IN} \quad (7)$$

$$v_b = - \left(\frac{D}{1-D} \right) V_{IN} \quad (8)$$

$$\Delta i_{Mb} = - \frac{V_{IN} D T}{L_{Mb}} \quad (9)$$

$$v_P = \left(\frac{D}{1-D} \right) \frac{N_P}{N_b} V_{IN} \quad (10)$$

$$\Delta i_{MP} = \left(\frac{N_P}{N_b} \right) \frac{V_{IN} D T}{L_{MP}} \quad (11)$$

$$v_{LF} = \frac{N_{S2}}{N_b} \left(\frac{D}{1-D} \right) V_{IN} - V_o \quad (12)$$

$$\Delta i_{LF} = \frac{(1-D) T}{L_F} \left[\frac{N_{S2}}{N_b} \left(\frac{D}{1-D} \right) V_{IN} - V_o \right] \quad (13)$$

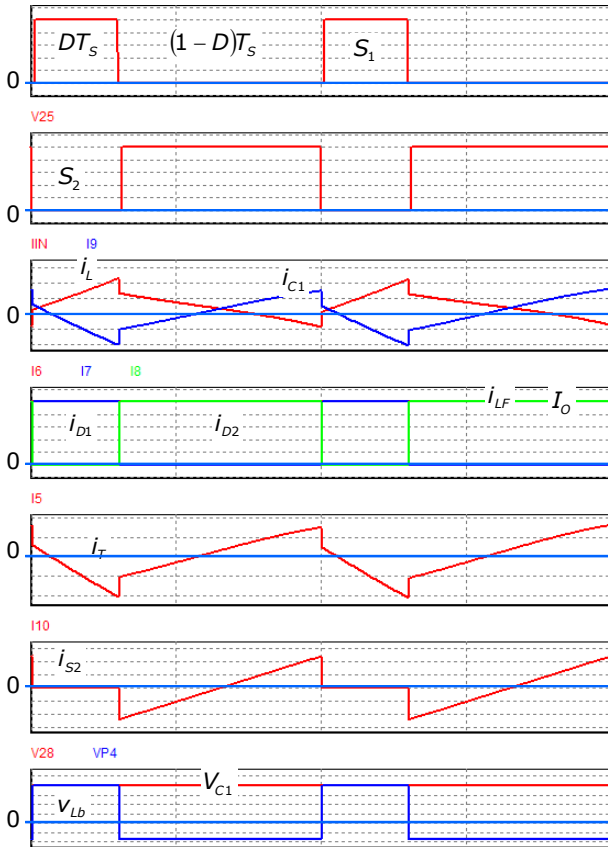


그림 6 부스트 하프브릿지 컨버터의 시뮬레이션 동작파형
 Fig. 6 Simulation waveforms for the boost half bridge converter
 정상상태에서의 입출력 전압비는 등가회로와 동작파형에서 출력단의 인덕터 전압의 전압-시간 평균값 정리에 의해서 다음과 같이 구할 수 있다.

$$D \left[\left(\frac{N_{S1}}{N_b} \right) V_{IN} - V_o \right] = (1-D) \left[V_o - \left(\frac{D}{1-D} \right) \left(\frac{N_{S2}}{N_b} \right) V_{IN} \right] \quad (14)$$

식 (14)를 정리하면 다음과 같이 정상상태의 입출력 전압비 M 을 구할 수 있다.

$$M = \frac{V_o}{V_{IN}} = D \left(\frac{N_{S1}}{N_b} + \frac{N_{S2}}{N_b} \right) = 2D \left(\frac{N_S}{N_b} \right) \quad (15)$$

식 (15)로부터 입출력 전압비는 시비율과 변압기 권선비에 비례한다는 것을 알 수 있다. 본 논문에서 제안한 부스트 하프브릿지 컨버터의 정상상태 해석과 이론 설명의 타당성을 검토하기 위해서 PSIM을 이용한 회로시뮬레이션을 수행하였으며 그림 6에는 시뮬레이션 결과를 나타내었다. 시뮬레이션 결과에서 알 수 있듯이 본 논문에서 제안한 부스트 하프브릿지 컨버터의 정상상태 해석과 동작설명이 타당함을 알 수 있었다. 또한 주스위치의 전류가 턴오프 직전에 음의 값으로 흐르고 있었기 때문에 턴 오프 되면 영전압 스위칭과 소프트 스위칭이 가능하고 스위칭 손실이 저감되면서 고효율 전력변환이 기대된다.

3. 결론

본 논문에서는 새로운 부스트 하프브릿지 컨버터를 제안하고 그 정상상태 해석결과를 보고한 것이다. 특히 부스트 하프브릿지 컨버터의 기본형과 인덕터를 공유 결합하여 한 개의 코어를 사용함으로써 회로의 구성을 간단하게 할 수 있는 인덕터 공유결합형 부스트 하프브릿지 컨버터를 동시에 제안하였다.

제안된 컨버터는 반도체 스위치와 주요 소자를 이상적으로 가정하여 내부손실을 무시한 등가회로를 유도하고 등가회로로부터 스위치의 상태에 따른 상태별 등가회로로부터 주요 소자에 대한 특성식을 나타내었고 최종적으로는 컨버터의 정상상태 특성식을 유도하였다.

정상상태 해석결과와 동작설명의 타당성을 검토하기 위해서 회로 시뮬레이션을 수행하였으며 제안된 컨버터가 소프트 스위칭이 가능하다는 것을 밝혔다. 향후 본 논문에서 제안된 컨버터의 시험용 회로를 구성하여 전기적 성능과 특성을 구체적으로 검토를 할 예정이다.

참고 문헌

- [1] Haruo Watanabe, Hirofumi Matsuo, "A novel high efficient DC-DC converter with 1V/20A Dc output", IEEE PESC, 2002, pp. 34-39.
- [2] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Analysis of the novel soft-switching DC-DC converter with low output voltage", IEEE PESC, 2000, pp. 1503-1509.
- [3] Haruo Watanabe, Hirofumi Matsuo, "Design oriented analysis of a novel soft switching DC-DC converter with 2V/20A DC output ", IEEE PESC, 2001, pp. 884-889.