영전압 스위칭 풀브릿지 컨버터의 전력변환 손실특성에 관한 연구

가동훈*, 안태영*, 봉상철^{\$}, 김돈식^{\$} *청주대학교 전자공학과, ^{\$}삼성전기 파워사업팀

A study on the power conversion losses analysis for the ZVS full bridge converter

Donghoon Ka, Taeyoung Ahn, Sangcheol Bong, Donsik Kim Cheongju Univ. Dept. of Electronics Eng., Samsumg Electro-mechanics Co. LTD.

ABSTRACT

본 논문에서는 영전압 스위칭 풀브릿지 DC-DC 컨버터의 회로방식 에 대한 전력변환 효율 특성을 빠르고 효과적으로 분석 할 수 있는 방 법에 대해 보고한 것이다. 먼저 기존회로에서 내부손실이 없는 이상적 인 등가회로를 유도하고 스위칭 동작 파형을 이용하여 주요부분에 대 한 전류의 실효값을 유도하였다. 이상적인 등가회로에 내부손실 저항 을 삽입하고 전류의 실효값으로부터 주요소자의 전도손실을 계산하여 컨버터의 전력변환손실과 효율을 예측할 수 있도록 하였다. 해석 방법 의 타당성을 검토하기 위해서 입력전압 400V, 출력전압 12V, 최대전 력 720W의 시험용 회로를 구성하여 해석 결과와 비교 하였다.

1. 서론

영전압 스위칭 풀브릿지 컨버터는 네 개의 스위치를 사용하여 전력 을 분담하고, 스위치의 정격전압이 다른 회로방식에 비해 낮기 때문에 낮은 전도손실 특성의 반도체 스위치를 이용할 수 있고, 결과적으로는 전력변환 효율을 개선시켜 시스템의 신뢰성을 향상시켜준다. 그러나 컨버터의 설계 시 정량적인 비교 대상인 전력변환 손실과 효율을 분석 하기 위해서 설계시간이 증가하는 단점이 있었다. 본 논문에서는 영전 압 스위칭 풀브릿지 컨버터의 효율특성에 대해 전력 손실 특성을 분석 하고 실험결과와 비교하고 그 결과를 보고하였다. 먼저 기존회로에서 내부손실이 없는 이상적인 등가회로를 유도하고 스위칭 동작 파형을 이용하여 주요부분에 대한 전류의 실효값을 유도하였다. 이상적인 등 가회로에 내부손실 저항을 삽입하고 전류의 실효값으로부터 주요소자 의 전도손실을 계산하여 컨버터의 전력변환손실과 효율을 예측할 수 있도록 하였다.

2. ZVS 풀브릿지 컨버터의 정상상태 특성

2.1 정상상태 동작 특성

그림 1에는 영전압 스위칭 풀브릿지 컨버터의 기본회로가 나타나 있다. 변압기의 1차 측에는 총 4개의 스위치가 사용되었고, 2차 측에 는 배전압 방식의 정류기가 사용되었다.

본 연구는 교육과학기술부와 한국산업기술재단의 지역혁 신인력양성사업으로 수행된 연구결과임.



그림 1 영전압 스위칭 풀브릿지 컨버터의 기본회로 Fig. 1 Basic topology for the ZVS full bridge converter



그림 2 영전압 스위칭 풀브릿지 컨버터의 동작파형 Fig. 2 Operational waveforms for the ZVS full bridge converter

그림 1의 기본회로에서 반도체 스위치와 출력 필터를 이상적인 소

자로 가정하고, 변압기는 자화 인덕터만 고려하여 외부의 제어신호에 의해서 주 스위치가 적절하게 스위칭 된다면 그림 2와 같이 각 스위치 가 정상상태에서 동작하고 있는 경우 상태별 동작파형을 나타낼 수 있 다. 그림에서 한 주기에 각 8 개의 동작 상태로 나누어지지만 반주기 에 해당하는 기간이 상하 대칭 동작을 하게 된다. 그림에서 컨버터의 주스위치는 Q1-Q3, Q2-Q4가 서로 반대 상태가 되게 스위칭 하면서 위상을 제어하게 되면 기존 연구에서 알려진 대로 영전압 스위칭 동작 이 가능하게 되며 스위칭 손실을 저감하면서 고효율 동작이 가능하게 된다. 식 (1)은 컨버터의 정상상태 동작에서 얻을 수 있는 동작 시비 율을 계산한 것이다.

$$D = \frac{\left(\frac{4L_{R}f_{s}I_{o}}{NV_{IN}} - \frac{V_{o}L_{R}}{NL_{F}V_{IN}} + \frac{NV_{o}}{V_{IN}}\right)}{\left(1 - \frac{V_{o}L_{R}}{NL_{F}V_{IN}}\right)}$$
(1)

2.2 정상상태 실효 전류값

그림 2의 동작파형으로부터 영전압 스위칭 풀브릿지 컨버터의 주요 지점에 대한 정상상태에서의 전류값과 전류의 리플값을 구할 수 있으 며 그 결과를 표 1에 정리하여 나타내었다. 또한 각 소자의 도통 기간 에 대한 전류 파형으로부터 각 소자에 흐르는 전류의 실효값을 구할 수 있으며 표 2에 정리하여 나타내었다. 그림 3에서는 영전압 스위칭 풀브릿지 컨버터의 내부손실에 의한 전도손실을 계산하기 위해서 회로 주요 부분에 대한 내부기생 저항을 나타낸 것이다. 각 기생저항은 주 요 소자와 직렬로 나타나 있으며 앞 절에서 계산된 주요 부분의 실효 전류와 함께 부분 전도손실을 계산할 수 있게 된다. 앞에서 구한 주요 부분의 전도손실과 변압기 코어손실이나 제어회로 손실 등과 같은 고 정손실을 합하면 컨버터의 전체 내부손실을 구할 수 있으며 다음과 같 이 표현된다.

Param.	Values	Param.	Values	
Δi_L	$\frac{V_o}{2L_F f_z} \left(1 - D + \Delta D\right)$	I_1	$\frac{I_{L-}}{N} - I_M$	
I_{L+}	$I_o + \frac{\Delta i_L}{2}$	I_2	$-\frac{I_{L\!M}}{N}\!-\!I_{M}$	
<i>I</i> _{<i>L</i>-}	$I_o - \frac{\Delta i_L}{2}$	I ₃	$-\frac{I_{L^+}}{N}\!-\!I_M$	
I_{LM}	$I_o + \frac{\Delta i_L}{2} - \frac{V_o}{L_F} \frac{T}{2} \left(1 - D\right)$	I_4	$-rac{I_{L-}}{N}+I_M$	
I_{M^+}	$\frac{V_{IN}}{4L_M f_z} (D - \Delta D)$	I_5	$\frac{I_{LM}}{N} + I_M$	
<i>I</i> _{<i>M</i>} -	$-\frac{V_{IN}}{4L_{M}f_{s}}(D-\Delta D)$	Ip	$\frac{I_{L+}}{N} + I_M$	

표 1 정상상태에서의 전류값 Table 1 Current values of the steady state

표 2 정상상태에서의 실효전류값 Table 2 RMS currents of the steady state

Parameters	RMS values		
I _{Q1RMS}	$\begin{split} \sqrt{\frac{1}{2}} \frac{\Delta D \bullet u_i + \frac{1}{2} (D - \Delta D) \bullet u_2 + \frac{1}{2} (1 - D) \bullet u_3} \\ u_1 &= \frac{1}{3} (I_2^2 + I_1 I_2 + I_1^2) u_2 &= \frac{1}{3} (I_\rho^2 + I_1 I_\rho + I_1^2) u_3 &= \frac{1}{3} (I_\rho^2 + I_2 I_\rho + I_2^2) \end{split}$		
I _{Q2 RMS}	$ \sqrt{\frac{1}{2}\Delta D \cdot u_{2} + \frac{1}{2}(D - \Delta D) \cdot u_{2} + \frac{1}{2}(1 - D) \cdot u_{4}} $ $ u_{1} = \frac{1}{3}(I_{2}^{2} + I_{2}I_{5} + I_{5}^{2}) u_{2} = \frac{1}{3}(I_{2}^{2} + I_{2}I_{4} + I_{4}^{2}) u_{3} = \frac{1}{3}(I_{4}^{2} + I_{4}I_{3} + I_{3}^{2}) $		
I _{Q3RMS}	$\begin{split} \sqrt{\frac{1}{2}\Delta D \bullet u_1 + \frac{1}{2}(D - \Delta D) \bullet u_2 + \frac{1}{2}(1 - D) \bullet u_3} \\ u_1 &= \frac{1}{3}(I_5^2 + I_5I_4 + I_4^2) u_2 = \frac{1}{3}(I_4^2 + I_4I_3 + I_3^2) u_3 = \frac{1}{3}(I_3^2 + I_3I_2 + I_2^2) \end{split}$		
I _{Q4RMS}	$\begin{split} \sqrt{\frac{1}{2}} & \Delta D \bullet u_2 + \frac{1}{2} (D - \Delta D) \bullet u_2 + \frac{1}{2} (1 - D) \bullet u_1 \\ u_1 &= \frac{1}{3} (I_3^2 + I_3 I_2 + I_2^2) u_2 = \frac{1}{3} (I_2^2 + I_2 I_1 + I_1^2) u_3 = \frac{1}{3} (I_p^2 + I_1 I_p + I_1^2) \end{split}$		
I _{lr rms}	$\begin{split} \sqrt{\frac{1}{2}\Delta D \bullet (u_i + u_i) + \frac{1}{2}(D - \Delta D) \bullet (u_2 + u_2) + \frac{1}{2}(1 - D) \bullet (u_3 + u_4)} \\ u_1 &= \frac{1}{3}(I_2^2 + I_2I_2 + I_1^2) \qquad u_2 = \frac{1}{3}(I_p^2 + I_1I_p + I_1^2) \qquad u_3 = \frac{1}{3}(I_p^2 + I_3I_p + I_3^2) \\ u_4 &= \frac{1}{3}(I_3^2 + I_3I_4 + I_4^2) \qquad u_5 = \frac{1}{3}(I_4^2 + I_4I_5 + I_3^2) \qquad u_6 = \frac{1}{3}(I_3^2 + I_3I_2 + I_3^2) \\ u_7 &= \frac{1}{3}(I_7^2 + I_3I_4 + I_4^2) \qquad u_8 = \frac{1}{3}(I_4^2 + I_4I_3 + I_3^2) \qquad u_8 = \frac{1}{3}(I_9^2 + I_3I_2 + I_3^2) \\ u_8 &= \frac{1}{3}(I_9^2 + I_9I_4 + I_8^2) \qquad u_8 = \frac{1}{3}(I_8^2 + I_8I_8 + I_8^2) \\ u_8 &= \frac{1}{3}(I_8^2 + I_8I_8 + I_$		
I _{QA RMS}	$\begin{split} \sqrt{\frac{1}{2}\Delta D \bullet u_{i} + \frac{1}{2}(D - \Delta D) \bullet u_{i} + \frac{1}{2}(1 - D) \bullet u_{j} + \frac{1}{2}\Delta D \bullet u_{4}} \\ u_{1} &= \frac{1}{3}I_{i-}^{2} u_{2} = \frac{1}{3}(I_{i-}^{2} + I_{i-}I_{i+} + I_{i+}^{2}) u_{3} = \frac{1}{3}(I_{i+}^{2} + I_{i+}I_{LM} + I_{iM}^{2}) u_{4} = \frac{1}{3}I_{LM}^{2} \end{split}$		
I _{LF RMS}	$\sqrt{I_s^2 + \frac{1}{3}\Delta t_z^2} \qquad \Delta I_{\perp} = \frac{T}{2L_{\pi}} \left(\frac{V_{IN}}{N} - V_{\sigma} \right) (D - \Delta D)$		





따라서 컨버터의 전력변환 효율은 출력전력에 대한 내부손실로부터 구할 수 있으며 다음 식과 같이 표현된다.

$$E = \frac{V_o I_o}{\left(V_o I_o + P_{QL} + P_{DL} + P_{TL} + P_{UL}\right)} \times 100$$
(3)

3. 전력손실 및 효율분석

앞 절에서 구한 영전압 스위칭 풀브릿지 컨버터의 내부손실과 전력 변환 효율을 검증하기 위해서 다음과 같은 컨버터의 사양의 실험회로 를 구성하였다. 정상 입력전압은 350V, 최대 입력전압 400V, 출력전 압 12V, 최대출력 720W, 스위칭주파수는 100kHz이다. 컨버터의 내부 기생저항과 변압기 및 인덕턴스 값은 통상 설계 과정에서 얻어진 결과 를 사용하였으며 표 3에 정리하여 나타내었다. 특히 변압기와 인덕터 의 코어손실과 제어회로의 전력손실은 계산과정을 단순화시키기 위해 서 부하전류와 관계없이 일정하다고 가정하였다. 그림 3과에서는 앞 절에서 유도한 컨버터의 전력변환 효율과 내부손실을 부하전류를 변화 하여 나타낸 것이다. 그림 4에서는 720W급 컨버터를 시험제작하여 측 정한 전력변환효율과 내부손실을 부하전류를 나타낸 것이다. 그림 3과 4로부터 이론 계산 값과 실험에서 측정한 실험 값이 전 부하에 걸쳐서 유사한 특성을 나타내고 있다는 것을 알 수 있다.

			1
Parameters		Unit	value
Magnetizing inductance	L _M	тH	3.5
Filter inductance	LF	μH	2.5
Resonance inductance	LR	μH	45
SW S1 resistor	r _{s1}	mΩ	90
SW S ₂ resistor	ľ _{s2}	mΩ	90
SW S₃ resistor	ľ _{s2}	mΩ	90
SW S4 resistor	ľ _{s2}	mΩ	90
N ₁ resistor	r _{N1}	mΩ	80
N ₂ resistor	r _{N2}	mΩ	8
Inductor resistor	r _{LF}	mΩ	2
D _A resistor	r _{DA}	mΩ	8
D _B resistor	r _{DB}	mΩ	8
Control power loss	Pc	W	20

표 3 내부 손실 파라미터 값

100 _

Table 3 Values of the system parameters

[%]/	95							
fficiency	90							
Total e	85		/					
	80							
		0	10	20	30	40	50	60
	Load current [A]							
		(a)	Power	conver	sion et	fficien	су	
	100							
	80							
	60							
2	00							
lose	40							
Power	20							
	0							
		0	10	20	30	40	50	60
				Load c	urrent [/	A]		
		(b) Pow	er conv	ersion	losses		

그림 4 이론 전력변환 효율과 손실

Fig. 4 Theoretical power conversion efficiency and losses



그림 4 실험 전력변환 효율과 손실

Fig. 4 Experimental power conversion efficiency and losses

4. 결론

본 논문에서는 영전압 스위칭 풀브릿지 DC-DC 컨버터의 회로방식 에 대한 전력변환 효율 특성을 빠르고 효과적으로 분석 할 수 있는 방 법에 대해 보고하였다. 먼저 기존회로에서 내부손실이 없는 이상적인 등가회로를 유도하고 스위칭 동작 파형을 이용하여 주요부분에 대한 전류의 실효값을 유도하였다. 다음에는 이상적인 등가회로에 내부손실 저항을 삽입하고 전류의 실효값으로부터 주요소자의 전도손실을 계산 하여 컨버터의 전력변환손실과 효율을 예측할 수 있도록 하였다.

해석 방법의 타당성을 검토하기 위해서 입력전압 400V, 출력전압 12V, 최대전력 720W의 시험용 회로를 구성하여 해석 결과와 비교 하 였다. 본 논문에서 유도한 영전압 스위칭 풀브릿지 컨버터의 실효전류 를 이용한 컨버터의 내부전력 손실과 전력변환 효율 예측 방법과 결과 가 실제 실험용 컨버터에 적용하여 비교한 결과 매우 유사한 특성을 나타내고 있으며 실제 컨버터의 초기 설계 단계에서 유용하게 활용할 수 있을 것으로 판단된다.

참 고 문 헌

- Wilson Eberle, Yongtao Han, Yan-Fei Liu and Sheng Ye, "An Overall Study of the Asymmetrical Half-Bridge with Unbalanced Transformer Turns under Current Mode Control", IEEE PESC, 2004, pp. 1083–1089.
- [2] J.-J. Shieh, "Realisation of the zero-voltage switching condition for asymmetrical half-bridge DC/DC forward converters", IEEE Proc.-Electr. Power Appl., Vol. 153, No. 1, pp. 23-30, January 2006.