

공정, 전압, 온도 보상 회로를 이용한 On-Chip CMOS Oscillator

*한도희, 권익진
아주대학교 정보통신 대학 전자공학부
e-mail : *freeno1@ajou.ac.kr, ijkwon@ajou.ac.kr*

On-Chip CMOS Oscillator using PVT Compensated Circuit

*Dohee Han, Ickjin Kwon
Division of Electrical Engineering, College of Information Technology
Ajou University

Abstract

In this article, process voltage temperature (PVT) compensated on-chip oscillator is implemented by using proportional to absolute temperature (PTAT) circuit and process compensator. Process compensator circuit based on current subtracter and PTAT circuit are proposed for compensation of oscillation frequency to cope with process variation and temperature variation. All circuit can operate in the range of 3.5~5 V supply voltage. It can be applied to PVT insensitive low frequency clock reference generator.

I. 서론

On-chip oscillator는 공정과 온도에 따른 전류, capacitance, propagation delay 등의 변화로 인해 oscillation 주파수가 바뀌게 된다[1]. Oscillator의 주파수를 공정과 온도 변화에 무관하게 만들기 위해서 기존의 2가지 방법이 사용된다. 첫째는 process voltage temperature (PVT) compensated current source[2] 회로로 oscillator 주파수 변화에 가장 민감한 역할을 하는 전류 reference를 구성하는 것이다. 비교적 일정한 주파수를 얻을 수 있지만 나머지 oscillator 회로의 propagation delay에 대한 공정, 온도 오차를 보상할 수 없다. 둘째로 주파수 피드백에 의한 calibration

회로[3]를 이용하는 것이다. 고주파 영역까지 정확하고 일정한 주파수를 만들 수 있지만 PLL회로의 추가 때문에 회로가 복잡해지는 단점이 있다.

본 논문에서는 oscillator 전체의 공정, 온도 변화를 보상하는 전류원을 이용하여 부가적인 PLL 회로의 추가 없이 PVT variation에 둔감한 저주파용 clock 생성을 위한 PVT compensated oscillator를 제안한다.

II. 본론

2.1 Oscillator 전체 구조

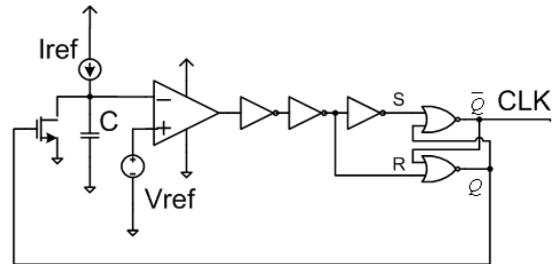


그림 1 . Oscillator 전체 구조

Oscillator는 그림1과 같이 구성되었다[4]. Capacitor에 충전되는 전압과 reference 전압을 비교, R-S latch를 reset, set함으로써 공진이 이루어지게 된다. 주파수는 아래 식 1로 표현된다.

$$f = \frac{1}{T_{charge} + T_{gate}}, T_{charge} = \frac{CV_{REF}}{I_{REF}} \quad (식1)$$

여기서 T_{charge} 는 capacitor 충전 시간을 T_{gate} 는 비교기, Gate, R-S Latch 등의 지연을 나타낸다.

T_{charge} 는 T_{gate} 보다 크기 때문에 oscillation 주파수 오차의 가장 큰 원인이다. 하지만 T_{charge} 가 고정되어도 T_{gate} 는 PVT 영향에 따라 최대 17%의 오차를 만든다. 공정 변화에 의해 threshold 전압(V_T)이 낮아지면 gate 지연 시간이 짧아지고, 온도가 증가하면 carrier 속도(μ)가 낮아져 gate 지연 시간이 길어지기 때문이다[1].

또한 T_{gate} 는 PVT compensated current source로 고정될 수 있는 T_{charge} 와 달리 제어가 어렵다. 따라서 T_{gate} 의 변화를 상쇄시키기 위해 T_{charge} 을 제어해야 한다. 식 1에 따라 V_T 가 낮아지면 I_{REF} 에 낮은 전류를 흘려 T_{charge} 을 길게 하고, 온도가 증가해 μ 가 낮아지면 높은 전류를 공급하는 전류원을 설계하였다.

2.2 회로 구현

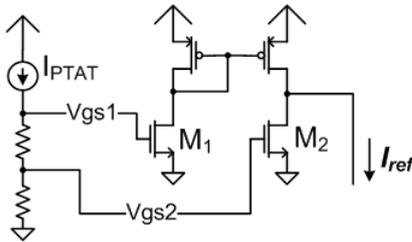


그림 2 . 설계된 전류원

Current subtracter[2]와 Proportional to Absolute Temperature Circuit (PTAT)[1]을 이용하여 그림 2의 전류원을 설계하였다. $I_{REF} = I_1 - I_2 \neq 0$ 의 관계와 $M = W/L$, $\beta = \mu C_{OX}$ 이 라 할 때, 공정에 따라 T_{gate} 를 보상하기 위한 양 $\frac{dI_{REF}}{dProcess}$ 는 μ , V_t 에 의한 공정 변화량으로 아래 식 2와 같이 표현할 수 있다[2].

$$\begin{aligned} \frac{dI_{REF}}{dProcess} &= \frac{dI_1}{dP} - \frac{dI_2}{dP} & (식2) \\ &= \{M_1(V_{GS1} - V_t)^2 - M_2(V_{GS2} - V_t)^2\} \frac{d\beta}{dP} \\ &\quad - 2\beta\{M_1(V_{GS1} - V_t) - M_2(V_{GS2} - V_t)\} \frac{dV_t}{dP} \end{aligned}$$

공정이 변화할 때 carrier 농도 변화에 따라 μ 는 감소하고 V_t 증가하는 성질[1]로 각 항의 부호를 결정하였다. 시뮬레이션 결과를 이용해 β , V_t , $\frac{dV_t}{dP}$, $\frac{d\beta}{dP}$,

$\frac{dI_{REF}}{dProcess}$ 의 양을 계산하였고, $M_1=1$, $M_2=25$, $V_{GS1}=1.1V$, $V_{GS2}=1.9V$ 의 값을 얻었다. 온도에 비례하여 증가하는 전류를 공급하기 위해서는 PTAT를 이용하여 V_{GS} 를 높이는 방식을 이용하였다.

III. 시뮬레이션 결과

그림 3은 공정 변화에 대해 oscillator 주파수를 시뮬레이션 한 결과를 보여준다.

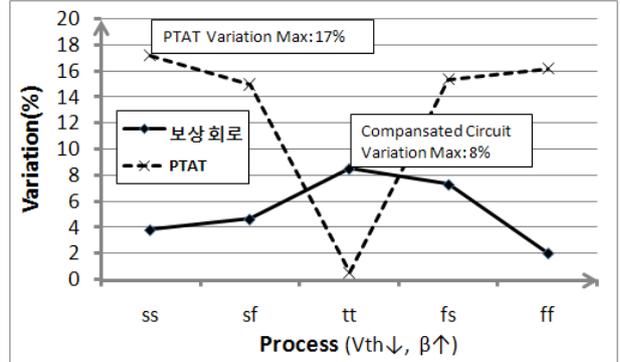


그림 3 . 공정 시뮬레이션 결과

PTAT 전류원을 사용하였을 경우 그림3과 공정에 따라 최대 17%의 주파수 오차가 있었다. 반면 제시된 PVT compensated oscillator는 최대 8%로 줄어든 것을 확인하였다. 온도에 대해서는 최대 2%의 오차가 1.5%로 줄어들었다.

IV. 결론

본 논문에서는 공정, 전압, 온도에 영향을 받지 않는 oscillator를 제안하였다. 공정에 의한 주파수 변화는 전류 감산기를 통하여, 온도에 의한 주파수 증가는 PTAT회로를 이용하여 보상되었다. 각각의 회로는 3.5~5V 범위의 전압원에서 동작하고 부가적인 PLL 회로가 필요 없이 PVT 변화에 둔감한 특성의 저주파 reference clock generator로 사용될 수 있다.

참고문헌

- [1] Gray and Meyer, "Analysis and Design of Analog Integrated Circuits 4th," WILEY, 2001.
- [2] S. Tang, S. Narendra, V. De, "Temperature and Process Invariant MOS-based Reference Current Generation Circuits for Sub-1V Operation", ISLPED 03, pp. 199-204, August 2003.
- [3] T. Wu, K. Mayaram, and U. Moon, "An On-chip Calibration Technique for reducing Supply Voltage Sensitivity in Ring Oscillators," IEEE JSSC, vol. 42, no. 4, April 2007.
- [4] Sedra and Smith, "Microelectronic Circuits 4th," Oxford, 1998.