

LCD Driver IC용 Charge Pumping 회로 설계

*권용중, 김학윤, 서상조, 최호용
충북대학교 대학원 반도체공학과
e-mail : kyj@cbnu.ac.kr

Design of Charge Pumping Circuit for LCD Driver IC

*Yong-Jung Kwon, Hak-Yun Kim, Sang-Jo Seo, and Ho-Yong Choi
Dept. of Semiconductor Engineering, ChungBuk National University

Abstract

This paper presents a design of a charge pumping circuit for LCD Driver IC. The charge pumping circuit consists of a control block, a VCIOUT generating block, a DDVDH generating block, a VGH/VGL generating block, and VCL generating block. It generates various higher and lower voltage than supply voltage using external control input. Simulation results show that voltages of DDVDH, VGH, VGL, and VCL satisfy the target voltage, and the output DDVDH drives the output current 7mA.

I. 서론

최근, 휴대폰과 같은 모바일 기기의 고속 성장에 힘입어 TFT-LCD의 수요가 급증하고 있으며 TFT-LCD를 구동하는 LCD driver IC의 수요도 크게 증가하고 있다[1].

공급전압은 공정기술의 발달로 계속 감소하고 있다. Display panel이 구동되기 위하여 LDI로부터 직접 높은 전압으로 구동되어야 한다. 그러나 LDI의 공급전원이 낮게 공급되므로 LDI내에 전원전압을 승압, 강압할 수 있는 전압 변환기가 필요하다.

본 논문에서는 LDI에 필요한 전압을 Charge Pumping 회로를 이용하여 설계한다. 본 Charge pumping 회로는 외부제어에 의해 다양한 전원전압 생성과 저 전력회로가 대응 가능하다.

II. Charge Pumping 회로 설계

* 본 논문은 지식경제부 출연금으로 ETRI, SoC산업진흥센터에서 수행한 IT SoC 핵심설계인력양성사업과 IDEC의 연구 결과입니다.

본 LDI의 Charge Pumping 회로는 그림 1과 같이 VCIOUT 생성블록, 제어블록, 전압생성부로 구성된다. VCIOUT 생성블록은 외부 전원전압 VCI를 받아들여 VCIOUT을 전압생성부에 인가하고 4개의 전압을 생성한다.

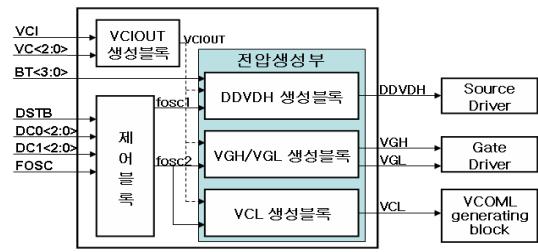


그림 1. Charge Pumping 회로 블록도

1. VCIOUT 생성블록

전압생성부의 입력전압인 VCIOUT을 생성하는 회로이다. 1배, 0.94배, 0.89배, 0.79배의 VCI를 저항 분배기로 생성한다. VC<2:0>의 3비트의 신호로 출력을 선택할 수 있다. 이의 회로는 그림 2와 같다.

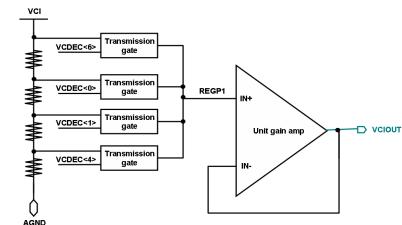


그림 2. VCIOUT 생성블록

2. 제어블록

Charge Pumping 회로의 Deep standby mode 동작을 제어하고 전압생성부에 필요한 클럭을 생성하는 회로이다.

클럭 생성동작은 외부 입력 주파수(FOSC)를 주파수 디바이더에 의해 9개의 주파수로 나누어 준다. DC0<2:0>, DC1<2:0>의 3비트 신호에 의해 선택된 주파수는 전압생성부에 공급된다. 부하에 따라 동작주파수를 조절할 수 있어 파워효율을 높일 수 있다.

LDI는 사용하지 않을 때 Deep standby mode로 들어가 Oscillator를 끄고 내부 파워 공급을 차단하므로 전력소모를 감소시킨다. Deep standby mode에서 Charge Pumping 회로는 DSTB 신호에 의해 power enable bit를 off 시키고 이에 따라 각 블록 동작을 정지시키므로 전력 소모를 감소시킨다.

3. 전압생성부

전압생성부는 크게 DDVDH 생성블록, VGH/VGL 생성블록, VCL 생성블록으로 나누어진다. 각 생성블록은 스위치 제어회로와 펌핑회로로 구성된다. BT<3:0>에 따라 스위치 제어회로에서 스위치 제어신호를 생성하고 펌핑회로에서 Φ_1 , Φ_2 클럭에 따라 스위치가 동작하여 커패시터 전압의 충·방전에 의해 표 1과 같은 전압이 생성된다.

- (1) DDVDH 생성블록: Source Driver에서 안정된 grayscale 전압을 만들 수 있도록 전압 DDVDH 생성 ($DDVDH = 4.5V \sim 6V$)
- (2) VGH/VGL 생성블록: Gate Driver에 사용되는 TFT의 turn-on 전압 VGH, turn-off 전압 VGL 생성 ($VGH = 10V \sim 15V$, $VGL = -4.5V \sim -12.5V$)
- (3) VCL 생성블록: 인버전 방식에 따라 공통전극에 VCOMH와 VCOML를 교대로 공급하게 되는데 이 중 VCOML의 생성에 사용되는 전압 VCL 생성 ($VCL = -1.9V \sim -3V$)

표 1. BT별 전압 출력표

BT<3:0>	DDVDH	VCL	VGH	VGL
BT0			-VCIOUT×5	
BT1			-VCIOUT×4	
BT2			-VCIOUT×3	
BT3			-VCIOUT×5	
BT4			-VCIOUT×4	
BT5			-VCIOUT×3	
BT6			-VCIOUT×4	
BT7			-VCIOUT×3	
BT8			-VCIOUT×7	
BT9			-VCIOUT×6	
BT10			-VCIOUT×4	
BT11			-VCIOUT×7	
BT12			-VCIOUT×6	
BT13			-VCIOUT×4	
BT14			-VCIOUT×6	
BT15			-VCIOUT×4	
VCIOUT×2				
-VCIOUT				
VCIOUT×3				

그림 3은 DDVDH 생성블록을 보여준다. DDVDH 생성과정은 스위치 제어회로에서 nonoverlapping 신호 a, b, c, d, e, f, g를 생성하고 이에 따라 VCIOUT의 2배, 3배의 전압을 출력한다. 2배의 VCIOUT 생성과정은 Φ_1 에서 스위치 a, e가 연결되어 커패시터 C11에 VCIOUT이 충전되고 Φ_2 에서 스위치 d, h가 연결되어 아래식과 같이 2배의 VCIOUT이 출력된다.

$$(DDVDH - VCIOUT) \cdot C_{11} = VCIOUT \cdot C_{11} \quad (1)$$

$$DDVDH = 2 \cdot VCIOUT \quad (2)$$

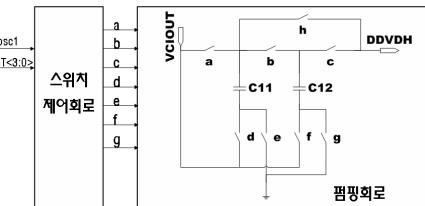


그림 3. DDVDH 생성블록

III. 시뮬레이션 결과

II장에서 설계한 Charge Pumping 회로에 대하여 Magnachip 0.35um 공정을 이용하여 트랜지스터 수준으로 설계를 하였다. Hsim을 사용하여 전원전압 2.8V, 입력주파수 300kHz의 조건에서 시뮬레이션을 수행하였다. 그림 4와 표 2는 부하전류 3mA, BT7 일 때 시뮬레이션 결과를 보여준다. 각 출력전압이 목표전압에 대해 0.4%~3.6%의 오차를 가짐을 볼 수 있었다. 또한 90% 도달시간이 최대 3.08ms로 목표(4ms이내)에 만족함을 확인할 수 있었다. 그림 5는 grayscale 전압 생성의 reference 전압으로 사용되는 DDVDH의 부하에 따른 구동력을 측정한 결과로 7mA 까지 5V이상의 안정된 전압이 출력됨을 볼 수 있었다.

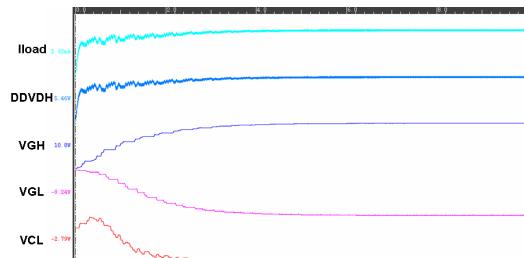


그림 4. Charge Pumping 회로에 대한 시뮬레이션 결과

표 2. 시뮬레이션 결과

출력	목표전압	시뮬레이션 결과 (오차 %)	90% 도달시간
DDVDH	5.6V	5.46V (2.5)	1.14ms
VGH	11.2V	10.80V (3.6)	2.71ms
VGL	-8.4V	-8.24V (1.9)	3.08ms
VCL	-2.8V	-2.79V (0.4)	2.16ms

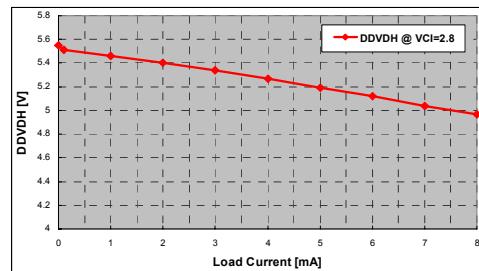


그림 5. DDVDH의 부하에 대한 구동력

참고문헌

- [1] J. G. Lee et al., "An Opportunistic Source Line Driving Scheme for Low Power Mobile TFT-LCD Driver IC," IEEE Letter, 2005