

ASK 변조기 응용을 위한 900 MHz 대역 고성능 CMOS 상향 주파수 혼합기 설계

*장진석, 채규성, 김창우
 경희대학교 일반대학원 전자·전파공학과
 e-mail : head321@khu.ac.kr

Design of a 900 MHz High-linear CMOS Frequency Up-converter for an ASK Modulator application

*Jin-suk Jang, Kyu-sung Chae and Chang-woo Kim
 Dept. of Electronics and Communication Engineering Graduate School
 KyungHee University

Abstract

A double-balanced frequency up-converter using the Gilbert cell structure has been designed with the TSMC 0.18 μm CMOS library. The frequency up-converter consists of a Mixer core and IF / LO balun. Frequency Up-converter exhibits a 3.4 dB conversion gain with a -7.6 dBm P_{1dB} for IF power of -10 dBm and LO power of 0 dBm inputs. It also exhibits 92.2 % modulation depth as a ASK modulator.

I. 서론

상향 주파수 혼합기는 시스템의 송신단에 위치한다. 기저 대역으로부터 오는 저주파(또는 Digital) IF 신호를 국부발진기에서 생성된 스위칭 LO 신호와 혼합하여 송신에 용이한 RF 신호를 만드는 역할을 하는 회로이다. 주파수 혼합기는 여러 가지 특성이 있지만, 넓은 동작대역과 낮은 상호변조를 나타내는 지표인 선형성은 최근 RF 주파수 혼합기에서 특히 중요하게 여겨지고 있다[1]. 또한 ASK Modulation이 RF Transceiver 회로의 주요과제중 하나로 부각되고 있어, 주파수 혼합기가 이 기능 또한 수행할 수 있도록 회로를 설계하였다[2].

이에 TSMC 0.18 μm CMOS library를 이용하여, RFID 주파수 대역인 900 MHz에서 고성능성과 ASK Modulation을 가진 상향 주파수 혼합기를 Agilent사의 ADS 프로그램을 이용하여 설계하였다.

II. 상향 주파수 혼합기 설계 및 시뮬레이션

2.1 Mixer Core 설계

Mixer core설계에 Gilbert cell mixer를 사용한 이중 평형형 상향 주파수 혼합기 회로를 <그림1>에 나타내었다. 이중 평형형 구조는 IC 제작시 크기가 크고 다

소 복잡하지만, 단자간의 격리도가 우수하고, 광대역 동작이 가능하다. 또한 LO AM 잡음과 짝수 고조파 제거가 뛰어난 장점도 가지고 있다[3,4].

스위치 입력인 LO 신호는 구형파와 유사한 파형을 지니고 있어 펄핑 신호라고 불리기도 한다. 입력되는 LO 신호의 동상에서 M3,M6이 동작하고, M4,M5는 역상에서 동작한다.[5] LO의 주기에 따라 동작되는 M3,M6와 M4,M5 MOSFET쌍은 M7와 M8의 드레인을 통해 오는 IF 신호와 각각 합쳐져서 RF 출력을 생성한다. 이 때 IF 신호가 저주파 RF 아날로그 신호라면 $LO \pm IF$ 주파수 신호가 RF 출력단에서 생성되고, IF 신호가 Digital 신호이면 ASK Modulation된 신호가 RF 출력단에서 나타나게 된다.

이중 평형형 구조에서는 출력 RF 신호를 생성하기 위해, IF와 LO 주파수에서 반대 위상을 가지고 출력 전력이 같은 각각의 신호가 필요하다[4]. 이를 위해 설계한 IF balun 및 LO balun을 이중 평형형 구조 mixer core와 연결한 것을 <그림1>에 나타내었다.

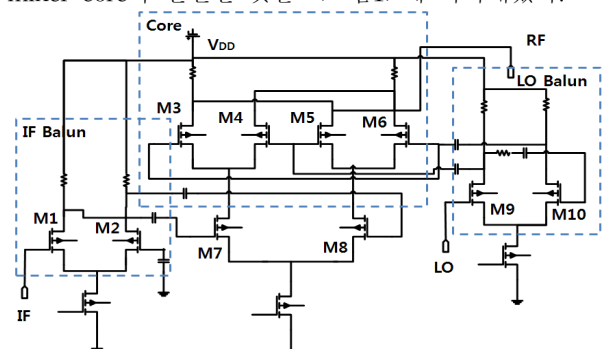


그림 1. 이중 평형형 상향 주파수 혼합기 회로

가. 작은 수의 gate finger MOSFET 사용

ASK Modulation 성능을 개선시키기 위해 gate finger 개수가 작은 MOSFET을 이용해 설계하였다. gate finger 개수 변화만큼 MOSFET의 크기가 줄어들면 MOSFET 내부의 Junction Capacitance가 줄어든다. 이에 따라 신호가 MOSFET을 통과하는 동안 RC

시상수에 의한 delay time이 같이 줄어들어 ASK Modulation의 성능이 향상된다. MOSFET gate finger 개수가 줄어들면 전체 회로의 RF 신호 이득과 출력압축전력은 다소 작아지게 되지만, 선형성은 상대적으로 향상되며 보다 넓은 주파수 대역도 확보 가능하다.

나. 선형성 증대를 위한 V_{od} (gate overdrive) 증가
 gate overdrive 전압 $V_{od}(V_{gs} - V_t)$ 를 증대시켜 회로의 특성을 고선형에 더욱 맞춰 설계하였고, 그 이론에 대해 식(1)로 설명하였다[1].

$$P_{IP3}(V_{od}) = \frac{8}{3} \frac{v_{sat}L}{\mu_1 R_s} V_{od} \left(1 + \frac{\mu_1 V_{od}}{4v_{sat}L} \right) \left(1 + \frac{\mu_1 V_{od}}{2v_{sat}L} \right)^2 \quad \text{식(1)}$$

※ $\mu_1 = \mu_0 + 2\theta v_{sat}L$ 일 때

C_{ox} : 게이트 oxide 캐패시턴스, v_{sat} : 포화속도

그리고 V_{od} 의 감소에 따른 선형성의 변화를 알아보기 위해, <표1>에서 각 V_{od} 에 대한 P_{1dB} 의 값을 비교하였다.

표 1. V_{od} 의 값에 따른 P_{1dB} 의 변화

V_{od}	0.45 V	0.4 V	0.35 V
P_{1dB}	- 7.5 dBm	- 9 dBm	- 11 dBm

다. Schmoook's 기술을 통한 선형성 증가 및 격리도 개선

<그림1>의 mixer core 부분에서, M3과 M5의 크기를 M4와 M6에 비해 n배 크게함으로써 전류의 흐름이 n배가 되는 구조로 만들게 되면, 전체적인 입출력 특성에 있어서 선형성이 한층 더 향상된다. 또한 입력전압에 따라 변하는 transconductance g_m 이 일정하게 유지 되도록 도와준다[5].

2.2 IF 입력전력 변화에 따른 회로 시뮬레이션

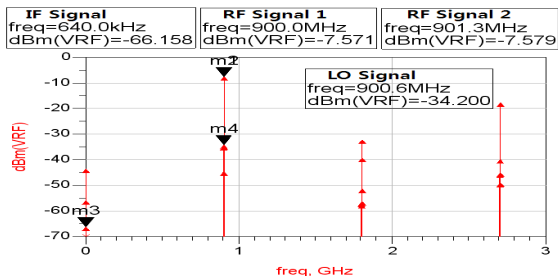


그림 2. RF 출력단의 주파수 스펙트럼

IF 입력전력의 변화에 따른 RF 출력전력의 변화를 <그림2>에 나타내었다. IF 입력이 - 9 dBm, LO 입력이 0 dBm일 때, <그림2>에서와 같이, 설계한 상향 주파수 혼합기는 3.4 dB의 IF to RF 변환이득 특성과 -7.5 dBm의 1-dB 압축출력전력을 각각 나타내었다.

2.3 1-dB 압축점에서의 출력 스펙트럼

<그림3>은 회로가 P_{1dB} 의 출력을 낼 때, 주파수 혼합기의 RF 출력 스펙트럼을 나타낸 것이며, 이를 통해 알 수 있는 IF-RF 격리도 및 LO-RF 격리도 및 다른 시뮬레이션 특성결과를 <표2>에 정리하였다.

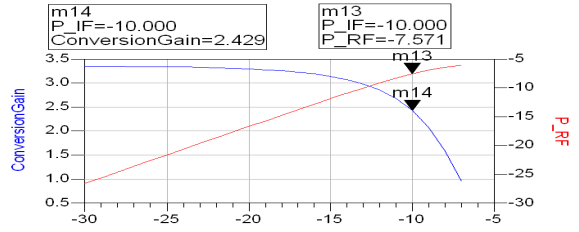


그림 3. IF 입력전력의 변화에 따른 RF 출력전력 특성

2.4 ASK Modulation 시뮬레이션

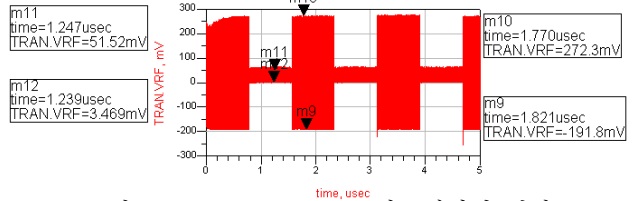


그림 4. ASK Modulation 시뮬레이션 결과

IF 입력단에 0 - 3.3 V의 디지털 신호를 입력시켰을 때의 주파수 혼합기의 ASK Modulation 시뮬레이션 결과를 <그림 4>에 나타내었다. 시뮬레이션 결과를 살펴보면 Modulation depth는 92.2 %로 나왔다.

표 2. 상향 주파수 혼합기의 설계 결과

Parameter	설계결과
Conversion Gain	3.4 dB
1-dB Compression Point	- 7.6 dBm
IF-RF Isolation	66.2 dB
LO-RF Isolation	34.2 dB
ASK Modulation depth	92.2 %

III. 결론

TSMC 0.18 μ m CMOS 공정을 이용하여, 높은 선형성과 ASK Modulation에 목표를 두고 이중 평행형 구조의 상향 주파수 혼합기를 설계하였다. 주파수 혼합기의 주파수 대역은 640 kHz ~ 4.1 GHz이다. 시뮬레이션 결과 3.4 dB의 IF to RF 변환이득 특성과 -7.5 dBm의 1-dB 압축출력전력을 각각 얻을 수 있었다. 또한 ASK Modulation에서는 92.2 %의 Modulation depth를 얻었다. DC전압은 3.3 V이고, 이 때 소모 전류는 24 mA이다.

참고문헌

- [1] Q Li, J.S Yuan, "Linearity analysis and design optimisation for 0.18 μ m CMOS RF mixer," Circuits, Devices and Systems, IEE Proceedings-Volume 149, Issue 2, Page(s):112 - 118, April 2002.
- [2] Walter Schuchter, etc., "A single chip FSK ASK 900 MHz transceiver in a standard 0.25 μ m CMOS technology," RFIC Symposium, 2001. Digest of Papers. Page(s):183 - 186, May 2001.
- [3] Stephen A. Maas, "Microwave Mixer," Artech House, Page(s):336 - 338.
- [4] Stephen A. Maas, "Nonlinear Microwave and RF Circuits," Artech House, Page(s):515 - 536.
- [5] Behzad Razavi, "RF Microelectronics," Prentice Hall, Page(s):180 - 205, 1998.