

Verilog PLI를 이용한 IEEE 802.11 MAC Layer 검증

*정재헌, 정용진

광운대학교 전자통신공학과

e-mail : honey82@kw.ac.kr, yjjeong@kw.ac.kr

Verification of IEEE 802.11 MAC Layer Using Verilog PLI (Programming Language Interface)

*Jea-Heon Jeong, Yong-Jin Jeong

Dept. of Electronics and Communications Engineering
Kwangwoon University

Abstract

본 논문에서는 IEEE 802.11 MAC Layer의 Reception, Transmission 검증을 위해 PLI (Programming Language Interface)를 이용한 방법을 제안한다. PLI를 이용한 검증은 시스템 Level의 검증으로써 설계단계에서 문제점을 확인하고 수정할 수 있다. 그러므로 불필요한 개발비의 낭비를 줄일 수 있고 개발 기간 단축의 효과를 거둘 수 있다. 검증을 위해 Mentor Graphics 사의 HDL (Hardware Description Language) 시뮬레이터인 Modelsim 6.1g Version을 사용하고 PLI를 이용하여 검증 환경을 구축한다.

I. 서론

1990년대 후반부터는 하드웨어와 소프트웨어가 공존해야만 기능이 발휘되는 단일 칩 시스템(SoC: System-on-a-Chip)이 주류를 이루게 되고 반도체 칩의 기능과 집적도 등이 증가하여 HDL 만으로 반도체를 설계하는데 한계에 다다랐다. 그리고 최근 들어 대부분의 시스템들이 마이크로프로세서가 있는 Embedded System 형태가 되었고, 반도체 칩도 내부에 프로세서 코어를 내장하는 단일 칩 시스템이 주류를 이루게 되었다. 따라서 하드웨어와 소프트웨어를 구별하지 않고 모델링 할 수 있는 언어 및 환경이 필요할 뿐만 아니라 저 전력 고성능의 프로세서 개발과 시스템 Level에서의 빠른 검증 기술이 SoC를 위한 핵심 기술로 부각되고 있다[1].

본 논문에서 검증하게 될 IEEE 802.11은 흔히 무선랜, 와이파이(Wi-Fi)라고 부르는 좁은 지역을 위한 컴퓨터 무선 네트워크에 사용되는 기술로, IEEE의 LAN/MAN 표준 위원회(IEEE 802)의 11번째 워킹그룹에서 개발된 표준 기술을 의미한다. 그 중 MAC 부분은 802.11의 핵심 부분으로 모든 물리 계층 위에 올라갈 수 있으며, 사용자 데이터가 공기 중으로 전송되는 것을 제어한다. MAC은 핵심 프레임 동작을 제공하며 유선 네트워크 백본과의 상호 작용

본 논문은 ETRI IT-SoC 사업단의 지원으로 이루어졌습니다.

을 제공한다[2].

IEEE 802.11 MAC을 검증하는데 과도한 개발비용을 막고 미리 오작동 문제들을 검증하기 위해 System Level에서의 검증 방법을 쓰기로 했고 본 논문에서는 PLI를 이용한 시뮬레이션 방법을 제안한다.

II. 본론

2.1 PLI

PLI 는 Verilog HDL 과 기존의 프로그밍 언어가 인터페이스 할 수 있도록 정의된 규약 API (Application Program Interface)이며, Verilog 코드로부터 C 함수를 호출하는 형태로 표현되어진다. Verilog PLI 에서는 시뮬레이션 타이밍과 사건 관리에 관한 모든 일을 Verilog 시뮬레이터에서 하도록 하며, PLI를 통해 연결되는 C 언어 인터페이스는 수동적인 동작 수행을 하는 것으로 정의되어 있다[3][4].

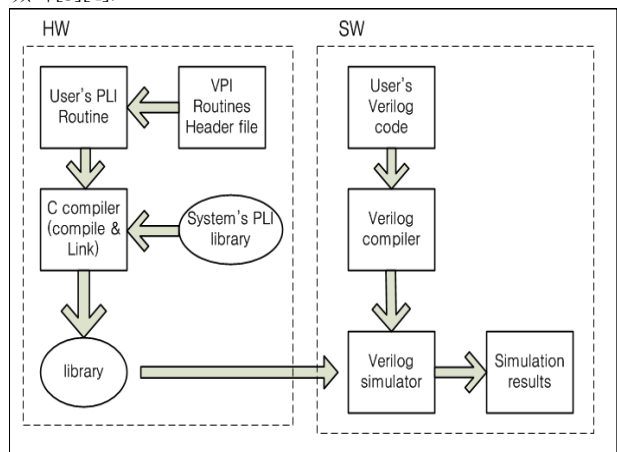


그림 1. PLI 순서도

그림1에서 PLI를 이용한 검증 방법을 나타내었으며 다음과 같은 순서로 이루어진다.

PLI Application을 위해 검증하고자하는 Program System Task를 정의하고 C 소스를 작성한다. 그리고

HDL Simulator에 System Task를 등록시킨다. 그 후 PLI Application을 포함하는 C 코드를 Compile하고 생성되는 Object File을 HDL Simulator에 Link 시킨다. Testbench와 Verilog Code를 Compile 하고 HDL Simulator에 Test Vector 값을 넣어준다. 그러면 HDL Simulator에서 해당 System Task를 호출해서 C 소스를 수행하게 되고 결과 Simulation을 확인 할 수 있다.

2.2 PLI를 이용한 IEEE 802.11 검증

검증하게 될 IEEE 802.11 MAC Layer는 크게 Rx와 Tx로 나뉘어져 있다.

우선 Rx는 PHY의 상태에 따라 Channel 상태를 유지하고 Tx쪽에 Busy, Idle, Slot 신호를 전달하는 Channel_State, MPDU(MAC Protocol Data Unit)를 조각 처리하는 과정인 Defragment, 정확히 수신된 프레임을 가려내는 Filter_MPDU, PHY로부터 MPDU를 수신하는 과정인Validate_MPDU로 구성되어 있다.

Tx는 Channel이 사용 상태에 있을 때 랜덤한 시간동안 차레를 기다리는 Backoff_Procedure부분과 상위Layer에서 PHY로 Data를 전송하는 Data_Pump부분으로 나뉘어져 있다.

그림2에 MAC Layer의 Rx, Tx를 PLI 모델링하기 위한 입출력들을 Block Diagram을 통해 나타냈다. 점선으로 표시된 Block이 한 개의 하드웨어 모듈을 이루고 있는 것이고 각 모듈 안에 실선으로 표시된 Block은 한 개의 Thread를 나타낸다. 각 Thread마다 PLI Interface를 구축했고 전역변수의 처리를 위해 레지스터를 설계했다. State가 변경되거나 변수들의 값이 변할 때 마다 레지스터에 저장되도록 했다. HDL Simulator의 Top Module에서 정의 내려진 System Task를 호출해서 입력데이터를 이미 작성해 놓은 C 소스에 전달하게 되면 PLI Interface를 통해 데이터가 처리된다. 처리된 데이터를 Verilog

Simulator인 Modelsim 6.1g를 통해 입출력 시뮬레이션을 확인할 수 있도록 설계한다.

III. 결론 및 향후 연구 방향

본 논문에서는 IEEE 802.11 MAC Layer의 설계를 시스템 Level에서 검증하는 것을 제안했다. 제안된 방법에 따라 향후 IEEE 802.11 MAC을 PLI로 검증하는데 있어 전체적인 개발 시간 단축에 따른 비용 절감 효과가 나타날 것으로 예상된다. 현재 구상된 IEEE 802.11 MAC Block Diagram에서 전체적인 PLI Modeling을 보완하고 그에 따라 인터페이스를 구축할 예정이다. 또한 MAC Layer에 대한 검증이 끝나면 Physical Layer와 상위 Layer들을 포함하는 보다 완벽한 검증을 할 예정이다.

참고문헌

- [1] 최종필, 정양훈, Verilog PLI와 CSIM을 이용한 상위 단계 구조 설계 및 검증 기법, 2001, 한국정보과학회 봄 학술발표논문집 Vol. 28. NO. 1 pp43-45
- [2] 매튜 개스트, 802.11 무선 네트워크 구축 가이드, 2002, 한빛미디어
- [3] Stuart Sutherland, The Verilog PLI Handbook Second Edition, 2002, KLUWER ACADEMIC PUBLISHERS
- [4] Swapnajit Mitra, Principles of Verilog PLI, 1999, KLUWER ACADEMIC PUBLISHERS
- [5] www.asic-world.com

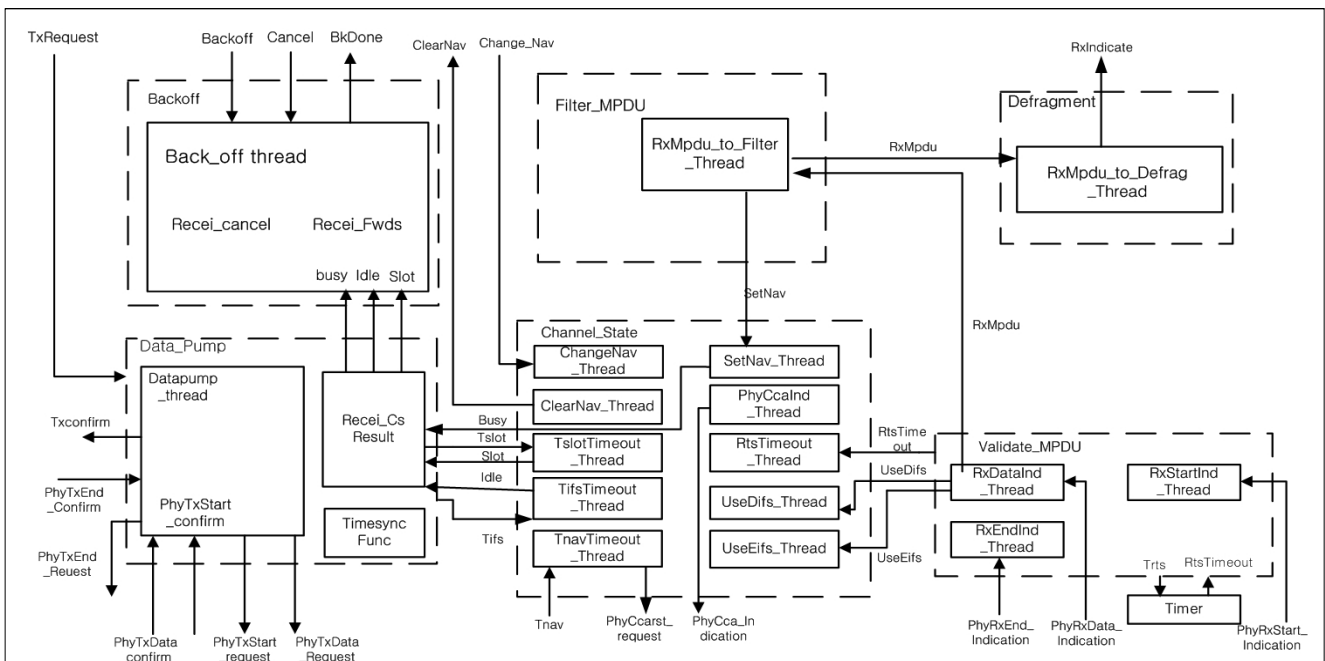


그림2. IEEE 802.11 MAC Block Diagram