

SOI (Silicon-on-Insulator) 기반의 비휘발성 메모리 소자의 부분공핍 및 완전공핍 상태에서의 프로그램 효율

*조성재, 박일한, 이정훈, 손영환, 이종덕, 신형철, 박병국
서울대학교 전기.컴퓨터공학부
e-mail : *avante@snu.ac.kr*

Program Efficiency of Nonvolatile Memory Device Based on SOI(Silicon-on-Insulator) under Partial and Full Depletion Conditions

*Seongjae Cho, Il Han Park, Jung Hoon Lee, Younghwan Son, Jong Duk Lee, Hyungcheol Shin, and Byung-Gook Park
School of Electrical Engineering and Computer Science
Seoul National University

Abstract

There is difficulty in predicting the program efficiency of NOR type nonvolatile memory device adopting channel hot electron injection (CHEI) as program operation mechanism accurately since MOSFET on SOI has floating body. In this study, the dependence of program efficiency for SOI nonvolatile memory device of 200 nm channel length on SOI depletion conditions, partial depletion and full depletion, was quantitatively investigated with the aid of numerical device simulation [1].

I. 서론

채널 전자들에 대한 게이트의 지배력, 낮은 접합 커패시턴스 등의 장점으로 인하여 [2] 여러 가지 목적의 MOSFET (metal-oxide-semiconductor field effect transistor)이 SOI(silicon-on-insulator) 상에 제작되고 있으며, 메모리 소자의 경우 역시 프로그램 효율 향상

을 위하여 SOI 기판 상에서 제작되고 있다 [3]. 그러나 SOI 기판 상에 제작된 소자의 경우, 벌크 실리콘 기반의 메모리 소자에서와 같이 정량적 기준에 의한 예상 하에 기판 전압을 조절하여 프로그램 효율을 향상시키는 것은 어렵다 [4]. 본 연구에서는 채널의 두께에 따라 변화하는 SOI 기판의 공핍 상태를 살펴보고, 정량적인 해석을 통하여 부분공핍(partial depletion), 완전공핍(full depletion) 상태에서의 프로그램 효율에 대한 보다 면밀한 해석을 시도하였다.

II. 본론

시뮬레이션을 수행한 소자는 채널 길이가 200 nm로 고정되어 있으며 SOI의 두께를 5 nm부터 750 nm까지 변화시켰다. 이 때, 벌크 영역의 전류 성분을 완전히 배제하고 소스에서 드레인으로 연결되는 SOI를 통과하는 전류 성분만을 고려하기 위하여 흐름이 소스 및 드레인 영역의 접합 깊이는 SOI의 두께와 일치시켰다. 드레인에 5 V의 전압을 인가하였고 플로팅 게이트에도 1 μ s 동안 동일한 전압이 전달되도록 하여 CHEI (channel hot electron injection)을 최대화하였다.

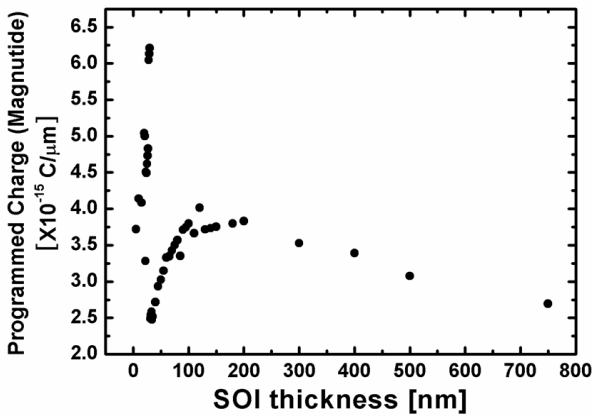


그림 1. SOI의 두께에 따른 프로그램된 전하량

위의 그림 1은 SOI의 두께에 따른 프로그램된 전하량의 변화를 나타내고 있다. 얇은 영역에서는 매우 높은 프로그램을 보이고 있고, 특정한 두께 지점에서 불연속적으로 급격히 감소한 후 다시 증가하다가 완만하게 감소하는 결과를 보이고 있다. 시뮬레이션 결과 불연속점은 SOI의 두께가 30 nm인 지점으로 나타났다.

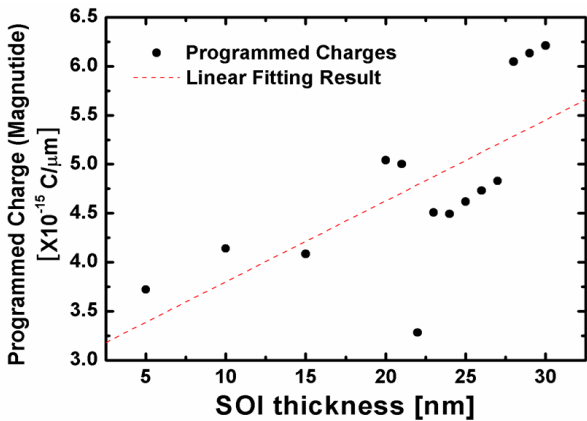


그림 2. 완전공핍 상태에서의 프로그램 효율

30 nm보다 얇은 두께에서는 프로그램 전계에 의하여 SOI가 완전공핍(full depletion) 상태가 된다. 채널이 충분히 얇아 게이트의 채널 전자에 대한 지배력이 커 드레인 전압에 의해 가속돼 충분한 운동에너지를 갖는 전자(hot electron)와 이온화 충돌로 생성된 전자들이 대부분 플로팅 게이트로 터널링한다. 이에 따라 완전공핍 상태에서는 그림 2와 같이 SOI의 두께에 따라 프로그램 전하량이 선형적으로 증가하게 된다. SOI의 두께가 30 nm 이상이 되면 SOI는 부분공핍(partial depletion) 상태로 전이한다. 이 때 프로그램 효율은 완전공핍 상태와 비교했을 때 현저히 감소하지만 SOI가 두꺼워짐에 따라 다시 프로그램 효율이 증가하고 매우 두꺼운 영역에서는 완만히 감소하는 경향을 보인다.

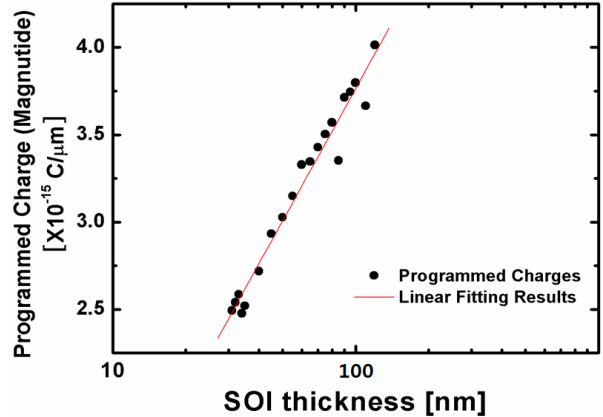


그림 3. 부분공핍 상태에서의 프로그램 효율

그림 3은 SOI 두께의 로그 값에 대한 프로그램 전하량을 나타낸 결과로서 양자 간에 선형적 관계가 있음을 볼 때, 프로그램 효율은 SOI 두께에 대하여 로그함수의 형태로 증가함을 알 수 있다. 부분공핍 상태가 되면서 이온화 충돌로 생성된 정공들이 SOI의 하부에 적체됨에 따라 SOI의 전위가 상승하여 SOI와 소스 접합 간에 순방향 전류가 흐르고, SOI로 유입된 소스 전자들이 프로그램되어 프로그램 전하량이 증가한다.

IV. 결론

SOI 기반의 메모리 소자에 있어 SOI의 두께의 변화와 그로 인한 공핍상태의 변화에 따른 프로그램 효율을 살펴보았다. 완전, 부분공핍 여부에 따라 프로그램 전하의 절대값과 증감 양상이 달라지는 것을 확인하였으며 완전공핍영역 두께 또는 극대값(local maximum)을 가지는 부분공핍영역 조건에 해당하는 두께의 소자에서 SOI 소자를 제작해야 한다는 결론을 도출하였다.

Acknowledgments

본 연구는 과학기술부의 테라비트급 나노소자(TND) 개발과제와 서울대학교 반도체공동연구소(ISRC)의 지원으로 수행되었음.

참고문헌

- [1] ATLAS User's Manual, SILVACO Int'l, 2002.
- [2] Y. Taur and T. H. Ning, Fundamentals of Modern VLSI Devices, Cambridge Univ., 1998.
- [3] S. Sung, *et al.*, IEEE TNANO, Vol. 2, No. 4, pp. 258-264, 2003.
- [4] K. Sonoda, *et al.*, IEEE Trans-ED, Vol. 51, No. 10, pp. 1726-1730, 2004.