

Dry Film Resist를 이용한 RF MEMS 소자의 기판단위 실장에 대한 연구

*강성찬¹, 김현철², 전국진¹

¹서울대학교 전기컴퓨터공학부, ²울산대학교 전기전자정보시스템공학부

e-mail : kangsc@mintlab.snu.ac.kr, hckim08@mail.ulsan.ac.kr, kchun@mintlab.snu.ac.kr

A Study on Wafer-Level Package of RF MEMS Devices Using Dry Film Resist

*Sungchan Kang¹, Hyeon Cheol Kim², Kukjin Chun¹

¹School of Electrical Engineering and Computer Sciences
Seoul National University

²School of Electrical Engineering
Ulsan University

Abstract

This paper presents a wafer-level package using a Dry Film Resist(DFR) for RF MEMS devices. Vertical interconnection is made through the hole formed on the glass cap. Bonding using the DFR has not only less effects on the surface roughness but also low process temperature. We used DFR as adhesive polymer and made the vertical interconnection through Au electroplating. Therefore, we developed a wafer-level package that is able to be used in RF MEMS devices and vertical interconnection.

I. 서론

Hermetic 실장을 위한 다양한 방법의 본딩이 연구되고 있다. 그 중에서 glass-silicon anodic 본딩 [1], Si fusion 본딩 [2], eutectic 본딩 [3], adhesive 본딩 [4] 등이 가장 널리 사용되고 있다. 이러한 본딩 방법들은 크게 표면 형상에 민감한 anodic, fusion, eutectic 본딩과 이것들보다 표면 형상에 둔감한 adhesive 본딩으로

구분될 수 있다. 특히 이러한 adhesive 본딩 중에서 BCB, SU-8, DFR 등과 같은 polymer를 이용한 본딩의 경우 공정 온도가 낮은 장점이 있다.

본 연구에서는 표면 형상에 덜 민감하고 공정 온도가 낮은 장점을 가지는 DFR을 이용한 본딩을 통해서 기판 단위 실장을 하였다 [5]. 또한 RF MEMS 소자에 응용하기 위해서 glass cap의 hole에 Au 도금을 통한 전기적 연결을 하였다. 본 논문에서는 이에 대한 공정과 그 결과를 분석하였다.

II. 디자인

2.1 DFR을 이용한 본딩

DFR의 경우 고체의 박막 형태로 존재하므로, hole과 같은 패턴이 형성된 기판 위에서도 롤러를 이용한 라미네이팅을 통해서 DFR을 부착할 수 있는 장점을 가진다. 본 연구에서는 DFR의 이러한 장점을 이용해서 glass 기판에 미리 hole을 형성하고, DFR을 이용하여 RF MEMS 소자가 있는 기판과 본딩을 하였다. 이것은 본딩 후 공정을 간단히 할 수 있다.

2.2 전기적 연결

RF MEMS 소자의 실장에서 외부와의 전기적 연결은 매우 중요하다. 본 연구에서는 전기 저항의 감소를 위해 연결되는 길이를 최소화하는 수직 연결(vertical interconnection)을 하였다. 또한 실장을 위해 사용되는 기판에 의한 영향을 줄이기 위해 glass를 사용하였다. Glass는 각 전극 간에 전기적 격리를 위해 별도의 절연막이 필요 없으므로 공정을 간단히 할 수 있다.

III. 공정 순서 및 결과

아래의 그림 1은 RF MEMS 소자의 기판 단위 실장을 위한 공정 순서도를 나타내었다. 우선 glass 기판에 sandblast를 통해 hole을 제작하였다. 제작된 hole은 그림 2의 SEM 사진으로 나타내었다. Hole이 형성된 glass 기판과 Si 기판을 anodic 본딩한다. Glass 기판을 가공한 후 DFR 패턴을 형성한다. 그리고 RF MEMS 소자가 있는 기판과 120°C의 저온 본딩한다. Si 기판을 제거한 후 Cr/Au seed 막을 증착한 뒤, DFR을 이용하여 Au 도금할 패턴을 형성한다. Au 도금을 한 뒤, DFR을 제거한다. 이때 본딩 물질로 사용된 DFR은 Cr/Au 막에 의해 보호 되므로, Au 도금을 위해 형성된 DFR만 제거된다. 마지막으로 습식 식각을 통해 Cr/Au seed 막을 제거한다.

그림 3에 실장 전 RF MEMS 소자가 있는 기판과 실장 후의 사진을 나타내었다. 그림 4는 glass에 형성된 hole에 Au 도금을 통해 전기적 연결을 한 부분의 SEM 사진을 나타내었다.

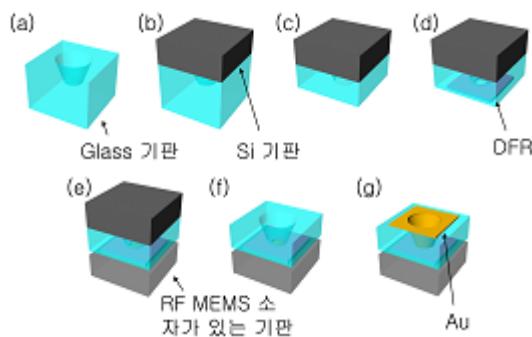


그림 1. 패키징 공정 순서

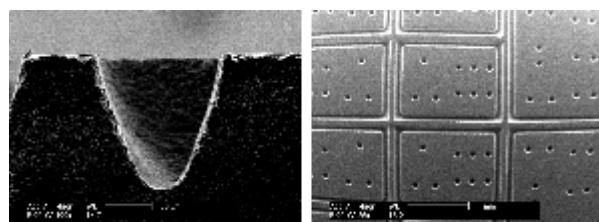


그림 2. Glass 기판 etching 결과

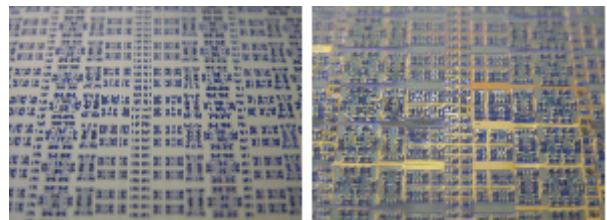


그림 3. 기판 단위 실장 전(좌)후(우) 사진

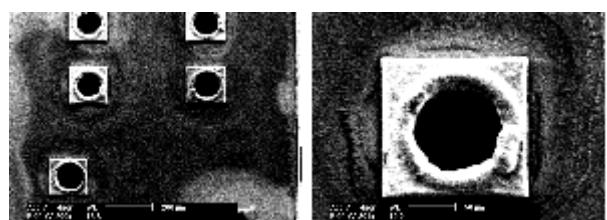


그림 4. 전기적 연결을 보여주는 SEM 사진

IV. 결론 및 향후 연구 방향

DFR을 이용하여 기판 단위 실장을 하였다. DFR을 이용함으로써 표면 형상에 둔감하고, 공정 온도가 낮은 본딩을 할 수 있었다. 그리고 glass cap의 hole에 Au 도금을 함으로써 RF MEMS 소자와 전기적 연결을 할 수 있었다. 향후 기판 단위 실장의 전기적 특성에 대한 분석을 할 예정이다.

참고문헌

- [1] J. Wei, H. Xie, M. L. Nai, C. K. Wong, and L. C. Lee, "Low temperature wafer anodic bonding", *J. Micromech. Microeng.*, Vol. 13, pp. 217-222, 2003.
- [2] Y. T. Cheng, L. Lin, and K. Najafi, "Localized silicon fusion and eutectic bonding for MEMS fabrication and packaging", *Journal of Microelectromechanical Systems*, Vol. 9, pp. 3-8.
- [3] A. L. Tiesuu, "Assembling three-dimensional microstructure using gold-silicon eutectic bonding", *Sens. Actuators*, vol. 45, pp. 227-236, 1994.
- [4] S. C. Choong, X. L. Zhang, S. Mohamraj, C. S. Premachandran, N. Ranganathan, "Electronics packaging technology", EPTC 2003, pp. 307-310, December 2003.
- [5] 김일환, 나경환, 김현철, 전국진, "CMOS 이미지 센서의 웨이퍼 레벨 어셈블리를 위한 스페이스 형성에 관한 연구", 전자공학회지 제45권 SD편 제2호, pp. 13-20, 2008.