

# DTV 튜너용 주파수 합성기

## Frequency Synthesizer for DTV Tuner

고동현\*, 박준성\*, 천정인\*\*, 오환술\*\*, 이강윤\*\*

(건국대학교 석사과정\*, 건국대학교 전자공학과 교수\*\*, 삼성전기 연구원\*\*\*)

Key Words : (DTV, VCO, wideband, Tuner, PLL)

### 목 차

- I. 서론
- II. 본론
  - 1. PLL Architecture
  - 2. Building Block
    - 1) VCO
    - 2) PFD, Charge Pump and Loop Filter
    - 3) Prescaler
- III. 결과
- IV. 결론

## I. 서론

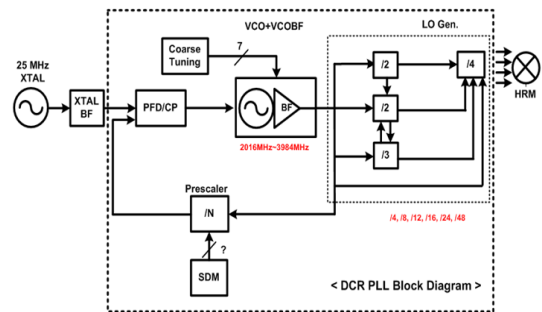
최근 DTV와 같이 수많은 채널을 요구하는 어플리케이션이 등장하면서, 광대역의 주파수를 커버할 수 있는 PLL을 필요로 하게 되었다. 이러한 광대역을 커버하기 위해서 기존에는 2개 또는 3개의 VCO를 switching하는 방식을 사용하여 주파수를 생성하였다.

본 논문에서는 면적과 전류를 줄이기 위해 하나의 VCO를 이용하여 광대역의 주파수 대역을 커버하였고, 이 과정에서 발생 할 수 있는  $K_{vco}$ 의 기울기 값을 전 대역에 걸쳐서 비슷하게 유지 시켜주는 방법과 저주파 대역에서 발진하기 힘든 상황을 개선하여 전류를 최소화 할 수 있는 방법을 제시하였다

PLL은 전력 소모는 1.8V 공급전압에서 37.98mW이고, 사용 공정은 TSMC 0.18um를 사용하였다.

## II. 본론

### 1. PLL Architecture



<그림 1> PLL Block Diagram

본 논문에서 적용하고자 하는 DTV Tuner의 채널은 137개를 가지고, channel 간격은 6MHz로 48 ~ 864MHz의 LO의 범위를 가지는 출력을 가져야 한다.

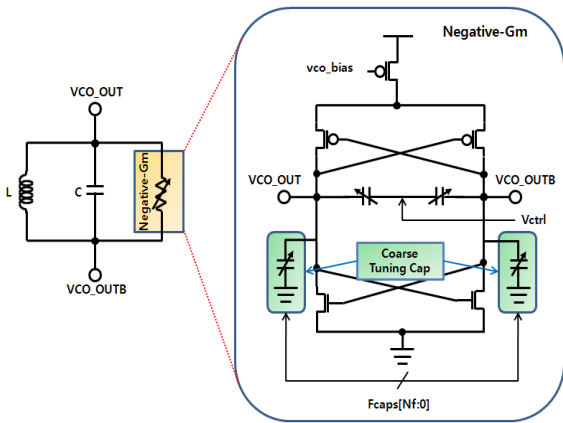
그림 1은 DTV에서 사용가능한 주파수를 선택할 수 있도록 하는 PLL의 Block Diagram을 나타낸 그림이다. LO Generator의 경우 2,3,4 분주기를 이용하여 채널을 선택할 수 있도록 하였고, 이 구조를 이용하여 LO 주파수를 생성하기 위해서는 VCO에서 발진되는 주파수의 범위는 2016MHz ~ 3984MHz의 광범위한 frequency range를 가져야한다. 기존에는 약 2 ~ 4 GHz의 범위를 커버하는 주파수를 생성하기 위해서 VCO를 2 ~ 3개를 이용하여 switching을 하는 방식을 사용 하였으나 본 논문에서는 VCO 하나가 위 주파수 범위를 가질 수 있도록 설계하였다. PFD, Charge Pump, Prescaler는

기존의 PLL에서 많이 사용하는 구조를 사용하여 PLL를 설계하였다.

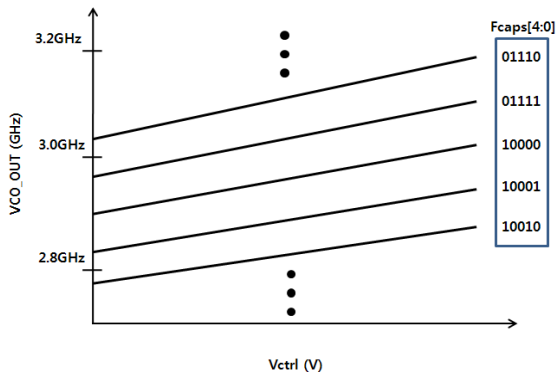
## 2. Building Block

### 1) VCO

본 논문에서 제시하고 있는 VCO의 Frequency range가 약 2 ~ 4 GHz을 가져야한다. 커버하여야하는 주파수 대역이 넓어서 저주파 대역으로 가면 발진하기 힘든 상황이 발생 할 수 있는 문제가 생기고, 전 주파수 대역에 걸쳐서 같은 기술 기의  $K_{vco}$ 를 가져야 Noise 특성을 만족 시킬 수 있기 때문에 이 문제를 해결하였다.



<그림 2> VCO schematic

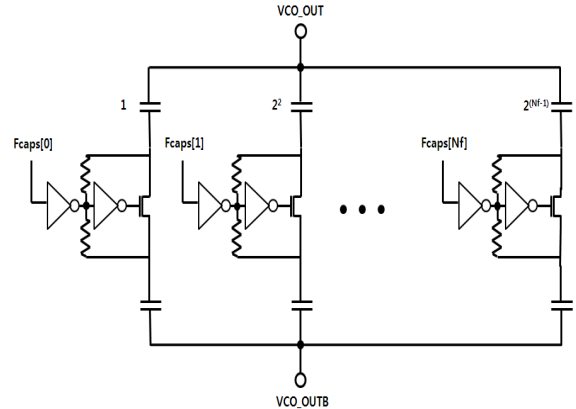


<그림 3> VCO 특성 곡선

그림 2는 VCO의 schematic을 보여주고 있다. Coarse Tuning은 Locking 속도를 높이기 위해 사용하는 방법으로 광대역의 주파수 대역을 vctrl에 의한 하나의 VCO 곡선으로 커버하기에는 Locking 속도가 느려지기 때문에 그림 3과 같이 여러 개의  $K_{vco}$  곡선을 두어서 채널을 선택하기 원하는 VCO의 출력 주파수에 가장 가까이에 있는  $K_{vco}$  곡선을 디지털적으로 선택 가능 하도록 한 후, vctrl의 컨트롤 전압에 따른 Fine Tuning을 하도록 하였다.

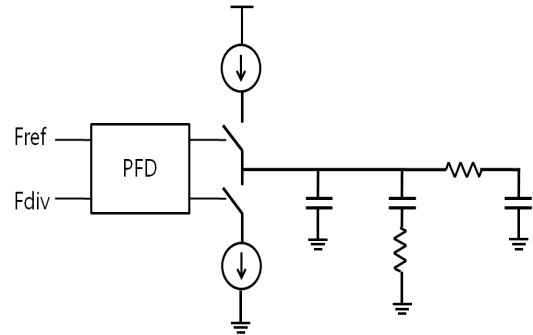
그림 4는 Coarse Tuning을 하기 위해서 LC 오실레이터의 Cap값을 조정 가능 하도록 설계한 회로이다. Cap을 디지털 코드에 의해서 On이나 Off하는 방식으로 switching 하여

Cap값을 조정 가능 하도록 하였고, 그림 3과 같이 각 코드에 대해서 여러 개의  $K_{vco}$  곡선을 얻을 수 있다.



<그림 4> Coarse Tuning Capacitance Bank

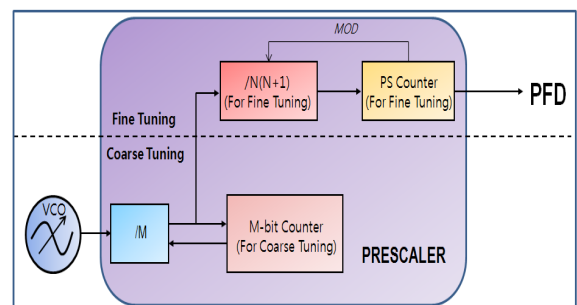
### 2) PFD, Charge Pump and Loop Filter



<그림 5> PFD, Charge Pump and LoopFilter Block Diagram

PFD, Charge Pump 및 Loop Filter는 그림 5와 같이 설계하였다. PFD는 입력으로 들어오는 Fref는 25MHz의 crystal oscillator를 사용하며, Fdiv는 VCO 출력을 prescaler에 의해 분주된 신호를 feedback 받아서 두 신호를 비교하여 VCO의 출력 주파수를 컨트롤할 수 있는 up/down 신호를 출력하게 된다. Charge Pump는 PFD의 up/down 신호를 받아서 전하를 Charge 및 recharge하는 역할을 하고, Loop Filter에서는 전압 레벨로 바꾸어 VCO의 vctrl을 컨트롤하는 역할을 하여 원하는 채널을 선택하기 위한 주파수를 얻을 수 있다.

### 3) Prescaler



<그림 6> Prescaler Block Diagram

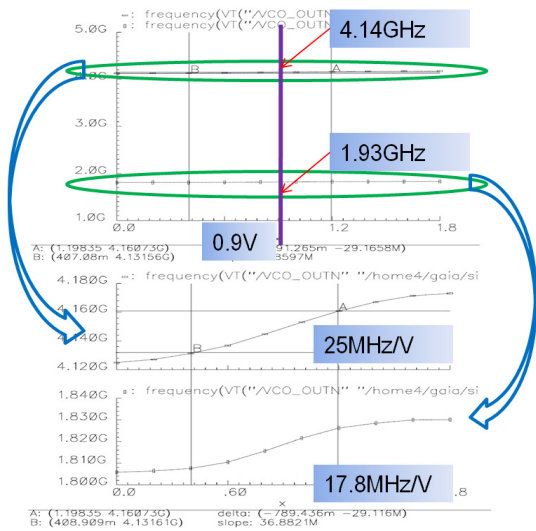
그림 6은 본 논문에서 사용한 Prescaler의 block diagram을 보여주고 있다. Prescaler는 Fine Tuning을 위한  $N/(N+1)$  분주기와 PS Counter로 구성되어 있고, Coarse Tuning을 하기 위한 주파수를 계산하기 위한 M-bit의 counter로 구성되어 있다.

Fine Tuning은 PC와 SC 정보에 의해서 PS counter의 내부 카운터 값에 의한 MOD 신호를  $N/(N+1)$ 분주기로 피드백하여 준다.  $N/(N+1)$ 분주기는 MOD 신호가 '0'인 구간에서는 N분주기를 하고, '1'인 구간에서는 5분주가 되어 reference clock과 비교되는 VCO의 최종 분주된 신호를 만들어주게 된다.

VCO의 출력은 현재 최대 4GHz에서 발진을 하기 때문에 prescaler에서는 이 입력 주파수를 받아서 동작 할 수 있어야 한다. 이 정도의 입력 주파수에서 prescaler를 동작시키기에 부담이 되는 주파수이기 때문에 M분주기를 입력에 사용하여 prescaler의 부담을 줄여주는 방법을 사용하였다.

### III. 결과

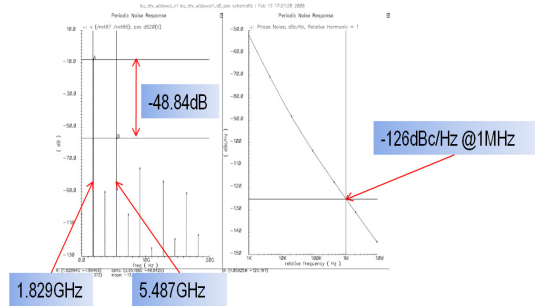
#### 1. VCO



<그림 7> VCO Frequency Range 및 Kvco simulation

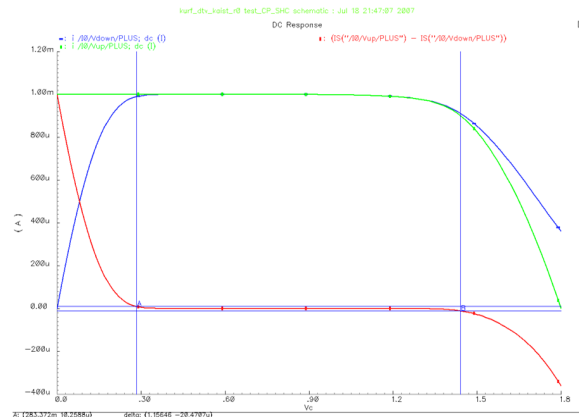
그림 7은 VCO의 Tuning range가 2 ~ 4GHz까지 Tuning Range를 가지는 simulation 결과이고 각각 2 ~ 4 GHz에서 Kvco Tuning을 하였을 경우 17.8MHz/V와 25MHz/V의 값으로 기울기 차이가 크지 않음을 알 수 있다.

그림 8은 본 논문에서 제시한 VCO의 Pnoise simulation 결과로 -126dBc/Hz @ 1MHz의 성능을 가지고 있을 알 수 있고, fundamental 성분과 3rd harmonic사이에는 -48.84dB의 차이가 있음을 알 수 있다.



<그림 8> VCO PNoise simulation

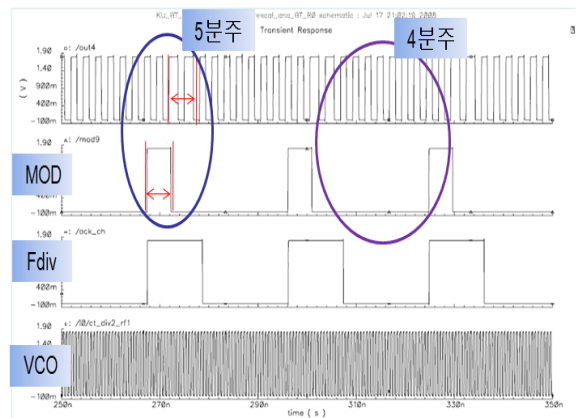
#### 2. Charge pump



<그림 9> Charge Pump DC simulation

그림 9는 Charge pump의 PFD 출력인 up/down 신호에 대한 DC simulation 결과이다. 이 결과를 보면 현재 Charge pump에서 사용하는 전류량은 1mA의 전류를 사용하였고, Linear하게 사용할 수 있는 vctrl의 범위는 약 0.3V ~ 1.4V의 전압으로 1.1V의 범위에서 동작 할 수 있음을 알 수 있다.

#### 3. Prescaler



<그림 10> Prescaler simulation

그림 10은 Prescaler의 simulation 결과를 보여주고 있다. PS counter에 의해서 feedback된 MOD 신호에 의해서 MOD가 1인 구간동안에는 5분주가 되고, 0인 구간 동안에는 4분주가

되어 최종 VCO의 분주형태인 Fdiv의 파형의 결과가 나옴을 확인 할 수 있다. 예를 들어 VCO의 출력 주파수가 2.45GHz로 발진 하고, PC = 24, SC = 2의 Channel 분주비가 prescaler로 입력된다면,  $F_{div} = (4PC + SC) * F_{ref}$ 의 식을 만족시키기 위한  $F_{ref} = 25\text{MHz}$ 의 reference frequency를 만족시키는 주파수가 출력되는 것을 확인 할 수 있다.

#### 4. 성능 요약

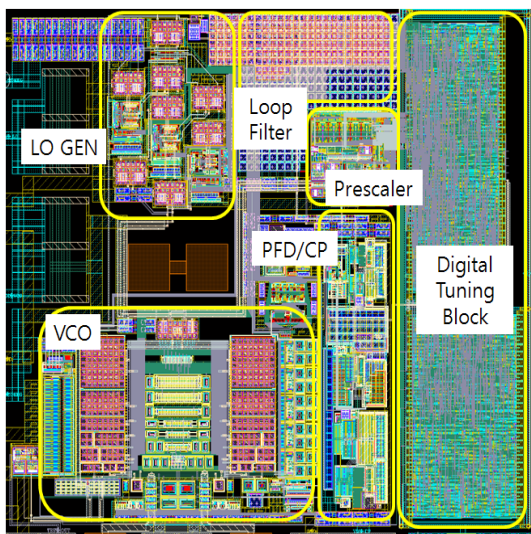
<표 1> 성능 요약

목 록	성 능
Frequency Range	2GHz ~ 4GHz
Pnoise	-126dBc @ 1MHz
Charge Pump Linearity Range	0.3V ~ 1.4V
Prescaler 한계 동작 주파수	4.6GHz

<표 2> 전류 소모

Block	전류 소모
VCO	7.8mA
Prescaler	4.6mA
Lo Generator	7.7mA
PFD / CP	1mA
Total	21.1mA

PLL의 성능 요약은 표 1과 같다. frequency는 2 ~ 4 GHz의 Tuning range를 가지고, Pnoise는 -126dBc @ 1MHz의 Noise 특성을 가진다. Charge pump는 VCO를 컨트롤하는 vctrl 신호가 0.3V ~ 1.4V구간에서 선형적으로 사용 가능하도록 설계되었다. Prescaler는 4.6GHz까지 동작 가능하도록 설계하여, VCO에서 발진하는 모든 주파수 대역에 대해서 동작 가능하다. 표 2는 각 블록의 전류 소모를 정리한 표로 1.8V의 전압 공급을 하였을 때, 21.1mA가 흘러서 전력소모는 37.98mW였다.



<그림 11> PLL Layout

본 논문에서 사용한 공정은 TSMC 0.18um 공정으로 PLL의 Chip Layout은 그림 11과 같다.

#### IV. 결론

DTV와 같은 수많은 채널을 선택하기 위해서는 광대역의 LO 주파수를 생성 할 수 있는 PLL을 필요로 한다. 이러한 광대역의 PLL을 생성하기 위해서는 VCO의 Frequency range도 LO 주파수를 생성 할 수 있을 만큼 넓어져야 하며, 이러한 문제를 해결하기 위해서는 기존에 많이 사용하던 VCO를 2개 또는 3개를 사용하여 광대역의 주파수를 커버해 왔다. 하지만 본 논문에서는 면적과 전류를 줄이기 위해 하나의 VCO를 이용하여 광대역의 주파수 대역을 커버하였고, 이 과정에서 발생 할 수 있는  $K_{vco}$ 의 기울기 값을 전 대역에 걸쳐서 비슷하게 유지 시켜주는 방법과 저주파 대역에서 발진하기 힘든 상황을 개선하여 전류를 최소화 할 수 있는 방법을 제시 하였다.

#### Acknowledgement

본 논문은 지식경제부가 지원하는 국가 반도체 연구개발사업인 “시스템집적반도체기반기술개발사업(시스템IC 2010)”을 통해 개발된 결과임을 밝힙니다.

#### 참고문헌

1. Faramarz Bahmani and Edgar Sanchez-Sinencio, "A Stable Loss Control Feedback Loop for VCO amplitude Tuning", IEEE Transactions on circuits and system - I : regular paper, vol. 53, No. 12, December 2006
2. Phillip E.Allen and Dougals R. Holberg, "CMOS Analog Circuit Design"
3. Keliu shu and Edgar Sanchez-Sinencio, "CMOS PLL SYNTHESIZERS"