

# 전원면과 접지면 사이의 유전체 특성에 의한 전원 무결성 및 신호 무결성

## Power Integrity and Signal Integrity by Dielectric Constant between Power and Ground Plane

오승연, 남 희, 이종철

(광운대학교 석사과정) (광운대학교 박사과정) (광운대학교 교수)

Key Words : Return Current Path, Power/Signal Integrity,

### 목 차

- I. 서론
  - II. Power/Ground Plane 의 공진모드가 신호선의 전달특성에 미치는 영향
  - III. Power/Ground Plane 의 공진모드의 영향 대한 모의실험
  - IV. 결론
- 참고문헌

## I. 서론

오늘날 기술의 발달로 컴퓨터 시스템 또는 통신 시스템이 고속화 되고 있다. 이와 같이 시스템의 동작 속도가 증가함에 따라 PCB 또는 칩 패키징에서 신호/전원 무결성 (Signal/Power Integrity), EMI (ElectroMagnetic Interference) 문제가 중요한 논점이 되었다.

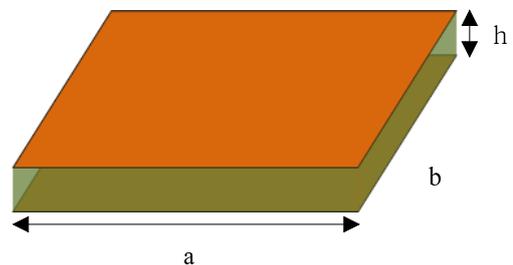
디지털 신호 기준 신호의 최소한 5차 고조파 성분이 있어야 형성할 수 있다. 따라서 디지털 클럭이 점점 빨라지고 있는 시스템에서 안정된 신호를 보내거나 안정된 전원을 공급 받는 것이 점점 어려워지고 있다.

따라서 초고속 디지털 시스템에서 PCB를 설계할 때 신호 및 전원 무결성을 위한 설계지침대로 설계하기도 한다.

본 논문에서는 다층 PCB 에서 전원면과 접지면 사이의 유전체를 변경하며 각 유전체의 공진 특성을 확인하고, 이러한 공진 특성이 비아(via)를 통해 전원면과 접지면을 가로 지르는 경우 신호선이 받는 영향을 살펴봄으로써 전원면과 접지 면의 유전체의 선택에 따라 신호 무결성이나 전원 무결성에 미치는 영향에 대해 고찰하고자 한다.

## II. Power/Ground Plane 의 공진모드가 신호선의 전달특성에 미치는 영향

다층 PCB 기판에서 전원면과 접지면은 그림 1 과 같이 평행판 구조로 되어있다. 다층 PCB 로 이루어진 시스템에서 이 구조는 일반적으로 PDN(Power Delivery Network) 이라 한다. 이러한 구조는 여러 복잡한 공진특성을 갖게 된다.

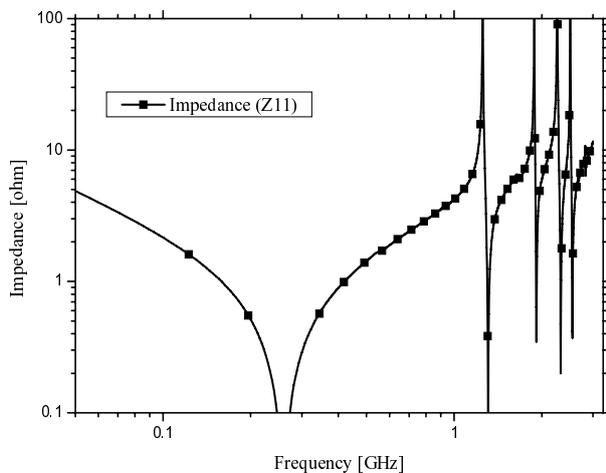


<그림 1> Power/Ground Plane

이러한 공진 특성은 식 (1) 에서 보는바와 같이 평행판 사이에 있는 유전체나 평행판의 구조와 밀접한 관계가 있다[1].

$$f_{mn} = \frac{c_0}{2\pi\sqrt{\epsilon_r}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2} \quad (1)$$

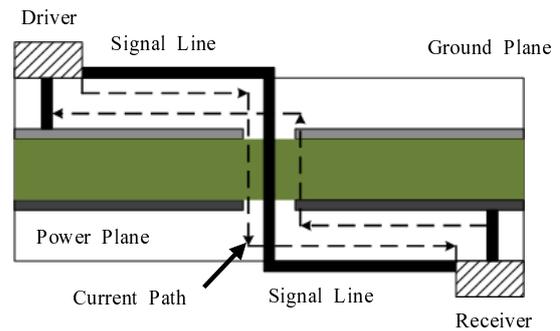
여기서,  $c_0$  는 빛의 속도,  $\epsilon_r$  은 비유전율,  $m$ 과  $n$  은 모드넘버(0, 1, 2 ...)이다. 식 (1) 에 의해 공진 주파수를 얻을 수 있고, 공진주파수에 의한 전원면과 접지면 사이의 임피던스를 나타내면 그림 2 와 같다. 그림에서 보면 특정 주파수에서 임피던스가 높은 것을 볼 수 있다. 임피던스가 높으면 공급되는 전원 또는 그라운드가 불안정해 지기 때문에 고속 디지털 회로 시스템을 설계하는 엔지니어들은 이러한 임피던스를 낮추기 위해 많은 노력을 하고 있다. 즉 전원 무결성을 위해서는 그림 2 에서와 같이 높은 특성의 임피던스를 시스템에 적합한 임피던스로 낮추어야 한다.



<그림 2> 임피던스 특성

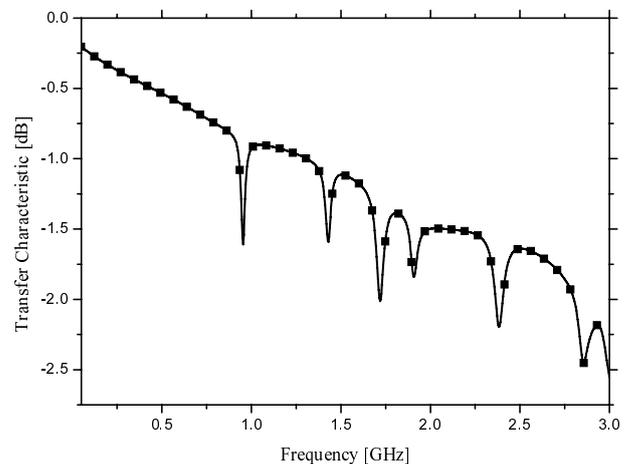
키르히호프와 암페어 법칙에 따르면 회로가 동작하려면 반드시 닫힌 경로가 있어야 한다. 회로가 닫혀있지 않으면 드라이버에서 리시버까지 신호가 신호선을 통해 전달 될 수 없게 된다. 즉 드라이버에서 리시버까지 신호선이 있다면 귀환 전류가 흐를 수 있는 귀환 전류 경로도 반드시 있어야 한다. 이때 귀환 전류는 기준 전위면으로 흐르게 되는데 기준 전위면은 접지면 또는 전원면이 될 수 있다. 또한 귀환 전류는 임피던스가 작은 경로를 통하여 흐르게 되는데, 낮은 주파수에서 저항 성분이 작은 경로가 임피던스가 작은 경로이고, 높은 주파수에서는 유도성 리액턴스가 작은 경로가 임피던스가 작은 경로이다. 따라서 초고속 디지털 회로에서 신호선을 통해 전류가 흐르면 신호선과 가장 가까운 기준 전위면으로 귀환 전류가 흐르게 된다[2].

이상적인 귀환 전류경로는 기준 전위면이 바뀌지 않는 것이다. 하지만 그림 3 에서와 같이 다층 PCB 구조에서 드라이버와 리시버가 서로 다른 면에 위치하면 비아를 통해 신호선을 연결해 주어야 한다. 이 경우 기준 전위면이 바뀌게 되어 비이상적인 귀환 전류경로가 된다. 귀환 전류경로가 그림 3 과 같이 비이상적인 전원면과 접지면의 공진특성에 의해 신호 품질에 영향을 받는다.



<그림 3> 귀환 전류 경로

드라이버에서 생성된 신호 전류는 가장 가까운 기준 전위면과 유전체에 변위전류의 형태로 귀환 전류를 발생할 것이다. 만약 비아가 위치한 곳에 전원면과 접지면에 의한 공진 주파수가 비아를 통해 흐르는 신호의 주파수와 일치할 때 신호의 일부가 전원면과 접지면 사이에 흐르게 된다. 이렇게 누설된 신호는 SSN (Simultaneous Switching Noise) 의 형태로 나타나기도 한다[2, 3]. 그림 4 는 기준 전위면이 다른 신호선의 전달 특성을 보여주고 있다. 그림에서 보는바와 같이 특정 주파수 대역에서의 전달특성이 좋지 않음을 알 수 있다.



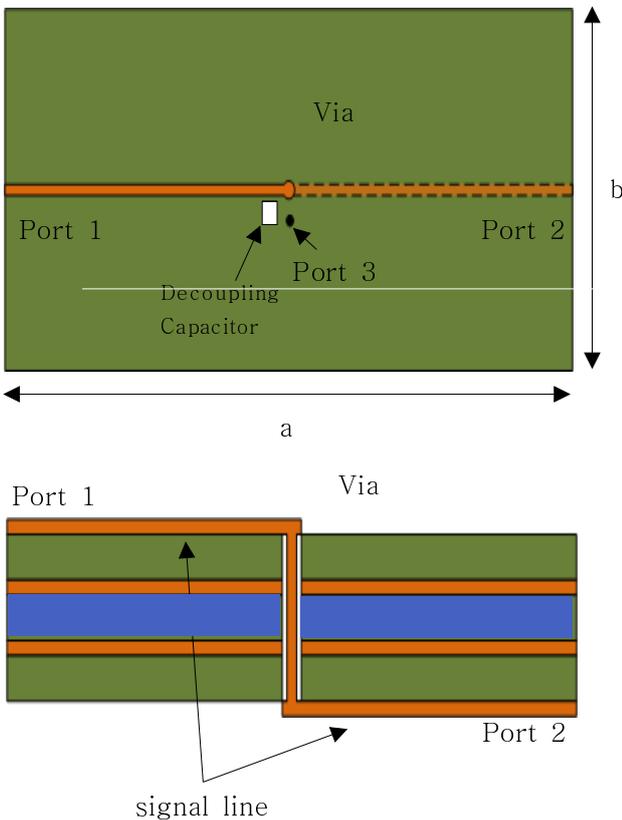
<그림 4> 기준 전위면이 서로 다른 신호선의 전달특성

앞에서 언급한 것처럼 전원면과 접지면의 공진 모드는 유전체의 유전율에 관계가 있다.

따라서 본 논문에서는 전원면과 접지면의 유전율을 변화시켜 공진모드를 확인하고 신호 무결성에 어떤 영향을 주는 지 모의실험을 진행하였다.

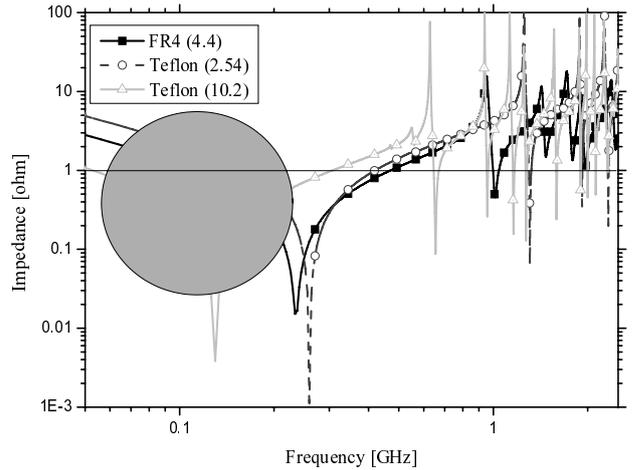
### III. Power/Ground Plane의 공진모드에 대한 모의실험

그림 5는 모의실험을 위한 다층 PCB의 모형을 보여주고 있다. a와 b의 크기는 각각 150 mm, 100 mm이다. 포트 1과 포트 2는 신호의 전달 특성을 위한 포트이고, 포트 3은 전원면과 접지면의 임피던스 측정을 하기 위한 것이다. 신호선의 전달 특성에 가장 큰 영향을 주는 공진모드가 형성되는 전원면과 접지면 사이에 있는 유전체만 변경하여 실험하였고, 실험에 사용된 유전체의 유전율은 각각 4.4(FR4), 2.54(Teflon), 10.2(Teflon)이다. 모의실험을 위해 HFSS 11을 사용하여 전달 특성과 임피던스를 확인하였고, 전달특성의 S-Parameter들을 추출하여 ADS(Advanced Design System) 2008을 이용하여 신호 특성을 확인하였다.



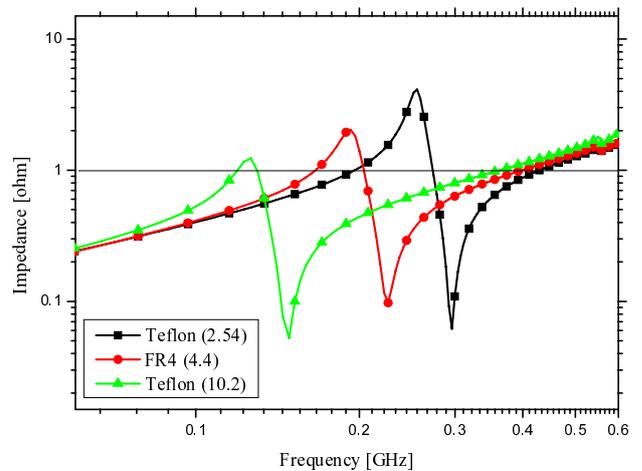
<그림 5> 모의실험 구조

그림 6에서는 전원면과 접지면의 임피던스를 나타내고 있다. 유전율이 10.2인 경우 디커플링 캐패시터를 실장하지 않아도 임피던스가 낮은 것을 확인할 수 있다.



<그림 6> 각 기판에 대한 임피던스 특성

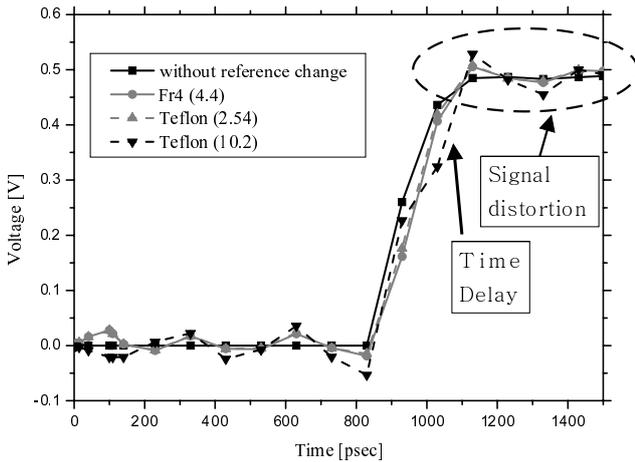
그림 7은 디커플링 캐패시터를 실장하여 모의실험한 결과이다. 디커플링 캐패시터는 0.5 nF, 등가 직렬 인덕턴스 (Equivalent Series Inductance) 1 nH, 등가 직렬 저항 (Equivalent Series Resistance) 0.047 ohm으로 설정하였다. 결과는 다음과 같이 유전율이 10.2인 경우의 임피던스가 가장 작게 나타났다.



<그림 7> 디커플링 캐패시터를 실장한 임피던스 특성에 대한 모의실험 결과

위의 결과를 보면 유전율이 클수록 저주파에서의 임피던스가 낮게 나타났다. 이는 유전율이 클수록 캐패시턴스 성분이 크게 나타나기 때문이다. 또한 디커플링 캐패시터를 실장한 부분에서도 유전율이 큰 쪽의 임피던스 특성이 우수한 것을 볼 수 있다.

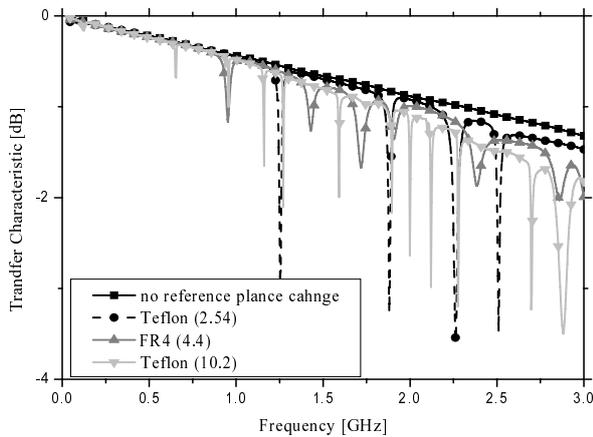
그림 8은 각 유전체에서의 신호 무결성을 확인한 결과이다. 그림 8에서 유전율 10.2의 경우 신호의 시간 지연과 신호 왜곡이 가장 큰 것을 확인할 수 있다.



<그림 8> 시간 지연 및 신호 왜곡

유전율 2.54 와 4.4 의 경우 비슷한 시간 지연과 신호 왜곡이 발생한 것을 볼 수 있다.

그림 9 에서는 신호선의 전달 특성을 나타내고 있다. 그림에서 보면 각 유전체의 공진 모드에 의해 신호의 손실을 확인 할 수 있다.



<그림 9> 각 기판에 대한 신호선 전달 특성

본 실험에서는 신호선의 기준 전위면이 바뀌었을 때 전원면과 접지면의 공진 모드가 신호선의 전달특성에 미치는 영향을 살펴보고, 전원면과 접지면 사이의 유전체의 유전율에 따라 공진모드의 변화와 신호 무결성, 전원 무결성에 어떤 영향이 있는지 알아보았다. 즉 유전율의 값이 큰 매질을 사용하면 전원 무결성에 유리했고, 유전율의 값이 작은 매질을 사용하면 신호 무결성에 유리한 것을 확인하였다.

## IV. 결론

다층 PCB 를 사용하는 초고속 디지털 회로에서 공진모드를 형성하는 전원면과 접지면의 유전체만 변경하더라도 신호 무결성과 전원 무결성에 많은 영향을 주는 것을 확인하였다. 따라서 PCB설계에 있어서 신호 무결성이나 전원 무결성을 위해서는 어떤 유전체 매질을 사용할 지 신중하게 고려해야 할 것이다.

## 참고문헌

1. M. I. Montrose, *EMC and the Printed Circuit Board: Design, Theory, and Layout Made Simple*, John Wiley & Sons, Inc., 1998.
2. C. Jin, C. Chou, D. Li, and T. Chuang, "Improving signal integrity by optimal design of power/ground plane stack-up structure," *Electronics Packaging Technology Conf.*, pp. 853-859, Dec. 2006.
3. Y. K. Choi, S. G. Cho, M. S. Park, S. C. Yun, and J. K. Wee, "SI/PI/EMI analysis of through-via effects on power/ground plane using high dielectric," *Proc. 9th Electronics Packaging Technology Conf.*, pp. 425-428, Aug. 2007.