

적응형 바이어스기법과 DGS 를 이용한 고효율 전력증폭기설계

Design of High Efficiency Power Amplifier Using Adaptive Bias Technique and DGS

오 정 균*, 손 성 찬
(Chung-Gyun Oh*, Sung-Chan Son**)

Abstract : In this paper, the high efficiency and linearity Doherty power amplifier using DGS and adaptive bias technique has been designed and realized for 2.3GHz WiBro applications. The Doherty amplifier has been implemented using silicon MRF 281 LDMOS FET. The RF performances of the Doherty power amplifier (a combination of a class AB carrier amplifier and a bias-tuned class C peaking amplifier) have been compared with those of a class AB amplifier alone, and conventional Doherty amplifier. The Maximum PAE of designed Doherty power amplifier with DGS and adaptive bias technique has been 36.6% at 34.01dBm output power. The proposed Doherty power amplifier showed an improvement 1dB at output power and 7.6% PAE than a class AB amplifier alone.

Key words : Doherty power amplifier, Adaptive bias, Defected Ground Structure

I. 서 론

무선 통신 시스템의 중요한 부분을 차지하고 있는 전력 증폭기의 성능 향상에 대한 연구가 끊임없이 진행되고 있다. 이러한 연구는 주로 전력 증폭기의 성능을 나타내는 출력전력, 선형성, 전력부가효율(Power Added Efficiency : PAE)등을 향상시키는 데 집중되고 있으며, 이를 위해 다양한 방법이 시도 되고 있다.[1],[2]. 일반적으로 기지국 및 중계기 시스템은 단말기와는 달리 DC 전력 공급이 풍부하기 때문에 효율은 떨어지더라도 요구되는 높은 선형성을 달성하기 위한 설계 방법의 기법들이 이용되어 왔다. 그러나 증폭기의 전력 레벨 증가 및 소형화에 따른 열 문제로 인해 최근에는 증폭기의 고선형성 뿐만 아니라 고효율 특성도 점차 중요한 특성 항목이 되어가고 있다.

전력증폭기의 선형성과 전력효율의 관계를 개선하기 위해 제안된 다양한 방법들 중에서 현재 가장 주목받고 있는 것이 Doherty 전력증폭기이다. 이 기법은 다른 방식에 비해 불필요한 회로가 없어 비교적 구조가 간단하고 부하 임피던스 변조를 이용하여 높은 효율개선 효과를 볼 수 있다. 최근 고효율 및 고선형 특성을 동시에 성취할 수 있는 Doherty 전력 증폭기 설계에 대한 많은 연구들이 진행되고 있으며, 특히 바이어스 제어된 Doherty 전력증폭기는 입력전력의 넓은 변화 범위에 대해서 전력증폭기의 고효율성능을 가능하게 한다.[3-5] 또한 선형성 개선 방법으로 전력 증폭기의 출력단 전송선로에 PBG 나 DGS 를 적용하여 선형성이나 크기 감소의 효과를 얻는 연구가 진행되고 있다.[6]

본 논문에서는 2.3GHz 대역의 주파수를 이용해 초고속 인터넷 서비스를 제공하는 와이브로용 고효율 Doherty 전력 증폭기를 설계 및 제작하였다. Doherty 전력 증폭기의 효율 및 선형성 향상을 위해 포락선 검파기를 이용하여 입력신호의 크기에 따라 게이트 전압을

조정하여 Doherty 증폭기의 전력효율을 개선시키고, DGS 구조를 Doherty 전력 증폭기의 정합회로에 첨가시킴으로써 전력 증폭기의 최대 출력에서 선형성을 증가시키는 방법을 구현하였다.

II. 적응형 바이어스와 DGS 를 이용한 도허티 전력 증폭기 설계

2-1 도허티 전력 증폭기 이론

Doherty 증폭기는 효율을 개선하기 위해서 W.H. Doherty 에 의해 1936 년에 보고되었다. 이 증폭기는 주 증폭기와 보조 증폭기로 구성되어 있고 고효율을 유지하기 위해서 저출력에서는 주 증폭기만 동작하고 고출력에서는 두 증폭기가 병행해서 동작하게 한다. 증폭기의 요구 특성에 따라서 두 증폭기의 비를 다르게 할 수도 있는데, 이 때 발생하는 문제점인 임피던스 정합문제와 전력결합문제를 부하변조(load modulation)기법으로 해결한다.[7] Doherty 증폭기는 각기 다른 클래스의 두 증폭기를 사용하는데 주 증폭기를 A 급 또는 AB 급으로 설계하면 보조증폭기는 B 급 또는 C 급으로 사용한다. Doherty 증폭기의 동작원리의 핵심은 앞서 언급한 바와 같이 부하 임피던스 변조 기법을 이용한다는 것이며, 그 원리는 그림 1 의 간소화된 Doherty 증폭기의 출력부 회로를 이용하여 설명될 수 있으며 식 (1),(2)를 통해 설명할 수 있다.

$$Z'_1 = \frac{V_o}{I_1} = \frac{R_o}{2} \left(\frac{I'_1 + I_2}{I'_1} \right), 0 \leq I_2 \leq I'_1 \quad (1)$$

$$Z_1 = \frac{R_o^2}{Z'_1} = \frac{2R_o}{1 + I_2/I'_1} = \frac{2R_o}{1 + \alpha}, 0 \leq \alpha \leq 1 \quad (2)$$

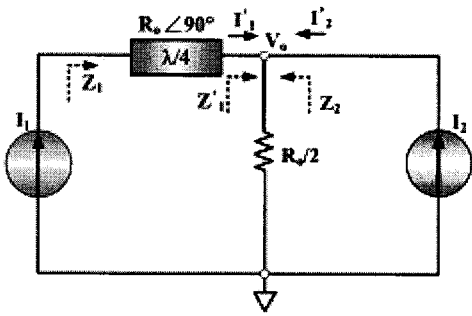


그림 1. 도허티 증폭기의 부하변조 등가회로
Fig.1. The load modulation equivalent circuit of Doherty amplifier.

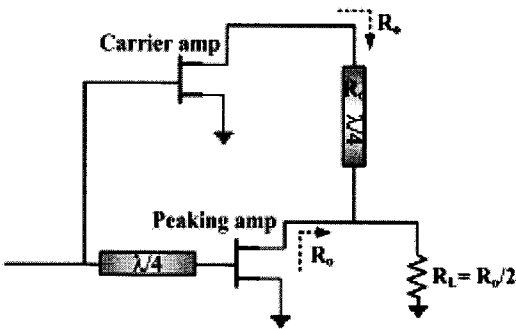


그림 2. 도허티 전력 증폭기의 구조
Fig. 2. Doherty power amplifier topology.

그림 1에서 전류원 I_1 과 I_2 는 각각 주 증폭기와 보조 증폭기를 의미한다. 식(2)에서 전류원 I_2 가 0부터 I_1' 까지 변화에 따라 전류원 I_1 에서 본 부하 임피던스는 $2R_o$ 에서 R_o 로 변조됨을 알 수 있다. 다시 말하면, 보조 증폭기가 차단되었을 때 주 증폭기의 부하 임피던스는 $2R_o$ 가 되고 두 증폭기 모두 개방되면 R_o 가 되며 그 중간 출력에서는 중간 값의 부하 임피던스를 가지게 된다. 보조 증폭기의 동작 변화로 인한 이득의 변화는 이러한 부하 임피던스 변조를 통해 입력단에서 생기는 전력 분배의 손실을 고려하여 보상된다. 그래서 증폭기 전체의 이득이 일정 유지되면서, 동시에 출력 단에서 비대칭적인 전력 결합이 이루어질 수 있다.[8] 부하 임피던스 변조기법을 초고주파 Doherty 전력증폭기에 실제로 적용한 구조를 그림 2에 나타내었다. 전류원 I_1 과 I_2 는 각각 완전 정합된 주 증폭기와 보조 증폭기로 대체되었다. 이 증폭기의 입력은 전력 분배기와 각 증폭기의 입력 정합회로로 구성되어 있고 출력단의 위상 차이를 보상하기 위해서 R_o 옴의 특성 임피던스를 갖는 지연선로가 첨가되어 있다. 출력단에는 이 소자들이 최대 출력일 때에 R_o 옴의 정합회로가 첨가되어 있다.[9]

2-2 바이어스 적응제어 회로 설계

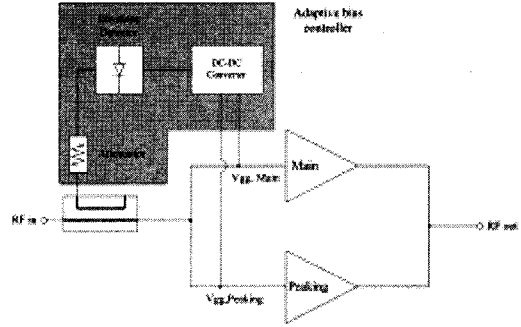


그림 3. 적응형 바이어스 회로를 갖는 도허티 증폭기 블록도
Fig.3. Block diagram for Doherty amplifier with adaptive bias circuit.

바이어스 제어된 Doherty 증폭기는 증폭기 자체의 효율을 높이기 위한 기법으로, 변화하는 전력레벨에 따라 Doherty 증폭기의 바이어스가 고효율 특성을 가지도록 적응 제어된다. Doherty 증폭기는 기본적으로 두 개의 증폭기(주, 보조증폭기)가 요구되기 때문에 여러 가지 바이어스 적응제어 방식이 적용될 수 있다. 본 논문에서는 효율 성능 개선량과 바이어스 제어 회로의 구현 복잡성 등을 고려하여 주 증폭기의 게이트 전압과 보조 증폭기의 게이

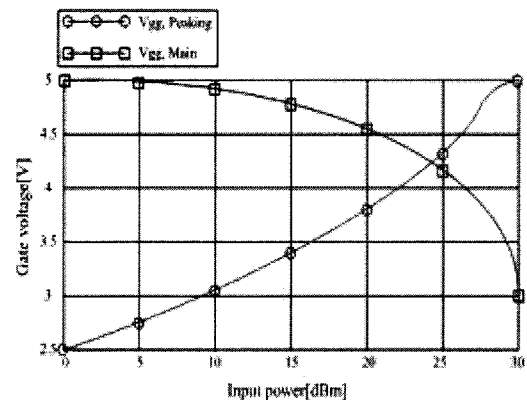


그림 4. 입력전력에 따른 최적의 게이트 바이어스전압
Fig. 4. Optimum gate bias voltage for input power.

트 전압을 제어하였으며, 바이어스 제어된 Doherty 증폭기에 대한 시뮬레이션을 위해 Freescale 사의 4W 소자인 MRF281 LDMOSFET 디바이스 모델을 사용하였다. 이 소자 모델은 34dBm의 P1dB를 가지도록 정합되었으며, 본 논문에서는 Doherty 전력증폭기에 AD8313 포락선 검파기와 LM6172 선형증폭기를 추가하여 보조증폭기에 적정 바이어스가 인가되도록 설계하였다.

시뮬레이션 결과, 주 증폭기의 게이트 전압은, 입력 전력이 0~30dBm의 변화에 따라 2.5V~5V 사이의 증가되는 형태의 전압곡선에서 효율, 출력전력, 선형성의 최적의 특성을 보인다. 또한, 보조 증폭기의 경우, 입

력 전력이 0~30dBm 의 변화에 따라 5V 에서 3V 까지 감소되는 전압의 변화율을 보일 때, 가장 최적의 상태를 나타내었다. 각각의 입력 전력에 따른 최적의 게이트 전압을 그림 4 에서 보여주고 있다.

2-3 DGS 설계

일반적인 임피던스 변환 전송 선로는 동작 주파수에 서 1/4 파장 전송 선로의 길이를 갖는다. 본 논문에서 제안한 DGS 구조가 적용된 전송 선로는 균속도 지연 효과에 의해 $\lambda/4$ 보다 짧은 길이에서 90° 의 위상차를 얻을 수 있다. 그림 5 에서 제안된 임피던스 변환 전송 선로를 나타내며, 그림 6 은 모의 실험에 의한 DGS

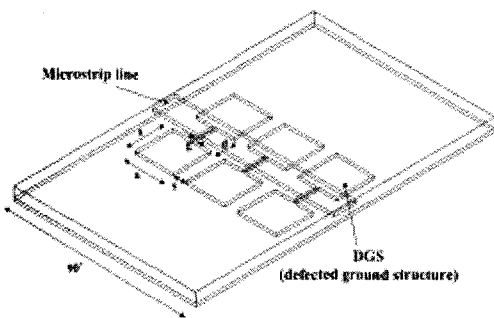


그림 5. 제안된 DGS 마이크로 스트립 선로
Fig. 5. Proposed DGS microstrip transmission line.

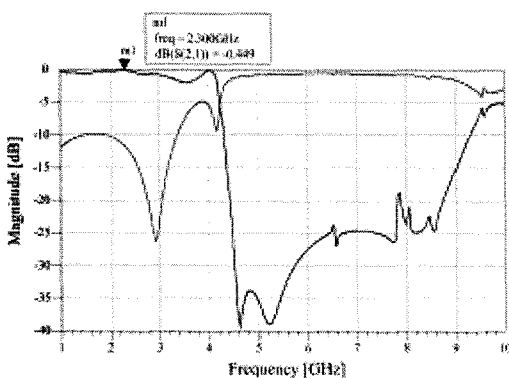


그림 6. 저역통과 특성의 DGS 시뮬레이션 결과
Fig. 6. Simulated results of DGS low pass transmission line.

구조를 갖는 임피던스 변환 전송선로의 통과 대역 특성을 나타낸다. 2.3GHz 에서 약 0.45dB 의 삽입손실을 가지며, 4.6GHz 에서 약 38dB, 6.9GHz 에서 약 25dB 를 억압하는 특성을 보인다. 이러한 특성은 출력단에서 고조파 억압을 할 수 있도록 한다.

III. 제작 및 측정결과

II 장의 Doherty 증폭기 이론과 모의실험에 의한 설계를 바탕으로 적응형 바이어스 회로와 DGS 가 부가된 와이브로용 Doherty 전력증폭기를 제작하였으며, 실험

을 통해 전력부가효율(PAE), 3 차 IMD, 최대출력등을 일반적인 AB 급 증폭기, Doherty 증폭기, DGS 가 부가된 Doherty 전력증폭기들과 비교하였다. 제작한 Doherty 전력 증폭기는 Freescale 사의 4W MRF 281 LDMOSFET 를 사용하여 유전율 3.48 이고 유전체 두께 1.016mm 인 테플론 기판위에 실장 하였다.

3-1 DGS 가 부가된 Doherty 전력 증폭기 제작

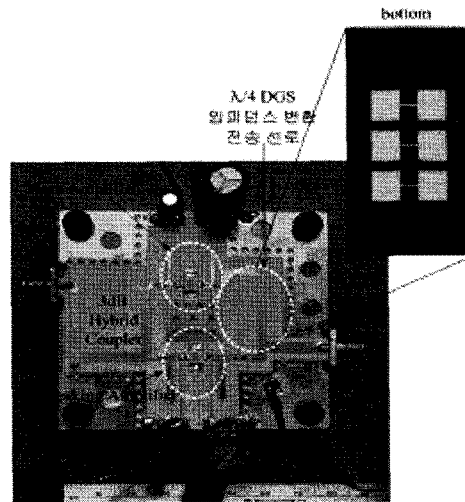


그림 7. DGS 가 부가된 도허티 전력 증폭기
Fig. 7. Fabricated Doherty power amplifier with DGS.

제작한 Doherty 전력 증폭기의 바이어스는 캐리어와 피크증폭기의 Vgs 를 각각 4.2V(AB 급), 3.2V(C 급)를 인가하였으며, 일반적으로 고효율의 Doherty 전력증폭기는 비선형적인 구간의 바이어스 전압의 인가로 출력신호의 선형성이 악화된다. 본 논문에서는 이러한 비선형성을 개선하기 위하여, 주 증폭기의 1/4 파장 임피던스 전송 선로의 접지면에 저대역 통과 특성을 갖도록 DGS 구조를 식각하였으며, 하모닉 성분의 억압에 따라서 기존 Doherty 증폭기의 단점인 선형성이 향상된 특성을 얻을 수 있었다. 또한 1/4 파장 길이를 갖는 임피던스 변환 전송 선로 길이보다 길이의 축소효과도 확인할 수 있었다. 그림 7 은 Doherty 전력 증폭기의 출력부분에 DGS 를 부가한 전력 증폭기로 설계한 회로의 실제 제작한 회로를 보이고 있다. 그림 8 은 일반적인 도허티 전력증폭기와 DGS 를 부가한 Doherty 전력증폭기에 2-톤 인가시 IMD 측정결과를 보여주고 있다. DGS 를 부가한 Doherty 증폭기의 경우 IMD3 는 -26.3dBc 임을 알 수 있으며, 이는 일반적인 Doherty 전력증폭기와 비교해서 3.44dB 개선되었음을 알 수 있다.

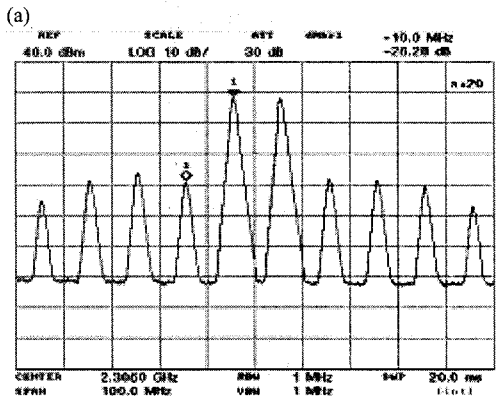
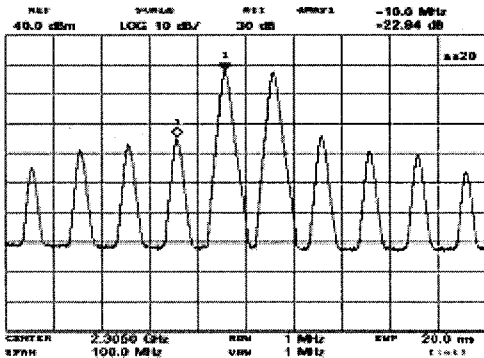


그림 8. (a)도허티 전력 증폭기의 IMD_3 (b)DGS가 부가된 도허티 전력 증폭기의 IMD_3
 Fig.8. (a) IMD_3 of Doherty power amplifier. (b) IMD_3 of Doherty power amplifier with DGS.

3-2 적응형 바이어스 회로와 DGS가 부가된 Doherty 전력증폭기

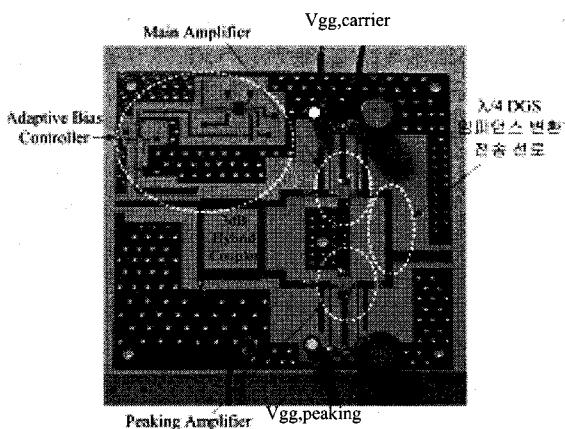


그림 9. DGS와 적응형 바이어스회로가 부가된 제작된 도허티 증폭기
 Fig.9. Fabricated Doherty amplifier with DGS and adaptive bias circuit.

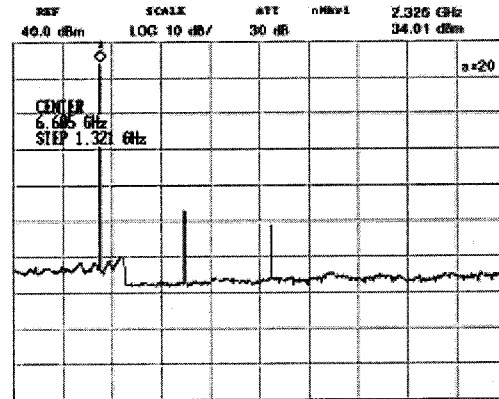


그림 10. DGS와 적응형 바이어스회로가 부가된 도허티 증폭기의 출력 스펙트럼
 Fig.10. Output spectrum of Doherty power amplifier with DGS and adaptive bias circuit.

그림 9는 적응형 바이어스와 DGS를 부가하여 제작한 회로를 보여주고 있다. DGS와 적응형 바이어스 회로를 부가하여 증폭기의 입력신호에 따라 V_{gs} 의 크기를 자동적으로 변화하게 하여, DC 전력의 소모를 줄임으로서 전력 효율은 증가시킬 수 있다. 그림 9에서 Doherty 전력증폭기의 게이트 전압 제어 회로는 입력 전력에 따라 차동 증폭되어 $V_{gg,main}$ 의 입력 전압은 4.23~3.84V로 가변하며, 보조 증폭기의 게이트 전압 제어 회로는 입력 전력이 증가함에 따라 2.45~3.20V로 증가하여 $V_{gg,peaking}$ 의 입력 전압에 인가된다. 그림 10은 1-톤 입력시 출력 스펙트럼을 보여주고 있다. 입력 신호를 24dBm으로 했을 때 출력 전력은 중심 주파수에서는 34.0dBm, 2차

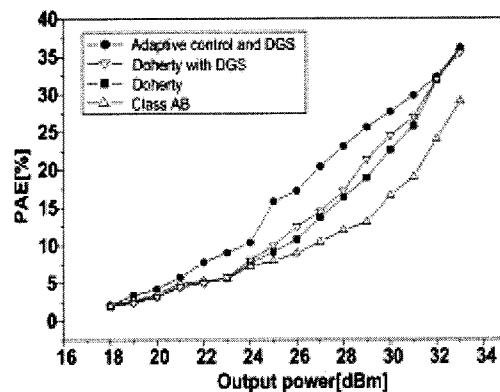


그림 11. 제작된 증폭기들의 PAE 측정결과
 Fig.11. Measured PAEs of fabricated amplifiers.

고조파는 -41dBc, 3차 고조파는 -47.2dBc가 측정되었다. DGS만 부가했을 경우와 1dB의 출력에서는 같은 바이어스 조건을 갖기 때문에, 출력과 하모닉 억압특성은 1dB 출력에서는 같은 결과를 보임을 알 수 있다. 그림 11은 AB급 증폭기와 Doherty 전력증폭기, DGS 추가, DGS와 적응형 바이어스 회로가 추가된

Doherty 전력증폭기의 출력 전력에 따른 효율을 측정 한 그림이다. 표 2 는 제작 및 측정된 네 종류의 증폭 기의 효율을 비교 하여 개선된 비율을 나타낸 표이다. AB 급 전력증폭기에 비해 Doherty 전력증폭기가 높은 효율을 보이며, 적응형 바이어스에 의해 효율이 상당히 개선됨을 볼 수 있다. 표에서 측정 항목중 뒤의 방식의 개선도를 %로 표시했다.

표 1. AB 급, 도허티, DGS 와 적응형 바이어스가 부가된 전력증폭기들의 효율 비교치

Table1.Comparison of efficiency for AB class, Doherty, and Doherty amplifier DGS and adaptive bias circuit.

측정항목	출력 (18~33dBm)	출력 (23~33dBm)
AB 급 vs 도허티	17.3%	25.4%
AB 급 vs D+DGS	23.5%	33.5%
도허티 vs D+DGS	4.8%	6.4%
D+DGS vs D+DGS+Adaptive	39.4%	35.9%
AB vs D+DGS+Adaptive	62%	69%

표 2. AB 급, 도허티, DGS 와 적응형 바이어스가 부가된 전력증폭기들의 측정결과 비교치

Table2.Comparison of experimental results for AB class, Doherty, and Doherty amplifier DGS and adaptive bias circuit.

조건	PAE (%)	Gain (dB)	고조파 2nd/3rd (dBc)	IMD3 (dBc)	Pout (dBm)
AB 급	29	10.4	-37/-46	-24.85	33.03
도허티	36	10.1	-33/-43	-22.84	33.25
도허티 +DGS	36.6	9.35	-41/-47	-26.28	34.01
도허티+DGS +Adaptive	36.6	9.35	-41/-47	-26.28	34.01

표 2 는 2.3 GHz 에서 AB 급과 기존 Doherty 전력 증폭 기에 DGS 와 적응형 바이어스를 추가한 Doherty 전력 증폭기의 측정된 출력전력, IMD3, 고조파특성, 전력이 득 그리고 PAE 의 측정 결과에 대한 비교이다. 표 2 에서 알 수 있듯이, DGS 와 적응형 바이어스를 적용한 Doherty 증폭기는 측정시 입력 신호를 25.6dBm 으로 했을 때 P1dB 에서의 출력 전력 34.0dBm 과 36.6%의 PAE 를 가진다. 이것은 동일 입력레벨에서 AB 급 증폭 기와 비교해서 출력전력에서 1dB, 효율에서 7.6%의 개

선을 보였다.

IV. 결 론

본 논문에서는 2.3GHz 대역의 주파수를 이용해 초 고속 인터넷 서비스를 제공하는 와이브로용 도허티 전 력 증폭기를 설계 및 제작하였다. Doherty 전력 증폭기 의 효율 및 선형성 향상을 위해 포락선 검파기를 이용 하여 입력신호의 크기에 따라 게이트 전압을 조정하여 Doherty 증폭기의 전력효율을 개선시키고, DGS 구조를 Doherty 전력 증폭기의 정합회로에 첨가시킴으로써 전 력 증폭기의 최대 출력에서 선형성을 증가시키는 방법 을 구현하였다. 측정결과, DGS 를 부가한 Doherty 증폭 기의 경우 IMD3 는 -26.3dBc 이며, Doherty 전력증폭기 와 비교해서 3.44dB 개선되었다. 또한 DGS 와 적응형 바이어스를 적용한 Doherty 증폭기는 측정시 입력 신 호를 25.6dBm 으로 했을 때 P1dB 에서의 출력 전력 34.0dBm 과 36.6%의 PAE 를 가진다. 이것은 동일 입력 레벨에서 AB 급 증폭기와 비교해서 출력전력에서 1dB, 효율에서 7.6%의 개선을 보였다.

제작한 Doherty 전력 증폭기를 와이브로 중계기 전력 증폭기에 적절히 사용한다면 기지국 및 중계기 시스템의 효율성을 향상 시킬 수 있을 것으로 판단되 며, 아울러 다른 주파수의 전력 증폭기에도 적용가능 하리라 예상된다.

참 고 문 헌

- [1] Steve C. Cripps, RF Power Amplifier for Wireless Communications, Artech House, 1999.
- [2] F. H. Raab, et al, "Power amplifiers and transmitters for RF and microwave," IEEE Trans. Microwave Theory Tech., vol. 50, no.3, pp.814-826, March 2002.
- [3] M. Iwamoto, et al., "An extended Doherty amplifier with high efficiency over a wide power range", IEEE Trans. Microwave Theory Tech., vol.49, no.12, pp. 2472-2479, Dec. 2001.
- [4] Y. Yang, J. Cha, B. Shin, and B. Kim, "A microwave doherty amplifier employing envelope tracking technique for high efficiency and linearity," IEEE Microwave and Wireless Components Letters, vol. 13, no.9, 99.370-372, September 2000.
- [5] S. Bousnina, and F. M. Ghannouchi, "Analysis and experimental study of an L-Band new topology Doherty amplifier,"2001 IEEE MTT-S Int. Microwave Symp. Dig., vol 2, pp.935-938, May 2001.
- [6] W. H Doherty, "A new high efficiency power amplifier for modulated waves", Proc. IRE, vol. 24, no. 9, pp. 1163-1182, Sep. 1936.
- [7] F. H. Raab, "Efficiency of Doherty RF power amplifier systems." IEEE transactions on Broadcasting, vol BC-33, no. 3, September 1987
- [8] Y. Yang, J. Yi, Y. Y. Woo, and B. Kim, "Optimum design for linearity and efficiency of a microwave Doherty amplifier using a new load matching technique." Microwave Journal, pp. 20-36 December 2001.



오 정 균
1988년 서울산업대학교 전자공학 졸업
1990년 중앙대학교 대학원 전자공학과(공학석사)
2005년 인천대학교 대학원 전자공학과(공학박사)
2001년 3월~현재 한국정보통신 기능대학 이동통신과 교수

<주관심분야> 마이크로파 송수신모듈 설계, 전력증폭기 선형화 및 고효율 증폭기 설계
<이메일> cgoh88@icpc.ac.kr



손 성 찬
1979년 한국항공대학교 통신과 졸업
1992년 한양산업대학교대학 전자통신과(공학석사)
2000년 한국항공대학교 대학원 통신정보과(공학박사)
2005년~현재 한국정보통신기능 대학 방송통신과 교수

1985년~1998년 (주)데이콤 신기술개발이사
1998년~2004년 하나로통신 네트워크운용 담당상무
<주관심분야> Digital Network, Wireless Network, 디지털방송
<이메일> scson@icpc.ac.kr