

게이트 폭의 변화에 따른 Multi-finger MOSFET의 특성 모델링

임혁상, 강정한, 윤일구
연세대학교 전기전자공학과

Multi-finger MOSFET characteristics with channel width variation

Hyuck Sang Yim, Jung Han Kang, Ilgu Yun
Dept. of Electrical and Electronic Engineering, Yonsei University

Abstract : 이 논문에서는 0.35 μ m 공정으로 제작된 MOSFET의 고주파 동작 특성을 분석하였다. Multi-finger 형태인 게이트 폭의 길이 변화에 따른 특성 변화를 BSIM3v3 모델과 외부 기생 파라미터를 포함한 lumped element를 이용해 모델링을 하였다. 또한 Multi-finger 게이트 구조에서 게이트 finger 수의 증가에 따라 생기는 특성 변화를 각각의 구조에 따라 추출된 주요 기생 파라미터의 변화를 통해 분석하였다.

Key Words : Multi-finger MOSFET, S파라미터, 기생성분

1. 서 론

최근 서브마이크론 CMOS 기술의 급속한 발전과 저가격 고집적화 등의 장점으로 많은 RF 응용제품으로 사용이 확대 되면서 DC에서 RF영역까지 바이어스에 대해 유효하면 서도 정확한 MOSFET 모델이 요구된다[1]. RF용 CMOS 소자는 대부분 크기가 크기 때문에, Multi-finger 구조의 MOSFET으로 제작된다[2]. Multi-finger 레이아웃은 게이트 저항의 영향을 줄일 수 있지만 고주파 동작 시 구조에서 발생하는 기생성분으로 모델링과 설계에 있어 문제가 되며 BSIM3계열 모델만으로는 설명력이 미흡하다. 따라서 본 연구는 TSMC 0.35 μ m 공정으로 제작된 n형 Multi-finger MOSFET의 기생성분을 분석하기 위한 회로를 제안하고 채널 폭의 변화에 따른 특성 모델링을 수행하고자 한다.

2. 실험

2.1 제작공정

실험에 사용된 n채널 MOSFET은 TSMC (Taiwan Semiconductor Manufacturing Company)사의 0.35 μ m LO-EPI(Logic Process) 공정으로 제작되었다. 소자의 채널의 길이 (L_f) 채널 폭 ($W=N_f*W_f$)은 그림 1과 같이 정의되

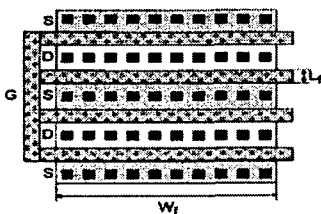


그림 1. Multi-finger 레이아웃[3]

며 채널 폭의 크기에 따른 기생성분을 분석하기 위하여 $W_f=50\mu$ m, $N_f=5, 6, 7$ 로 구성되는 $W=250, 300, 350\mu$ m 의 테스트 구조를 제작하였다.

2.2 특성측정

HP4145B semiconductor parameter analyzer를 이용하여 게이트 전압과 드레인 전압을 0 V~ 2.5V로 각각 변화를 주어 I-V특성을 측정하였다. 고주파수 영역의 특성은 Agilent 8722 VNA (Vector Network Analyzer)를 이용하여 50MHz~10 GHz에서 S-parameter (scattering parameter)를 측정하였다. 입력 게이트단과 출력 드레인단간의 2포트 측정을 하였다.

3. 모델링

DC와 RF영역의 특성을 동시에 모델링하기 위해 BSIM3v3을 사용하였고 레이아웃에 따른 기생성분 R, L, 및 C값을 추가한 그림 2의 MOSFET 등가회로 모델을 제안하였다. 모델은 고주파수 영역에서 소자의 특성이 레이아웃의 영향을 많이 받는다. C_{gd} , C_{gs} , 및 C_{ds} 는 각각 게이트-드레인, 게이트-소스간 캐패시턴스, 및 드레인-소스의 채널 커플링

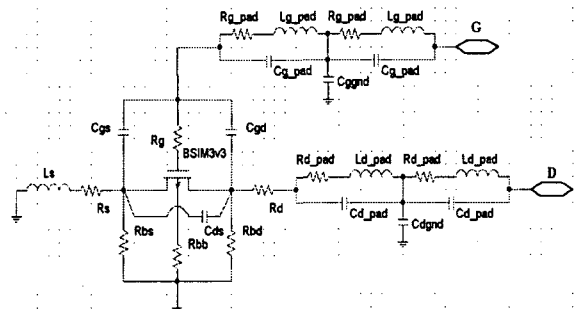


그림 2. 제안된 MOSFET 등가회로 모델

캐패시턴스를 나타낸다. R_{bd} , R_{bs} , 및 R_{bb} 는 기판에 의한 저항 손실을 나타내며 R_g 및 R_d 는 각각 게이트와 드레인의 저항 성분을 나타낸다. 그림 2와 같은 외부기생성분을 포함한 회로를 측정값과 Curve fitting을 통하여 모델을 최적화 하였다[4].

4. 결과 및 고찰

기생성분의 값을 최적화하기 위하여 본 연구에서는 Advanced Design System 툴을 사용하였으며 그림 3~8은 V_{gs} , $V_{ds}=1V$ 일 때, 테스트샘플의 측정값과 BSIM3v3모델만의 시뮬레이션 값, 기생성분을 포함한 모델의 시뮬레이션 값을 비교한 결과이다. 이 결과는 제안된 모델의 채널 폭의 변화 ($W=250, 300, 350\mu m$)에 따른 S_{11} , S_{21} 의 Fitting 결과이며 제안된 모델이 S-파라미터의 특성을 잘 설명하고 있음을 알 수 있다.

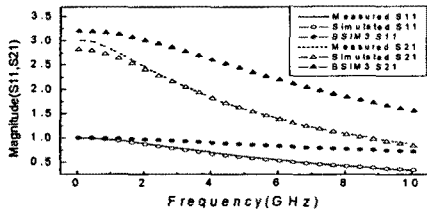


그림 3. $W=250\mu m$, Magnitude(S_{11}, S_{21}) 모델링 결과

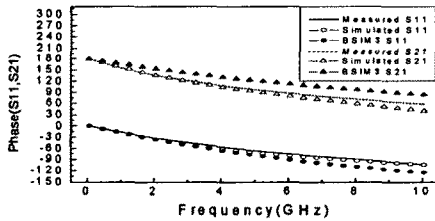


그림 4. $W=250\mu m$, Phase(S_{11}, S_{21}) 모델링 결과

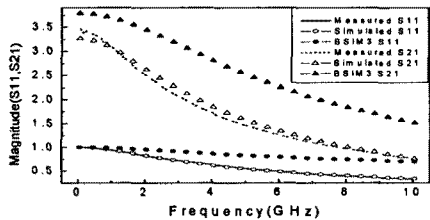


그림 5. $W=300\mu m$, Magnitude(S_{11}, S_{21}) 모델링 결과

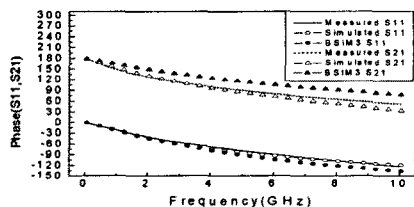


그림 6. $W=300\mu m$, Phase(S_{11}, S_{21}) 모델링 결과

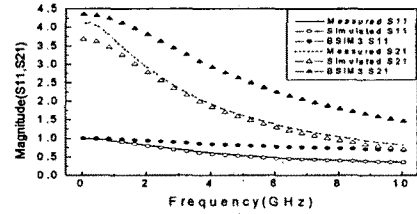


그림 7. $W=350\mu m$, Magnitude(S_{11}, S_{21}) 모델링 결과

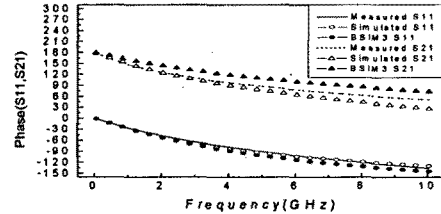


그림 8. $W=350\mu m$, Phase(S_{11}, S_{21}) 모델링 결과

5. 결론

본 연구는 Multi-finger 구조로 제작된 $0.35\mu m$ 공정의 MOSFET의 고주파 동작 특성을 분석하여 모델링하였다. 채널 폭의 변화에 따라 고주파 영역에서의 기생 성분을 추출하여 모델을 최적화 하였으며, 게이트 레이아웃에 따른 기생성분을 분석하였다. 이 결과를 통해 보다 고속 동작이 가능한 소자 설계를 가능하게 할 수 있다.

감사의 글

본 논문을 쓰기 위한 연구에 사용된 설계 Tool을 제공 해준 IC Design Education Center(IDECE)에게 감사의 뜻을 포함합니다.

참고 문헌

- [1] C. S. Kim and H. K. Yu, "The present and the future of RF CMOS technology," The magazine of the IEEK, vol. 29, no. 9, pp. 18~30, Sep. 2002.
- [2] 박광민, "RF IC 설계를 위한 새로운 CMOS RF 모델," 전자공학회논문지, 40권, 8호, p. 13, 2003.
- [3] C. Enz, "An MOS Transistor Model for IC Design Valid in All Regions of Operation," IEEE Trans. Microwave Theory Tech., vol. 50, no.1, Jan 2002.
- [4] S. F. Tin, A. A. Osman, K. Mayaram, and C. Hu, "A Simple Subcircuit Extension of the BSIM3v3 Model for CMOS RF Design," IEEE J. Solid-State Circuits, vol. 35, no.4, April 2000.