

전도성 에폭시를 이용한 솔더 범프의 전기적 특성 연구

차두열, 강민석, 김성태, 조세준, 장성필
인하대학교 전자공학과

Study on electrical property of solder bump using conductive epoxy

Doo-Yeol Cha, Min-Suk Kang, Sung-Tae Kim, Se-Jun Cho, Sung-Pil Chang
Inha Univ. electronic engineering

Abstract : 현재의 소자간 연결을 위해 사용되는 금속배선 PCB의 한계로 인해 보다 고속/대용량의 광PCB가 크게 각광받고 있다. 본 논문에서는 광PCB와 소자간의 전기적 연결을 위해 사용되는 솔더 범프를 전도성 에폭시를 사용하여 마이크로 머시닝 공정을 통해 구현하고 제작된 솔더 범프의 I-V 특성을 살펴보았다. 제작된 100 um × 100 um × 25 um와 300 um × 300 um × 25 um의 샘플에서 각각 30 mΩ과 90mΩ의 전기저항을 얻을 수 있었다. 이를 통해 향후 센서 및 액츄에이터 시스템과 광 MEMS 등의 여러 분야에서 전도성 에폭시 솔더 범프를 이용하여 우수한 성능의 플립칩 본딩을 구현할 수 있을 것이다.

Key Words : 광PCB, 솔더 범프, 전도성 에폭시, 마이크로 머시닝, MEMS

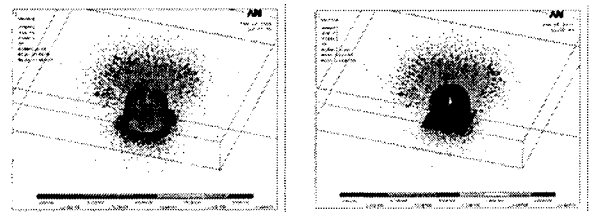
1. 서론

현재 정보화 시대에서는 전자기기의 고속화 및 고집적화, 대용량화를 요구하고 있다. 전자기기의 집적도와 클럭 속도의 증가에 따라 효과적인 성능을 위해 통신 대역폭의 증가가 반드시 수반되어야 한다. 그러나 기존의 전기적 연결의 경우 전자파 간섭, 누화, 신호 왜곡 현상 등의 여러 가지 심각한 문제점이 발생하여 금속배선의 연결 길이가 제한된다. 그러한 문제점으로 인해 새로운 방안들이 제시되고 있는데 그중 가장 각광받고 있는 것이 광PCB이다. 미래의 고속 / 대용량 데이터 통신을 위한 새로운 구조의 연결 중 하나로 광PCB가 생각되고 있다. 광PCB는 전기적 연결과 비교하여 간섭이나 누화에 민감하지 않고 수 Tbps의 높은 대역폭도 가능하다.[1][2] 그러나 광PCB에도 몇 가지 난관이 있는데 그중 하나가 저온 플립칩 공정이다. 고온의 플립칩 공정으로 인해 발생할 수 있는 소자의 열충격과 고온의 접합온도에 따른 폴리머 광PCB의 변형으로 광연결시 부적합한 정렬을 가져올 수 있다. 특히 후자의 경우 광연결의 특성상 심각한 결과를 초래할 수도 있다.[3] 현재 응용되고 있는 금속 솔더 범프는 고온의 접합 공정(200℃)이 필요하다. 그러나 본 논문에서는 저온의 접합 공정이 가능하며 우수한 전기전도성을 지니고 있는 전도성 에폭시를 사용하여 플립칩 접합 공정에 이용 가능한 솔더 범프를 제작하여 그 전기적 특성을 알아보고자 한다.

2. 본론

2.1 시뮬레이션

실제 샘플을 제작하기 전에 전도성 에폭시를 이용한 솔더 범프의 전기적 특성을 살펴보기 위해 FEM 시뮬레이터를 이용하여 전류밀도를 시뮬레이션 하였다.



(a) 전도성 에폭시 솔더범프 (b) Sn-In 솔더범프
그림 2. 솔더 범프의 전류밀도 시뮬레이션

그림 1과 같이 본 연구에 이용되는 전도성 에폭시는 실버를 다량 함유하고 있기 때문에 현재 사용되고 있는 Sn-In 솔더범프보다 높은 전류 밀도를 나타내고 있어 전기적으로 우수한 성능을 나타낼 것으로 예상된다.

2.2 제작공정

본 연구에서는 샘플을 제작하기 위해 그림 2에 나타낸 바와 같이 마이크로 머시닝 공정을 이용하였다. 우선 광PCB 위에 스퍼터를 이용하여 기판에 Ti(300 Å) 정착층을 형성한 후에 Au(2000 Å)의 전극층을 증착했다. 그 후 각

광재(AZ4620)가 스핀코팅된 광PCB 위에 UV-노광을 통해 마스크의 패턴을 전사시킨 후에 현상액을 이용하여 솔더범프의 몰드를 구현하였다. 그 후 솔더 범프의 몰드 안에 닥터블레이드를 이용하여 전도성 에폭시를 채우고 약 80℃에서 핫플레이트를 이용하여 전도성 에폭시를 경화시켰다. 이 과정에서 솔더 범프 내의 솔벤트가 사라져 솔더 범프가 고형화된다. 그리고 PR을 제거한 후에 약 100℃의 오븐에서 솔더 범프를 리플로우 하였다.

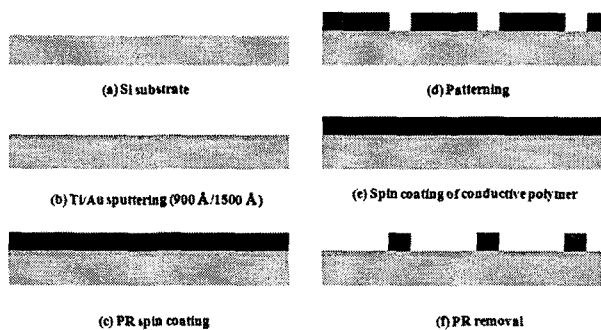


그림 2. 전도성 에폭시를 이용한 솔더 범프 제작 공정

제작된 샘플은 각각 100um×100um, 200um×200um, 300um×300um, 400um×400um의 면적에 높이가 25um였다.

3. 결과 및 고찰

제작된 솔더 범프의 전기적 특성을 살펴보기 위해 솔더 범프의 I-V 특성을 측정하였다. 4-포인트 프로브 스테이션을 이용하여 측정을 하였고 그림 3과 같은 결과를 얻을 수 있었다.

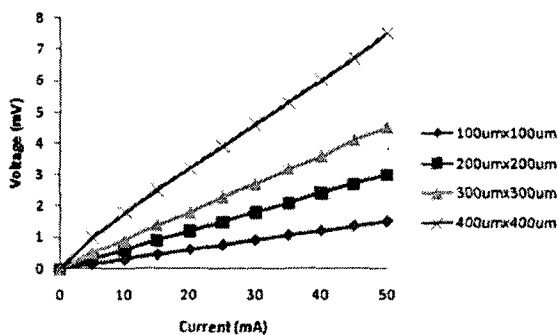


그림 3. 제작된 솔더범프의 I-V 특성 그래프

측정된 결과 100um×100um, 200um×200um, 300um×300um, 400um×400um의 샘플에서 전기저항이 각각 30mΩ, 60mΩ, 90mΩ, 150mΩ으로 나타났다. 이것은 전도성 에폭시 내부의 실버 함유량에 따라 변할 수 있는 결과이기 때문에 더 낮은 저항의 솔더 범프의 제작도 가능하다.

4. 결론

본 연구에서는 마이크로 머시닝 공정을 이용하여 패턴닝된 몰드에 전도성 에폭시를 채워 저온의 리플로우 과정을 통해 솔더 범프를 제작하였다. 제작된 솔더 범프의 I-V특성을 측정한 결과 높이 20um에 면적이 300um×300um, 400um×400um의 샘플에서 각각 90mΩ, 150mΩ의 전기저항을 측정할 수 있었다. 이를 통해 얻은 결론은 다음과 같다.

- 1) 기존의 금속 솔더범프는 고온(200℃ 이상)의 리플로우 과정이 필요하지만 전도성 에폭시를 이용하면 저온(100℃이하)의 리플로우 공정이 가능하다.
- 2) 전도성 에폭시를 이용하여 제작된 솔더 범프는 신뢰성 있는 전기적 연결이 가능한 낮은 전기저항을 가지고 있다.
- 3) 마이크로 머시닝 공정을 이용하여 솔더 범프를 제작했기 때문에 플립칩 접합시 높은 정확도를 얻을 수 있다.

감사의 글

본 연구는 인하대학교 집적형 광자기술센터의 "OPCB 설계 및 표준화" 연구사업 지원으로 수행됨.

참고 문헌

- [1] M. Forbes, J. Gourlay, M. Desmulliez, "Optically interconnected electronic chips: a tutorial and review of the technology," Electronics & Communication Engineering Journal, Vol. 13, No. 5 (2001), pp. 221-232.
- [2] G. S. H. Hwang, M. H. Cho, S.-K. Kang, H.-H. Park, H. S. Cho, S.-H. Kim, K.-U. Shin, and S.-W. Ha, "Passively assembled optical interconnection system based on an optical printed circuit board," IEEE Photon. Technol. Lett., to be published.
- [3] A. M. Lyons, E. E. Hall, Y. Wong, and G. Adams, "A new approach to using anisotropically conductive adhesives for flip chip assembly," in Proc. 45th Electron. Comp. Technol. Conf., 1997, pp. 107-113.
- [4] K. W. Oh, C. H. Ahn, and K. P. Roenker, "Flip-chip packaging using micromachined conductive polymer bumps and alignment pedestals for MOEMS," J. Select. Topics Quantum Electron., vol. 5, no. 1, pp.119-126, 1999.