

OTFT 소자의 절연층으로써 두께에 따른 PVP 층의 표면 및 전기적 특성

서충석, 박용섭, 박재욱, 김형진, 윤덕용, 홍병유
성균관대학교

The thickness effect on surface and electrical properties of PVP layer as insulator layer of OTFTs

Choong Seok Seo, Yong Seob Park, Jae Wook Park, Hyung Jin Kim, Deok Yong Yun, Byungyou Hong
Sungkyunkwan Univ.

Abstract : In this work, we describe the characterization of PVP films synthesized by spin-coater method and fabricate OTFTs of a bottom gate structure using pentacene as the active layer and polyvinylphenol (PVP) as the gate dielectric on Au gate electrode. We investigated the surface and electrical properties of PVP layer using an AFM method and MIM structure, and estimated the device properties of OTFTs including I_D-V_D , I_D-V_G , threshold voltage V_T , on/off ratio, and field effect mobility.

Key Words : PVP, insulator, OTFT, leakage current, rms roughness

1. 서론

전자소자 분야에서 유기반도체 박막은 기존의 무기물 재료에 비해 휘어질 수 있고, 저온 공정이 가능하며, 저렴한 공정비용에 의한 손쉬운 제작등의 여러 가지 장점을 가지고 있으며, 이를 바탕으로 광도전성, 절연성등의 많은 가능성에 대해서 연구가 진행되고 있다. 박막 트랜지스터 (Thin Film Transistor, TFT)는 가장 일반적으로 "절연성 기판 위에 단결정이 아닌 반도체 박막을 이용하여 만든 전계효과 트랜지스터(Field Effect Transistor, FET)"로 정의할 수 있는데, 종류로는 반도체 물질을 구성하는 실리콘 종류에 따라서 Amorphous silicon 과 polycrystalline silicon 그리고 유기물 반도체를 이용한 Organic Thin Film Transistor 로 나누어진다.

유기박막트랜지스터(OTFT)는 유기물 반도체 박막을 이용해 만든 Thin Film Transistor를 의미하며, 유기물 TFT의 제작은 실리콘 등의 무기물 반도체와 같이 높은 온도를 요구하는 증착과정 없이 인쇄법을 이용한 박막형성이 가능하므로 Plastic 기판과 같은 비교적 열에 약한 기판에도 TFT회로를 구성할 수 있는 장점을 가지고 있다.

본 연구에서는 OTFT를 구성하기 위한 절연층으로써 PVP를 사용하였으며, 또한 반도체 유기박막으로 펜타센(pentacene)을 사용하였다. 특히 유기반도체 절연층으로써 PVP (Poly vinyl phenol)의 두께가 OTFT소자의 특성에 미치는 영향을 살펴보기 위해 PVP 절연층의 표면의 특성과 유기박막의 절연 특성들을 고찰하였으며, 이를 이용하여 제작한 유기박막 트랜지스터의 소자 특성을 평가하였다.

2. 실험

본 실험에서는 유기절연박막인 PVP를 합성하기 위하여, PVP 0.76g과 용매인 PGMEA (Propylene Glycol Methyl Ether Acetate) 7.06ml 그리고 가교제 역할을 하는 CLA 0.3ml를 이상적인 비율로 하여 Stirring을 통해서 PVP를 액

체 형태로 만든다. 만들어진 PVP 액체를 Spin-coating 장치를 이용하여 미리 cleaning 되어진 Wafer 위에 합성하게 된다. 스�핀 코팅 장치의 RPM에 따라 합성되어진 PVP 박막의 표면 특성 및 전기적 특성을 SPM 장치의 AFM을 이용하여 분석하였으며, MIM 구조를 제작하여 PVP 층의 누설전류 특성 및 유전 특성을 평가하였다. 또한 펜타센을 반도체층으로 사용한 OTFT 소자를 제작하여 소자특성을 평가하였다.

3. 결과 및 검토

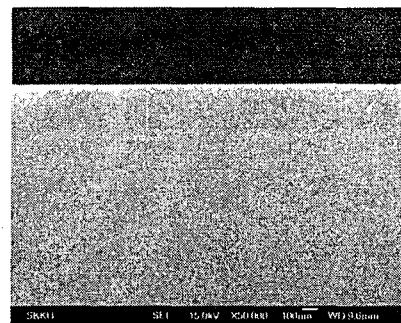


그림 1. 4000 rpm의 스�핀 코팅 속도에 의해 합성되어진 PVP층의 FESEM 이미지

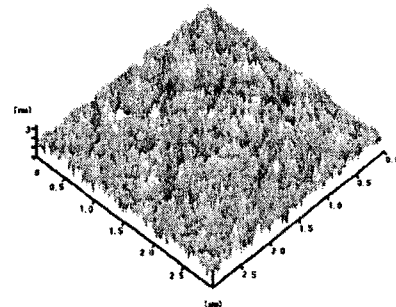


그림 2. 4000 rpm의 합성되어진 PVP층의 표면 이미지 (rms roughness : 0.398 nm)