

# IC 기판을 이용한 광인터커넥션용 광송신 모듈 제작

## Fabrication of Optical Transmitter Module Using IC Substrate for Optical Interconnection

김희경, 임영민

전자부품연구원 전자소재패키징연구센터

kime@keti.re.kr

SoC(System on Chip) 기술의 발전과 광대역 네트워크의 활성화, 고용량 콘텐츠에 대한 수요 증가 등으로 인해 기기 내부의 소자, 모듈 사이에 주고받는 데이터양이 급증하는 추세이다. 휴대폰과 같은 소형화 기기는 멀티미디어 콘텐츠 서비스의 확대에 의해 DMB, 화상전화 등 고속 데이터의 전송 및 처리를 필요로 하고, SoC 기술을 통한 소자 수 감소 및 생산비용 절감, 다기능 복합화를 위한 시스템 소형화의 노력으로 소자 간 정보량이 급속히 확대되고 있다. 데이터양이 늘어남에 따라 소자 간 신호전송의 매개인 PCB 기술 또한 고속·고집적화의 발전 트렌드를 따르고 있으나, SoC 기술에 비해 상대적으로 느린 속도로 발전하고 있어 이에 대한 대안으로 광인터커넥션 기술이 주목받고 있다.

기존의 전기 PCB 기술은 기가비트 이상의 송수신과 고속집적에 있어 전송신호 왜곡 및 표지효과(skin-effect)에 의해 소비전력의 증가, skew, 반사, 간섭 등의 문제가 발생하고, 마이크로 비아를 사용한 3D packaging의 경우에도 신호 분리, 타이밍 정확도, 설계의 용이성에 대한 대안이 제시되어 있지 않다. 광인터커넥션 기술은 전기 PCB 성능의 한계를 극복하여 수 cm에서 수십 m까지의 전송거리 범위에서 소자 간, PCB와 백플레인 간, 백플레인 간에 수십Gbps~Tbps 급의 고속 신호전송이 가능한 인터커넥션 기술이다.

일반적으로 PCB상의 칩의 전기적 집적도를 높이기 위하여 IC 기판을 이용한다. 칩은 전극의 수가 많고 전극 간격이 수십  $\mu\text{m}$ 에 불과하기 때문에 칩을 PCB에 직접 접합할 경우 PCB의 전기배선이 복잡해지고 비용도 크게 상승한다. 이를 방지하기 위하여 칩과 PCB 사이에 IC 기판을 중간 매체로 사용하여 전기적으로 접속시킨다. 광인터커넥션 분야에서도 수년전부터 IC 기판을 이용하여 전기 및 광접속을 구현하는 연구가 진행되어 왔다. IC 기판 위에 VCSEL 또는 PD 칩과 구동 IC 칩을 결합시킨 형태로서, 이를 SMT 기술과 호환이 되도록 발전되어 왔다.<sup>(1)</sup> 기존의 광전 패키지는 광소자(VCSEL/PD)를 실장한 IC 기판과 PCB 사이의 전기적 접속에는 문제가 없지만, 광소자와 PCB 내의 광도파로 사이의 광 접속에는 많은 문제점이 존재한다. 광소자와 광도파로 사이의 거리가 멀기 때문에 광 접속 효율이 낮고, 광소자에서 출사된 빛의 경로와 광도파로가 수직하기 때문에 광경로를 변화시켜야만 한다는 단점이 있다. 이러한 단점을 극복하기 위하여 광소자와 광도파로 사이에 렌즈를 삽입하여 광결합 효율을 향상시키고, 광도파로의 단면에 45° 미러를 형성하여 광경로를 90° 변화시킬 수 있다. 이러한 방법은 렌즈 형성과 45° 미러를 형성하는 공정이 추가로 필요하기 때문에 공정이 복잡하고, 복잡한 구조에 의한 제작의 난이도가 높아져 제조비용이 증가하고 신뢰성을 확보하는 것이 어렵다. 따라서 앞서 언급한 단점을 극복하고 제조 공정이 단순한 광전 패키지를 개발하기 위해서는 광소자와 광도파로 사이의 거리가 가까워 광 접속 효율이 우수하고, 광소자에서 출사된 빛의 경로와 광도파로가 평행하여 광경로를 변화시킬 필

요가 없는 새로운 구조의 광전 패키지가 필요하다.

본 연구에서는 새로운 구조의 광전 패키지를 제작하기 위하여 그림 1과 같은 구조의 IC 기판을 이용한 광인터커넥션용 광송신 모듈을 제작하였다. 유기 IC 기판 위에 Driver IC를 와이어 본딩한 후, VCSEL을 IC 기판의 측면에 플립칩 본딩하였다. 이러한 구조는 접촉 접촉(butt coupling)이 가능하기 때문에 광접속 효율이 우수하고, 45° 미러를 필요로 하지 않는다. 월 패드 공정기술을 사용하여 그림 2와 같이 IC 기판의 측면에 VCSEL을 플립칩 본딩하였다.<sup>(2)</sup> 그림 3은 evaluation board 위에 장착된 광송신 모듈의 사진이다. 2.5Gb/s의 변조 신호를 광송신 모듈에 인가한 후 광전송 특성을 측정한 결과 그림 4와 같이 깨끗한 eye diagram을 관측하였다.

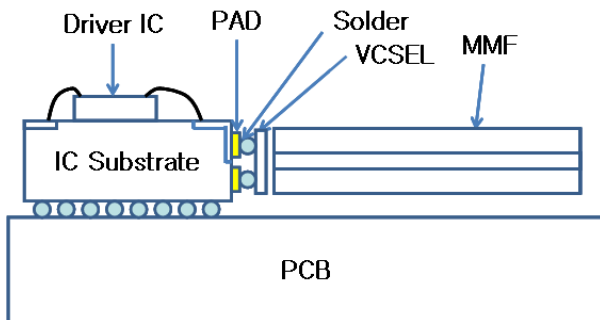


그림 1. 본 연구에서 제안한 광송신 모듈의 구조

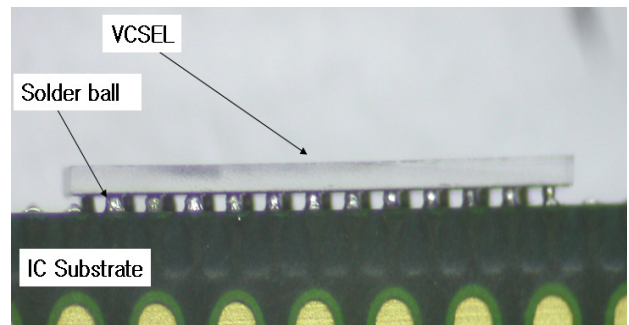


그림 2. 측면 플립칩 본딩된 VCSEL

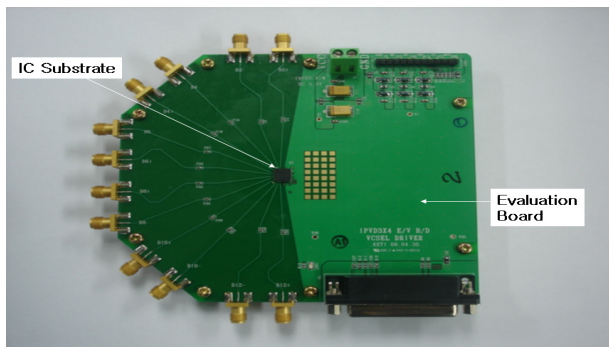


그림 3. 제작된 광송신 모듈

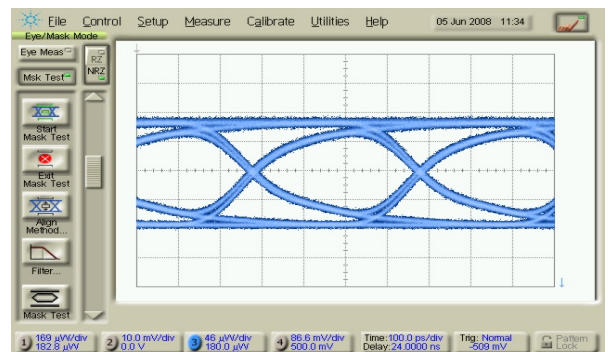


그림 4. 2.5Gb/s 변조 신호의 eye diagram

<<감사의 글>>

본 연구는 지식경제부 차세대 신기술 개발사업의 지원을 받아 수행된 연구결과입니다. 본 연구에 도움을 주신 엠코테크놀로지코리아에 감사드립니다.

1. Laurent Schares, et al., "Terabus: Terabit/Second-Class Card-Level Optical Interconnect Technologies", IEEE Journal of Selected Topics in Quantum Electronics, vol.12, no.5, 1032-1044 (2006).
2. 장진석, 김희경, 임영민, 이규원, "측면 플립칩 본딩을 위한 월 패드 공정 기술", 제 15회 광전자 및 광통신 학술회의, 232-233 (2008).