

## 전류제어형 전압원 인버터용 PRT 전류제어알고리즘 구현

권혁대<sup>1</sup>, 박천성<sup>1</sup>, 유원호<sup>1</sup>, 최재혁<sup>1</sup>, 고성훈<sup>2</sup>, 이성룡<sup>2</sup>  
군산대학교<sup>1</sup>, 전북대학교<sup>2</sup>

### A Implementation of PRT Current Control Algorithm for Current-Controlled Voltage Source Inverter

Hyuk-Dae Kwon<sup>1</sup>, Chun-Sung Park<sup>1</sup>, Won-Ho Yoo<sup>1</sup>, Jae-Hyuk Choi<sup>1</sup>, Sung-Hun Ko<sup>2</sup>, Seong-Ryong Lee<sup>2</sup>  
Kunsan National University<sup>1</sup>, Chonbuk National University<sup>2</sup>

**Abstract** - 본 논문에서는 계통의 전력품질을 향상시키기 위해 사용되어지는 전류제어형 전압원 인버터를 구동하기 위한 PRT(Polarized RamTime) 전류제어알고리즘의 구현방법을 설명한다. PRT 전류제어알고리즘은 스위칭 시퀀스의 예측이 가능하고 히스테리시스 전류제어기법의 단점인 가변스위칭 주파수 문제를 해결할 수 있다. 본 연구에서는 전류제어형 전압원인버터용 PRT 전류제어알고리즘을 FPGA(Field Programmable Gate Array)를 이용하여 구현하였고, 이의 유용성을 확인하기 위해 1KVA급 계통연계 전류제어형 전압원 인버터에 적용하여 실험하였다.

### 1. 서 론

전력용 반도체 소자의 발전과 향상된 전력변환기술을 이용하여 능동전력필터 및 UPQC(Unified Power Quality Conditioner) 등과 같은 배전계통의 전력품질을 향상시키는 연구가 활발하게 진행되고 있다. 또한 태양광, 풍력, 연료전지와 같은 신재생에너지원과 연계하여 계통의 전력품질뿐 아니라 부하수요관리, 안정된 전력공급 등 하나의 시스템에서 여러 가지 기능을 수행할 수 있는 계통연계형 분산전원시스템에 대한 연구가 주목받고 있다. 이런 계통연계형 시스템은 계통 또는 분산전원과 전력흐름(Power flow)을 제어 할 수 있는 양방향 전력변환기가 필요하며, 이의 특성이 전체 시스템의 성능을 결정짓게 된다[1].

계통연계형 시스템의 전력변환기로 양방향 전압원 인버터(Bi-directional Voltage Source Inverter)를 주로 사용한다. 또한 전압원 인버터는 전압제어형 전압원 인버터(VCVSI: Voltage-Controlled VSI)와 전류제어형 전압원인버터(CCVSI: Current-Controlled VSI)로 구분할 수 있다. 전류제어형 전압원 인버터는 인버터의 출력전류를 직접 제어하는 방식으로 인버터의 입력변동에도 지령전류를 감안하게 추종할 수 있기 때문에 고조파 저감 성능이 우수하며 단위역률(unity power factor)제어 등이 가능하다. 반면에 전압제어형 전압원 인버터는 인버터의 출력전압 및 위상각을 제어할 수 있어 부하에 안정된 전압을 공급할 수 있는 장점이 있지만 디커플링 인더터(Decoupling Inductor)를 사용함으로서 전체 시스템의 부파 증가 및 단위역률제어가 어려운 단점이 있다[2]. 우리나라와 같이 전력공급이 비교적 안정적인 안정된 계통(Strong Grid)에서는 단위역률제어가 가능한 전류제어형 전압원 인버터를 계통연계형 시스템에 사용하는 것이 소형경량화 및 가격경쟁력 면에서 보다 효율적일 수 있다.

따라서, 본 연구에서는 전류제어형 전압원 인버터를 구동하기 위해 필요한 PRT 전류제어알고리즘의 구현방법을 설명한다. PRT 전류제어알고리즘은 인버터의 실제 출력전류와 지령신호와의 오차만을 이용하여 인버터의 구동을 위한 PWM 스위칭 패턴을 생성하며, 히스테리시스의 단점인 가변스위칭 주파수를 해결할 수 있다. 본

논문에서는 PRT 전류제어알고리즘의 동작원리 및 FPG A를 이용한 구현방법을 설명하고, 구현된 PRT 전류제어알고리즘의 유용성을 확인하기 위해 1KVA급 계통연계 전류제어형 전압원 인버터에 적용하여 실험하였다.

### 2. PRT 전류제어알고리즘 구현

그림 1은 전류제어형 전압원 인버터를 적용한 계통연계형 분산전원시스템의 구성도이다.

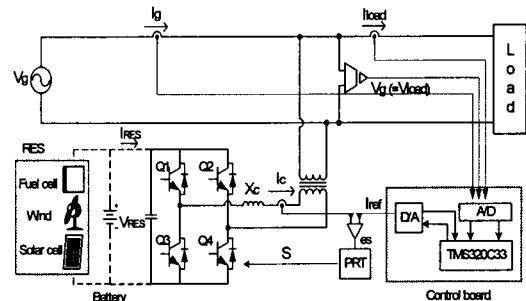


그림 1. 전류제어형 전압원 인버터를 적용한 계통연계형 분산원시스템의 구성도

그림 1에서 전류제어형 전압원 인버터는 부하에서 요구되는 무효전력을 보상함으로서 계통전류는 부하에서 요구되는 유효전력만을 부담해야 한다. 또한, 그림 1에서처럼 신재생에너지(RES: Renewable Energy Source)와 연계하여 무효전력보상뿐 아니라 유효전력의 공급도 가능하다. DSP로 구성된 제어기는 계통과 부하 조건을 입력받아 유효전력과 무효전력을 계산하게 된다. 계산된 값을 이용하여 인버터의 지령전류( $I_{ref}$ )를 생성하게 된다. 생성된 지령전류와 인버터의 실제 출력전류( $I_c$ )와의 오차신호를 가지고 PRT 전류제어알고리즘은 인버터를 구동시킬 수 있는 PWM 스위칭 패턴을 생성한다.

#### 2.1 PRT 전류제어알고리즘 동작원리

일반적으로 인버터 구동용 전류제어기법으로 구현이 간단하고 응답속도가 빠른 장점을 가진 히스테리시스 기법을 사용한다. 그러나 히스테리시스기법은 스위칭 시퀀스의 예측이 가능하지 않고 스위칭 주파수가 변하기 때문에 필터 설계의 어렵다는 단점이 있다. 또한 전류제어기법 중 가장 이상적인 방법으로 ZACE(Zero Average Current Error) 기법이 제시되었으며, 이를 보완한 많은 전류제어알고리즘이 제안되었다. ZACE 타입의 전류제어기법은 인버터의 출력전류 제어가 용이하고, DC 링크전압에 관계없이 독립적으로 AC 전류를 제어할 수 있는 장점을 가진다. 그러나 이 방법도 계통이나 부하변동에 따라 스위칭 주파수가 가변되는 단점을 가지고 있다. 이

러한 문제를 해결하기 위해 RampTime 전류제어기법이 제시되었고, 이를 보완하기 위해 PRT 전류제어알고리즘이 제안되었다[3].

PRT 전류제어알고리즘은 그림 2와 같이 인버터의 실제 전류( $I_c$ )와 인버터의 지령전류( $I_{c-ref}$ )의 오차신호만을 이용하여 스위칭 패턴을 결정하게 된다.

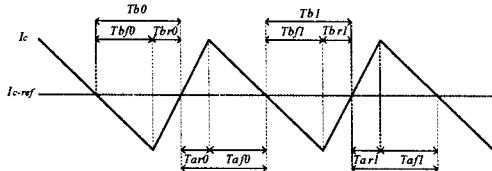


그림 2. 전류 오차 신호

그림 2에서 스위칭 주파수를 고정시키기 위해서는 양의 영역 오차( $T_a$ )와 부의 영역 오차( $T_b$ )를 동일하게 유지시켜야 한다. 즉, 식 (1)과 같이 목표된 스위칭 주파수를 얻기 위해서  $T_a$ 와  $T_b$ 를 같게 해야 한다. 또한 전주기의 오차정보를 가지고 식 (2)와 (3)을 이용하여 다음 주기의 스위칭 패턴을 결정할 수 있다.

$$T_a^* = T_b^* = \frac{T_{sw}^*}{2} \quad (1)$$

$$T_{ar1}^* = \left( \frac{T_{aro}^*}{T_{a0}^*} \right) \left( \frac{T_{sw}^*}{2} \right) \quad (2)$$

$$T_{bf1}^* = \left( \frac{T_{bfo}^*}{T_{b0}^*} \right) \left( \frac{T_{sw}^*}{2} \right) \quad (3)$$

여기서, \*은 목표 값(계산 값), #은 측정된 값이다.

그림 3과 4는 식 (2)와 (3)을 이용하여 PRT 전류제어 알고리즘을 구현하기 위한 블록도와 동작파형이다. 여기서 es는 실제 인버터 전류와 지령전류의 오차신호로  $T_a$  구간은 “1”로  $T_b$  구간은 “0”과 같이 디지털신호로 표현된다. 또한 스위칭 신호 S를 피드백 하여 전주기의 스위칭 정보를 확인하게 된다. 그림 4에서처럼 오차신호와 전주기의 스위칭 신호를 측정한 후 그 정보를 이용하여 식 (2)와 (3)에 의해 다음 스위칭 신호를 생성하게 된다. 그림 3과 4에 사용된 기호는 다음과 같다.

Ta:  $T_a$  구간을 측정한 값

Tar:  $T_a$  구간에서 상승구간을 측정한 값  
Ta Ramp:  $T_a$  구간에 비례한 기울기 값

Tb:  $T_b$  구간을 측정한 값

Tbf:  $T_b$  구간에서 하강구간을 측정한 값  
Tb Ramp:  $T_b$  구간에 비례한 기울기 값

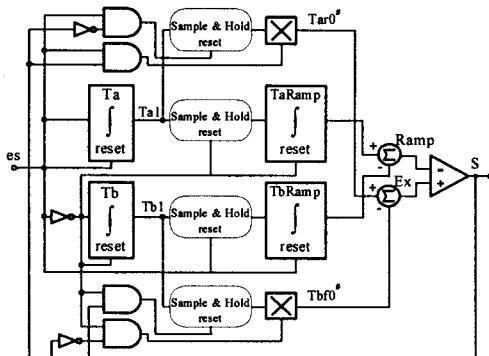


그림 3. PRT 전류제어알고리즘 블록도

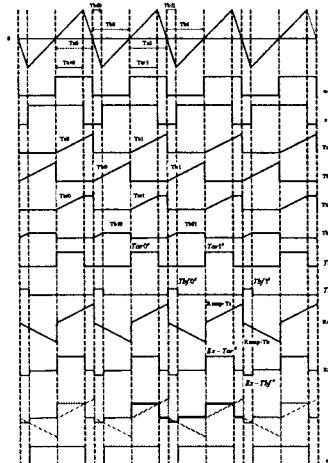


그림 4. PRT 전류제어알고리즘 동작파형

## 2.2 PRT 전류제어알고리즘 구현

본 연구에서는 PRT 전류제어 알고리즘을 구현하기 위해 Altera사의 EP1K30TC114-3을 사용하였고, 이를 FPGA로 구현하기 위해 Altera사에 제공되는 QuartusII를 이용하였다. 그림 5는 그림 3의 PRT 전류제어 알고리즘 블록도를 QuartusII를 이용하여 설계한 회로도이다.

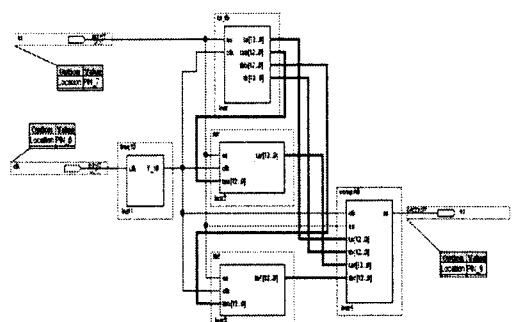


그림 5. QuartusII를 이용한 PRT 전류제어알고리즘 설계도

그림 5의 회로도는 크게 분주블록, 카운터 블록 그리고 스위칭 신호 생성 블록으로 구성된다. 분주블록은 외부에서 입력되는 기준 클럭을 분주하기 위해 사용된다. 카운터의 크기 및 분해능은 높을수록 좋지만 이에 따라 게이트 수도 따라서 증가하기 때문에 시스템 성능 및 사용목적에 따라 적정한 분주율을 결정해야 한다. 본 연구에서는 12bit 크기의 카운터를 사용하였다. 카운터 블록은 오차 신호와 전주기의 스위칭 신호를 입력 받아  $T_a$ ,  $T_b$ ,  $T_{ar}$ ,  $T_{bf}$ 를 측정한다. 스위칭 신호 생성 블록은 카운터 블록에서 측정된 정보를 가지고 식 (2)와 (3)을 이용하여 다음 스위칭 패턴을 생성하게 된다.

그림 6은 그림 5에 의해 설계된 PRT 전류제어 알고리즘을 하드웨어로 구성하기 위한 회로도로, 설계된 프로그램을 저장할 수 있는 외부 메모리, 연산을 수행하는 FPGA 칩 그리고 기준 클록을 발생하는 오실레이터로 구성된다. 전위이 인가되면 외부 메모리에 저장되어 있는 프로그램은 FGGA 칩으로 업로드 하게 되며, 핀 7번을 통해 오차신호를 입력 받아 PRT 제어 알고리즘에 의해 생성된 스위칭 신호를 핀 9번을 통해 출력하게 된다. 본 연구에서는 프로그램을 저장할 수 있는 외부 메모리로 Atmel사의 AT17V001A EEPROM을 사용하였으며, 기준 클럭용으로 4M의 오실레이터를 사용하였다.

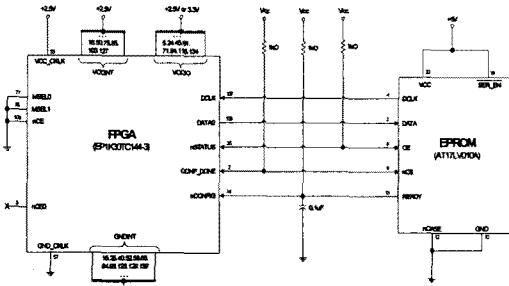


그림 6. PRT 전류제어 알고리즘 하드웨어 구성도

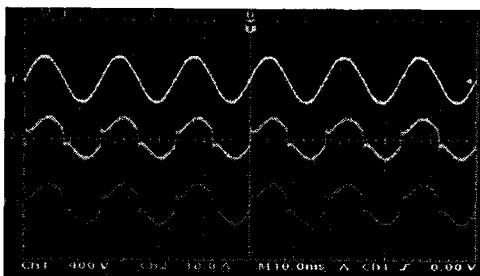
### 3. 실험 결과

본 연구에서는 FPGA로 구현된 PRT 전류제어 알고리즘의 유용성을 확인하기 위해 1KVA급 계통연계 전류제어형 전압원 인버터에 적용하여 실험하였고, 실험 조건은 표 1과 같다.

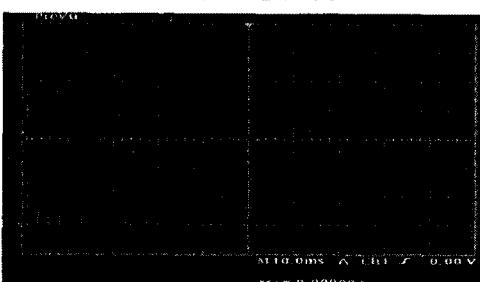
표 1. 실험 조건

| Parameter | Value     | Parameter | Value          |
|-----------|-----------|-----------|----------------|
| 계통전압      | 220[Vrms] | 결합 인덕터    | 6[mH]          |
| 기본주파수     | 60[Hz]    | DC링크캐시터   | 1000[ $\mu$ F] |
| 스위칭주파수    | 10[kHz]   | 부하용량      | 1[kVA]         |

그림 7은 인버터 오프일 경우의 실험파형으로 부하조건은 유도성 정류기 부하로 파형 측정은 Tektronix사의 4채널 디지털 스코포인 TDS3054B를 사용하였고, THD, 역률 및 전력 측정은 Voltech사의 PM3000 전력분석기를 사용하였다.

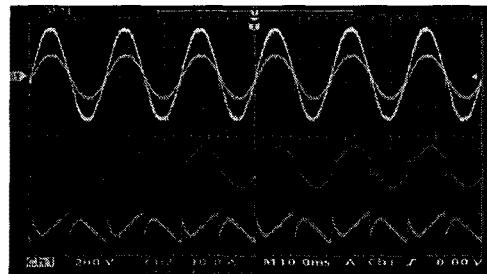


### (a) 저항 및 전류 패형

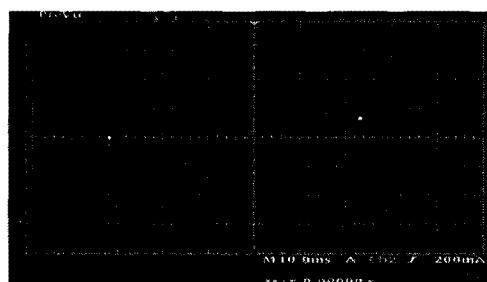


(b) 계통전류 FFT 과정

그림 7(a)에서 채널 1번은 계통전압, 채널 2번은 계통전류, 채널 3번은 부하전류이다. 그림 7(b)는 계통전류의 스펙트럼 분석파형으로 THD는 약 22.7[%]로 측정되었다. 그림 8은 본 연구에서 구현된 PRT 전류제어 알고리즘을 적용한 실험파형으로 부하조건은 그림 7과 같다.



### (a) 저압 및 저류 실험 과정



(h) 계통전류의 FFT 파형

그림 8. PRT 전류제어 알고리즘을 적용한 실험 파형

그림 8 (a)에서 채널 1번은 계통전압, 채널 2번은 계통전류, 채널 3번은 부하전류 그리고 채널 4번은 인버터전류이다. 그림 8 (a)에서처럼 계통 전압 및 전류는 정현파이고 위상차가 “0”에 근접함을 확인할 수 있다. 그림 8 (b)는 계통 전류의 스펙트럼 분석파형으로 THD는 약 3.7[%] 그림 7 (b)는 계통전류의 스펙트럼 분석파형으로 THD는 22.7[%]로 측정되었다. 또한, 역률은 0.99로 측정되어 IEEE 표준 및 한전배전계통 공급기준인 역률 0.9이상, THD 5[%] 이내를 만족함을 확인하였다.

428

본 논문에서는 전류제어형 전압원 인버터를 구동하기 위한 PRT(Polarized RamTime) 전류제어알고리즘의 동작원리 및 구현방법을 설명하고, 이를 FPGA를 이용하여 구현하였다. 이의 유용성을 확인하기 위해 1kVA급 계통연계형 시스템에 적용하여 실험하였다. 실험 결과 구현된 PRT 전류제어알고리즘은 빠른 응답 속도와 저령전류의 추종성능이 우수하여, IEEE 표준 및 한전배전계통 공급기준인 역률 0.9이상, THD 5[%] 이내를 만족하도록 전류제어형 전압원 인버터를 구동할 수 있음을 확인하였다.

감사의 글

본 연구는 신재생에너지기술개발사업(2007-N-PV  
08-03-0)의 지원에 의하여 연구되었음

### [참고문헌]

- [1] H. Dehbonei, "Power Conditioning for Distributed Renewable Energy Generation," Ph.D. Dissertation, Dept. elect. Comput. Eng., Curtin Univ. Technol., perth, 2003.
  - [2] S.H. Ko, S.R. Lee, H. Dehbonei, and C.V. nayar, "Application of Voltage- and Current-Controlled Voltage Source Inverters For Distributed Generation Systems," IEEE Trans. on Energy Conversion, vol. 21, no. 3 pp. 782-792, Sept. 2006.
  - [3] S.H. Ko, Y.C. Shin, and S.R. Lee, "Implementation of Grid-interactive Current Controlled Voltage Source Inverter for Power Conditioning System," KIEE International Trans. on Electrical Machinery and Energy Conversion Systems, vol. 5-B, no. 4 pp. 382-391, 2005.