

PCB와 Chassis 연결에 따른 공통모드 전류와 EMI 감소효과

남기훈*, 심민규*, 고은광*, 나완수*
성균관대*

EMI and Common-mode Current Reduction Effect by PCB-Chassis connection

Ki-Hoon Nam*, Min-Kyu Shim*, Eun-Kwang Ko*, Wansoo Nah*
School of Information and Communication Engineering Sungkyunkwan University*

Abstract - 본 논문에서는 인쇄회로기판과 도전체 샤시(Chassis)가 연결되었을 때의 복사성 방사(Radiated Emission)의 감소에 대해서 연구하였다. Current Driven 메커니즘 등가회로를 사용하여 전자파 방사의 주요한 원인중 하나인 Common-mode Current를 인쇄회로기판과 Chassis가 연결된 구조에 적용하였다. Chassis의 유무에 따라 복사성 방사의 감소를 확인하고자 2-layer 인쇄회로기판과 SECC(Steel Electro galvanized Cold-rolled Coil) 재질의 Chassis를 나사(Screw)를 통하여 전기적으로 연결하였을 때를 시뮬레이션 하였고, 제작된 구조물을 3m 무반향실에서 복사성 방사를 측정한 후 시뮬레이션과 결과를 비교하였다. 결과로 30MHz~45MHz에서 최대 10dB 감소의 효과가 있음을 확인하였다.

1. 서 론

현대 대부분의 전자 제품들 내부의 인쇄회로기판(Printed Circuit Board)은 고속 디지털 IC들과 고속 시그널 trace를 포함하고 있고, 전원 I/O포트 등의 연결로 점점 복잡해지고 있다. 따라서 인쇄회로기판 상의 고속 스위칭 전류나 signal return current path의 불연속성 등으로 인하여 공통모드 전류(Common-mode Current)가 인쇄회로기판에 발생한다.^[1] 야기된 Common-mode Current는 인쇄회로기판 상에 전원선이나 신호선과 결합되어 전자파방사를 일으키는 주원인이 된다. 이러한 Common-mode Current로부터 발생된 전자파방사를 감소시키기 위하여 EMI(Electromagnetic Interference) Coupling path에 따른 Termination, screw 위치와 개수, signal return path, 보드와 Chassis 사이의 임피던스 감소 등에 관한 연구가 계속해서 진행되고 있다.

본 논문에서는 인쇄회로기판의 Ground면과 metal chassis가 screw로 연결되었을 때의 Common-mode currents 변화에 따른 EMI 개선에 대해 연구하였다. 시뮬레이션 및 측정을 위해 2-Layer PCB와 SECC 재질의 chassis를 설계 및 제작 하였고, 추가적인 chassis의 유무에 따른 복사성 방사에 대해서 유한 요소법을 사용하는 HFSS(High Frequency Structure Simulator)와 3m 무반향실에서 복사성 방사 측정을 통해서 저감 효과를 확인하였다. 시뮬레이션과 측정을 서로 비교하였고, 그 결과 일부 구간에서 metal chassis의 추가로 EMI가 감소함을 확인하였다.

2. 본 론

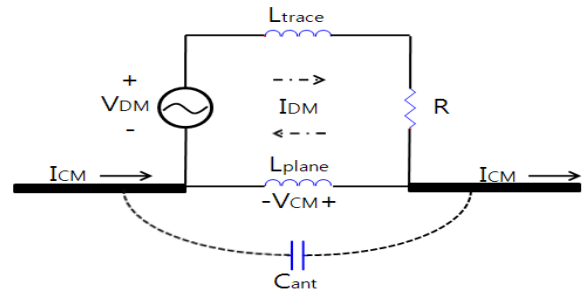
2.1 이론적 해석

Differential-mode currents(I_{DM})에 의한 방사 필드는 전류의 위상이 서로 180°차이로 인하여 필드가 서로 상쇄 되지만 Common-mode currents(I_{CM})에 의한 방사 필드는 전류의 위상이 동위상이기 때문에 필드가 중첩되어 Common-mode radiation이 발생하게 된다^[2]. 이런 Common-mode currents는 특별히 I/O 인터커넥트 부분에서 주로 복사성 방사의 원인이 된다. 그림 1은 케이블을 연결하는 인쇄회로기판에서 trace의 등가 회로를 나타낸다. 여기서 V_{DM} 은 Signal Source 전압을 나타내고, L_{trace} 는 trace의 인덕턴스이며, R은 Termination 저항이다. Ground plane과 trace를 따라 흐르는 Differential mode 전류 I_{dm} 에 의해 자속(Magnetic flux)이 발생하고 자속에 의해 인덕턴스 L_{plane} 이 생성된다. Common-mode Current I_{CM} 은 이런 L_{plane} 과 커플링 캐패시턴스 C_{ant} 에 의해서 야기된 전압강하 V_{CM} 으로부터 발생한다^[3]. 이를 수식으로 정리하면 식 (3)^[4]과 같다. 따라서 V_{CM} 을 야기시키는 L_{plane} 과 C_{ant} 가 Common-mode currents에 큰 영향을 미치게 된다.

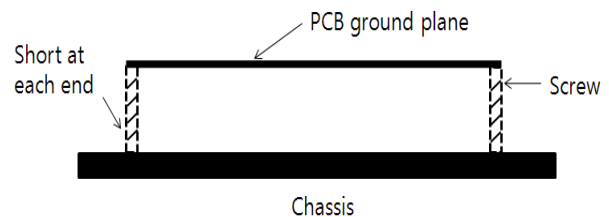
$$I_{CM} \approx j\omega C_{ant} V_{CM} \quad (1)$$

$$V_{CM} \approx j\omega L_{plane} I_{DM} \quad (2)$$

$$I_{CM} \approx -\omega^2 C_{ant} L_{plane} V_{DM} / R \quad (3)$$



<그림 1> Current Driven 메커니즘 등가회로



<그림 2> PCB-Chassis 연결구조

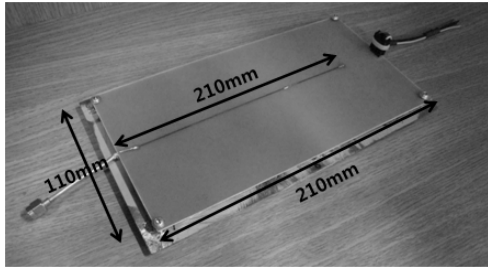
그림 2와 같이 낮은 전달 임피던스를 얻기 위해 보통 인쇄회로기판의 접지면과 Chassis를 연결하게 된다^[5]. 인쇄회로기판의 접지면과 Chassis가 Screw를 통해 연결된 구조에 위의 해석방법을 적용하면 이 구조는 단락된 전송선로를 추가로 형성하게 되고 이는 인쇄회로기판의 L_{plane} 에 Inductor가 추가된 것과 같다^[6]. 간략히 생각해보면 Chassis가 추가됨으로써 Inductor 2개가 병렬 연결된 것과 유사하므로 V_{CM} 이 발생하는 L_{plane} 양쪽 끝에서의 총 Inductance의 감소를 가져와서 식(2)에 의해 V_{CM} 이 감소하고, 식(3)에 의해서 Common-mode Current의 감소가 나타난다. 결국 Ground plane 또는 C_{ant} 에 의해 유기된 I_{CM} 이 감소함으로 인하여 안테나처럼 동작하던 케이블에서의 복사성 방사가 줄어들게 된다.

2.2 제작 및 측정구조

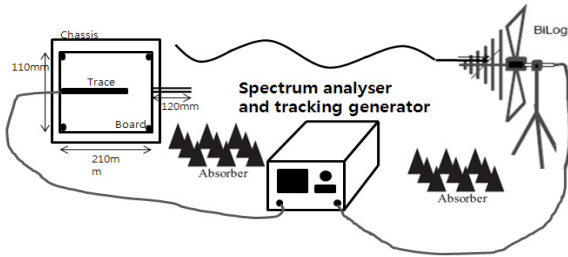
인쇄회로기판에 Chassis와 같은 도전체를 추가함으로써 Common-mode Current가 감소하게 되어 복사성 방사가 감소하는 것을 확인하기 위해서 그림 3과 같이 테스트 보드를 설계 및 제작하였다. 제작된 테스트 보드는 상대 유전율 4.8, 가로 110mm, 세로 210mm의 2-layer이며, Trace 170mm, Width 1.1mm 이고 Trace의 끝단을 비아를 통하여 Ground와 연결하였다.

Chassis는 두께가 1.2mm, 가로 120mm, 세로 220mm 이며 컴퓨터나 TV등의 가전제품에 주로 사용되는 SECC(Steel Electro galvanized Cold-rolled Coil)로 제작하였다. 테스트 보드와 연결하기 위해 보드의 각 모서리 부분에 Screw를 이용하여 연결하였다.

측정 및 시뮬레이션 시에는 Screw로 Chassis를 연결하였을 때와 Chassis를 제거하고 인쇄회로기판만 있을 때의 복사성 방사를 측정 및 시뮬레이션 하였다. 시뮬레이션은 유한요소법(FEM : Finite Element Method)을 사용하는 HFSS를 사용하여 모델링 하였고, 방사에 대한 측정은 3m 무반향실에서 실시하였다.



〈그림 3〉 제작된 TEST 보드



〈그림 4〉 RE 측정을 위한 구성도

그림 4는 RE 측정을 위한 구성도를 나타낸다. 이 때 보드에서의 신호를 발생시키기 위해서 트래킹 발생기(tracking generator)를 사용하여 80dBuV의 신호를 인가해 주었고, 바이로그 안테나(BiLog antenna)의 높이가 각각 110cm, 180cm일 때 수평(horizontal) 방향과 수직(vertical) 방향에 대해서 최대값(max)을 측정하였다^[7].

2.3 시뮬레이션 및 측정결과 해석

그림 5는 Chassis 유무에 따른 RE Simulation 결과이고, 그림 6는 Chassis 유무에 따른 RE 측정 결과이다. 그림 5의 시뮬레이션 결과에서는 Chassis가 보드랑 연결되었을 때 100MHz 부근과 30MHz~60MHz까지 최대 12dB의 RE 감소 효과가 눈에 보이지만 60MHz~90MHz 사이에서는 반대로 Chassis를 연결하지 않은 경우가 RE의 감소가 있었고, 100MHz부터는 Chassis 유무에 따른 효과가 미비하였다.

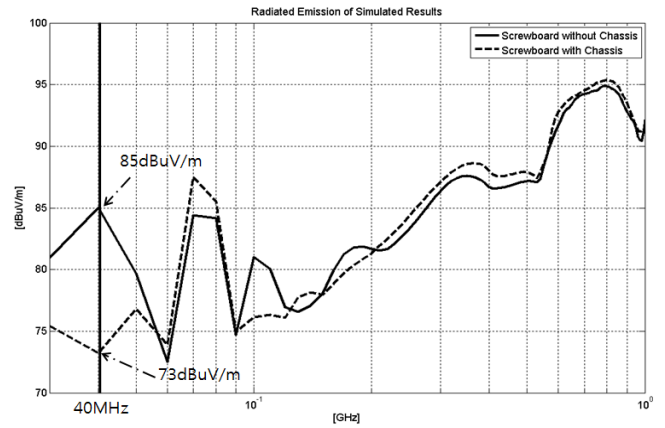
약 40MHz에서 12dB RE의 감소가 Common-mode currents가 원인 인지 확인하기 위해 HFSS의 Field Calculator를 사용하여 보드에 달린 외부 케이블의 중앙위치에서 Common-mode currents를 Chassis 유무에 따라 계산해보았다. 계산치에서는 Chassis가 인쇄회로기판과 연결되어 있을 때가(3.39A/m) Chassis가 없을 때(8.89A/m) 보다 Common-mode currents가 약 4dB 낮음을 확인하였다.

실제 3m chamber에서 측정한 결과는 그림 6과 같다. 측정에서도 시뮬레이션과 유사하게 Chassis가 보드랑 연결되었을 때 100MHz 부근과 30MHz~45MHz에서 최대 10dB의 RE의 감소가 있었고, 주파수가 증가할수록 RE의 차이는 적어졌다.

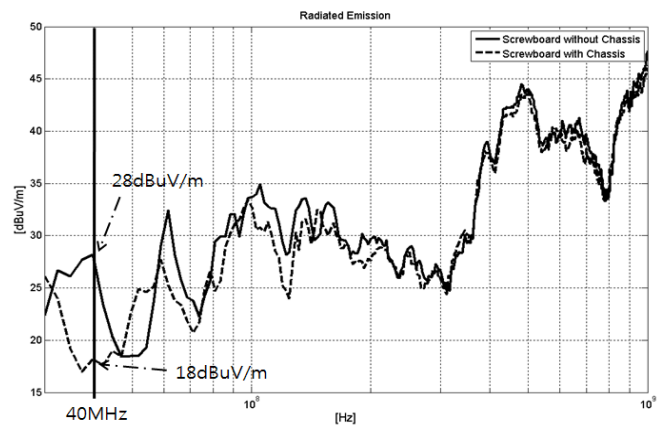
3. 결 론

본 논문에서는 2-layer 인쇄회로기판과 Chassis가 Screw로 연결되었을 때와 인쇄회로기판만 있을 때의 복사성 방사의 저감효과에 대해 연구하였다. 시뮬레이션을 위해 Full Wave Simulation인 HFSS를 사용하였고, 측정을 위해 3m 무반향실의 측정을 통하여 복사성 방사(Radiated Emission)의 결과를 확인하였다. 시뮬레이션을 통하여 인쇄회로기판과 연결된 Chassis에 의해서 Common-mode currents가 저주파 일부 영역에서 감소되는 것을 확인 하였다. 실제 복사성 방사의 감소가 Chassis에 의한 것인지 확인하기 위해 측정과 시뮬레이션 결과를 확인한 결과 저주파 일부 영역에서 최대 약 10dB의 감소를 확인하였고 주파수가 높아질수록 감소 효과는 1dB정도로 미비 하였다.

마지막으로 Chassis를 인쇄회로기판에 연결함으로써 저주파 일부 영역에서 복사성 방사가 감소하였지만 주파수가 증가함에 RE값의 크기차이가 적은 이유에 대해서는 추후에 주파수에 따른 임피던스의 변화를 회로모델에 적용하여 Common-mode currents의 변화추이를 분석할 예정이다.



〈그림 5〉 Chassis 유무에 따른 RE Simulation 결과



〈그림 6〉 Chassis 유무에 따른 RE 측정 결과

[참 고 문 헌]

- [1] Naoto Oka, Chiharu Miyazaki, Takeshi Uchida and Shuichi Nitta, "Effect of A Shielding Plane Connected to Ground Plane of A PCB in EMI Reduction"
- [2] JIANQING WANG and OSAMU FUSIWARA, "A simple method for predicting common-mode radiation from a cable attached to a conducting enclosure", "Proceedings of APMC2001"
- [3] Motoshi Tanaka, Yoshiki Kayano, and Hiroshi Inoue, "EMI of Printed Circuit Board and Its Modeling", Electronics and Communications in Japan, Part 1, Vol. 89, No. 4, 2006
- [4] 심민규, 고은광, 이재열, 홍은주, 박승훈, 박인구, 나완수, "인쇄회로기판과 새시 프레임의 연결에 따른 공통모드 전류변화에 대한 연구", 전자과학기술 학회 학술 대회, Vol-1, 2007
- [5] Bruce R. Archambeault, "PCB Design for real-world EMI control", "KLUWER ACADEMIC PUBLISHERS, p65, 2004
- [6] Frank B.J. Leferiik, "INDUCTANCE CALCULATIONS; METHODS AND EQUATIONS", IEEE International Symposium, 1995
- [7] Yoshiki Kayano, Motoshi Tanaka and Hiroshi Inoue, "Radiated Emission from a PCB with an Attached Cable Resulting from a Nonzero Ground Plane Impedance", IEEE INTERNATIONAL SYMPOSIUM ON EMC, 2005, VOL 3, pages 955-960