As을 첨가한 $Ge_1Se_1Te_2$ 박막의 상변화 특성연구

김재훈, 김현구, 정홍배
광운대학교 전자재료공학과

Phase transition charateristics of As-doped $Ge_1Se_1Te_2$ film

Jae-Hoon Kim, Hyun-Goo Kim, Hong-Bae Chung
Department of Electric Material Engineering of Kwangwoon University

Abstract - In the past work, we showed that $Ge_1Se_1Te_2$ thin films provide a promising alternative for PRAM applications to overcome the problems of conventional $Ge_2Sb_2Te_5$ PRAM devices. However, $Ge_1Se_1Te_2$ thin films were unstable at SET and RESET process. Because of unstable state and its melting temperature, we alloyed As for 5wt%, 10wt% and 15wt% respectively. The phase transition temperature of $Ge_1Se_1Te_2$-only thin film is found to be 213℃ while As 10wt% alloyed $Ge_1Se_1Te_2$ showed phase transition at 242℃ with more stability.

1. 서 론

DRAM과 Flash 같은 현재의 반도체 메모리들은 고밀도, 낮은 가격, 고성능 등의 많은 기술적인 도전에 직면하고 있다. 기존 메모리들의 문제가 점점 더 증가하면서 더 적은 기술 장벽, 더 긴 수명, 더 좋은 성능을 가진 새롭고 이상적인 메모리를 발전시키려는 많은 노력이 촉진되어 왔다. 새로운 메모리의 많은 종류들 사이에서 PRAM(Phase-change Random Access Memory)이 비휘발성, 빠른 동작시간과 저전력, 확장성, 긴 수명, 기존 공정과의 친밀성의 특성을 가진 촉망받는 메모리중의 하나로 고려되고 있다.[1-2]

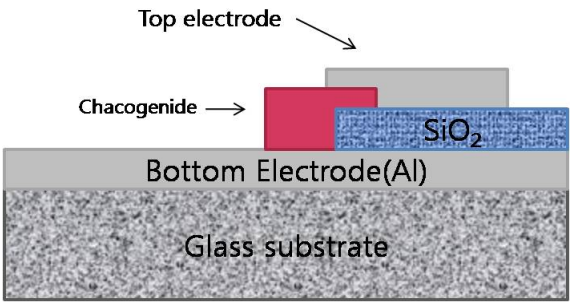
칼코게나이드계 물질에서 나타나는 스위칭 현상은 비휘발성 메모리 소자로서 그 응용가치가 크며, 광기억소자나 컴퓨터 메모리 어레이 등으로 이용할수 있다.[3] 칼코게나이드 물질은 비정질과 결정질 상태의 가역적 상변화를 이용한 비휘발성 메모리이다. 이러한 상변화 메모리는 비정질 상의 고 저항과 결정질 상의 저 저항의 차이를 가역적으로 변화시켜 메모리로서 이용하고 있다.[4] 하지만 상용화 단계에 이르기까지 결정화 속도 및 리셋전류의 감소 등과 같은 해결해야 할 몇 가지 문제점 지니고 있다. 일반적으로 상변화 메모리 소자에서, 비정질상에서 결정질상으로 상변화에 필요한 인가 펄스의 주기(Set pulse time : t_{set})는 결정질상에서 비정질상으로 상변화에 필요한 인가 펄스의 주기(Reset pulse time : t_{reset})보다 상대적으로 길게 되기 때문에 전체 소자의 메모리 속도는 t_{set}를 감소시키는 것이 개발에 있어서 큰 초점으로 부각되고 있다. 따라서 이를 짧게 줄이는 방법을 찾아야 한다.

본 논문에서는 이미 소개된 바 있는 새로운 상변화 물질 조성인 $Ge_1Se_1Te_2$를 기반으로[5-9]보다 향상된 결정화 특성과 기존 $Ge_2Sb_2Te_5$에 못 미치는 안정성을 높이기 위해 As를 소량 첨가하여 저항 변화에 따른 결정화 온도(T_c)를 측정하였다.

2. 실 험

$Ge_1Se_1Te_2$ 삼원계 물질을 선택하였으며, $Ge_1Se_1Te_2$ 제조 과정에 추가적으로 5wt%, 10wt% 그리고 15wt%의 As을 alloying 하여 melt-quench 법에 의하여 제조하였다. 제조 과정은 우선 시료를 진공 봉입할 석영관에 질산과 왕수를 채워 각각 24시간 동안 세척한 다음, 아세톤, T.C.E., 메탄올, 초순수 순으로 5분씩 흔들어 세척하였다. 그 후 벌크 제작을 위해 전자 천평(Alsep. MEV-198A)을 이용하여 각 원소를 평량하고 시료를 1×10^{-5}Torr에서 진공 봉입한 후, 맞춤 제작된 rotation(rocking) furnace에 넣어 각 시료의 녹는점과 맞추어 200℃, 600℃에서 각각 2시간동안 가열한 후, 1000℃에서 48시간 동안 유지하였다. 가열이 완료된 시료를 상온에서 급랭시켜 비정질 재료를 완성하였다.

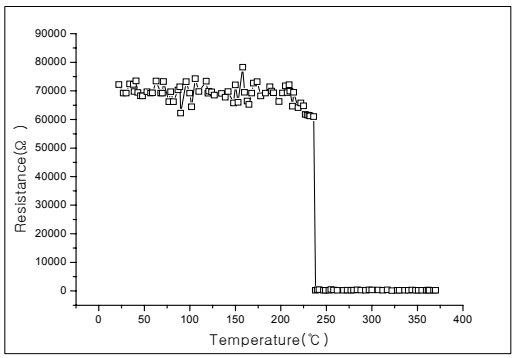
소자의 제작은 corning glass를 기판으로 하여 그 위에 E-beam evaporation system을 사용하여 하부 전극으로 쓰일 Al은 3×10^{-6}Torr의 진공에서 증착하였으며 증착률은 0.4-0.5nm/s을 유지시켰고 chamber의 온도는 30℃이하에서 증착시켰으며 두께는 200nm로 증착하였다. 그리고 sputtering system을 사용하여 SiO_2 200nm를 증착한 후, 다시 thermal evaporation을 이용하여 상변화 재료를 증착하였다. 상변화 재료의 증착은 1×10^{-5}Torr의 진공도에서 증착하였으며 0.1-0.15nm/s의 증착률을 유지하였고 상변화 박막의 두께는 100nm로 제작하였다. 상변화 물질 증착 후, 미리 제작 되어진 마스크를 이용하여 하부 전극과 같은 방법에 의하여 상부 전극을 200nm 증착하였다. 실제로 상변화가 일어나는 상변화 영역은 0.1×0.1mm로 제작하였다. 이와 같은 과정에 의해 제작된 소자의 단면도를 <그림 1>에 나타내었다. 샘플의 결정화 특성은 핫플레이트에 의한 온도 상승에 따른 저항 값을 멀티미터 시스템을 이용하여 실시간으로 측정하였다.



<그림 1> 제작된 소자의 구조도

3. 결과 및 고찰

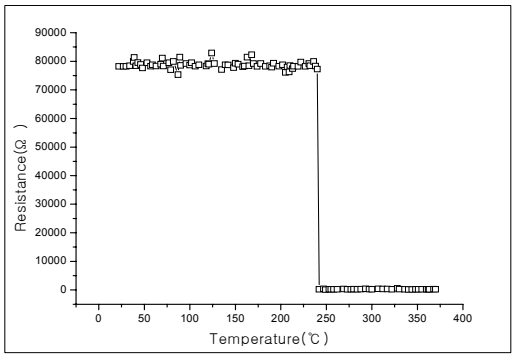
제작된 샘플은 over programming을 방지하기 위하여 초기 비정질 상태에서 set pulse에 의해 결정질 상태로 변화시킨 후, 다시 reset pulse에 의해 비정질 상태로 변환시키는 과정을 거쳤다.



<그림 2> 5wt% As-doped $Ge_1Se_1Te_2$의 전기적 특성

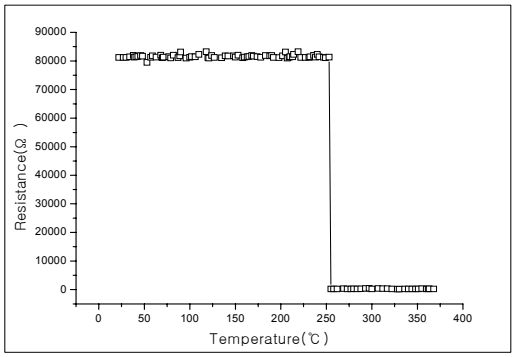
<그림 2>은 5wt%의 As가 첨가된 샘플의 그래프이다. 샘플은 초기 수십 KΩ인 oscillation이 심한 고저항의 비정질 상태를 유지하다가 온도가 점점 증가함에 따라 저항이 불규칙하게 변화하고, 특정 온도에서 일시적으로 하락하여 저저항 상태의 결정화가 되는 것을 알 수 있다. 이때 결정화 온도(T_c)는 238℃로 측정되었다. 결합력이 높은 As에 의하여 $Ge_1Se_1Te_2$의 결정화 온도(T_c)인 213℃[6] 보다 높은 온도에서 결정화가 되는 것이라고 생각된다.

Dangling bond를 포함한 각종 defect는 열처리 효과에도 불구하고 국재적인 상태에 따라 불균일한 fluctuation을 갖는 고저항 상태를 보인다. 고 저항 상태에서의 저항이 oscillation하는 폭이 큰 것이 이것을 나타내고 있다.



<그림 3> 10wt% As-doped $Ge_1Se_1Te_2$의 전기적 특성

<그림 3>은 10wt%의 As가 첨가된 샘플의 그래프이다. 이 샘플을 보면, 마찬가지로 초기에 고저항 상태를 유지하다가 특정 온도에서 결정화 되는 특성을 보인다. 결정화 온도는 242℃이며, 5wt%의 As를 첨가한 샘플에 비해 oscillation하는 폭이 작으며 결정화 온도(T_c)가 더 높게 측정되었고 고저항과 저저항의 차가 더 높은 것을 알 수 있다. As의 첨가량이 높아짐에 따라 dangling bond를 포함한 각종 defect에 의한 불균일한 fluctuation을 줄일 수 있는 것으로 보인다.



<그림 4> 15wt% As-doped $Ge_1Se_1Te_2$의 전기적 특성

<그림 4>은 15wt%의 As가 첨가된 샘플의 그래프이다. 이 샘플을 보면, 마찬가지로 초기에 고저항 상태를 유지하다가 특정 온도에서 결정화 되는 특성을 보인다. 결정화 온도는 255℃이며, oscillation하는 폭이 10wt%의 As가 첨가된 샘플에 비해 조금 줄어들었으며 결정화 온도(T_c)는 더 높게 측정되었다.

4. 결 론

본 연구에서는 이미 소개 된 바 있는 새로운 조성비의 칼코게나이드계 $Ge_1Se_1Te_2$를 기초로 As를 도핑한 상변화 소자를 제작하여 결정화 특성을 분석하였다.

5wt%의 As를 도핑 한 $Ge_1Se_1Te_2$ 박막의 결정화 특성은 박막의 두께가 100nm일 때 결정화 온도 238℃를 나타내는 것을 관찰할 수 있었고 10wt%의 As를 도핑 했을 때는 242℃가 나타나는 것을 알 수 있었으며 As가 15wt%가 도핑 되었을 때는 255℃에서 결정화 특성이 나타나는 것을 알 수 있었다. 도핑 농도가 높아 질 수 록 결정화 온도가 높아지는 것을 알 수 있다. 이는 melting point가 높고 결합력이 강한 As가 첨가 되어 이러한 현상이 나타난다고 생각된다. As가 10wt%가 도핑 된 샘플에서는 결정화 온도(T_c)가 213℃부근인 bare한 $Ge_1Se_1Te_2$[6]에 비해 결정화 온도(T_c)가 높지만 상승폭이 크지 않으며 고저항의 oscillation이 심한 bare한 $Ge_1Se_1Te_2$에 비해 훨씬 안정된 값을 얻을수 있었다. 이는 dangling bond 및 존재 가능한 defect들을 As가 좀 더 빠르게 채워주어 noise에 가까운 fluctuation의 감소를 가져온 것으로 보인다.

결과적으로, $Ge_1Se_1Te_2$ 조성의 상변화 메모리 소자에 As를 도핑 함으로써 상변화 물질의 신뢰성 향상을 위한 해결방법을 제시하고 기존에 부족하던 안정화에 대한 연구가 병행되어 연구되었다.

감사의 글

This research was supported by the MKE (Ministry of Knowledge Economy), Korea under the ITRC (Information Technolgy Research Center) Support program supervised by the IITA(Institute of Information Technology Advancement) (IITA-2008-C1090-0801-0018)

[참 고 문 헌]

[1] S. Lai T. Lowrey, "OW - A 180nm nonvolatile Memory Cell Element Technology For Stand Alone and Embedded ADdicatiOns". IEDM 2001. DD 243-248

[2] S. Lai " C k n t Sta& of the Ph&d 'change Memory and its Future", IEDM 2003, ~$55-258.

[3] R. Neale, D. Nelson, Gordon Moore, " Nonvolatile and reprogram able, the read-mostly memory is here," Electrics, pp56-60, Sept. 28, 1970.

[4] M. Gill, T. Lowery and J. Park, "Ovonic Unified Memory-A high performance nonvolatile memory technology for stand alone memory and embedded applications", proceedings of ISSC,2002.

[5] Hong-Bay Chung, et al., "Phase-change characteristics of chalcogenide $Ge_1Se_1Te_2$ thin films for use in nonvolatile memories", J. Vac. Sci. Technol. A 25(1), pp.48-53, 2007

[6] Jae-Min Lee, et al., "Electrical Switching Studies of Amorphous $Ge_1Se_1Te_2$ thin film for a High-Performance Nonvolatile Phase-Change Memory", Japanese Journal of Applied Physics, Vol. 45, No.6B, pp. 5467-5470, 2006

[7] Hong-Bay Chung*, Chang-Yub Park**, "Electrical Characteristics of the Thin Film Interface of Amorphous Chalcogenide Semiconductor.", Yeonsei Univ**, Kwangwoon Univ*, Dec. 14, 1979.

[8] Hong-Bay Chung, Transition Characteristics of ON-OFF State of Amorphous Chalcogenide Semiconductor", Kwangwoon Univ, Mar, 1980.

[9] David Adler and Simon C. Mott "Amorphous Memories and Bistable Switches", J. Vac. Sci. Technol. 9. p.1182, 1972.