

역회복 전류억제 역률개선회로

장덕규*, 신용희*, 김창선*, 박귀철**
목포대*, 동아일렉콤**

Reverse Recovery Current Suppression Power Factor Correction Circuit

Jang Dukkyu*, Shin Yonghee*, Kim Chansun*, Park Gwicheol**
Mokpo National University*, Dongah Elecomm Inc.**

Abstract - The boost converter is usually used in power factor correction. The dynamic losses of its output diode are produced during the reverse recovery time. The power efficiency is decreased due to the losses and also it generates the noise. These disadvantages have been remarkably improved by ZCS and ZVS techniques of power factor improvement circuit. Some benefits lead to the achievement of higher power density and the development cost can be decreased. In this paper work, the reverse recovery suppression(RS) PFC method is used. A inductor and a diode are added into the conventional circuit. The switching device, MOSFET is turned off after the reverse recovery current has come to the zero level. The Zero Current Switching(ZCS) is implemented at that time. This power conversion technique improves the efficiency to about 1% and reduces the noise obviously. And the additional inductor can be designed using an original filter core in the circuit. The converter size is reduced effectively.

1. 서 론

모든 전자, 통신, 가전 기기의 장비들은 교류를 직류로 변환하는 정류회로를 필요로 하고 있다. 그러한 정류회로는 대부분이 커페시터 입력형 방식을 채택하고 있기 때문에 역률 및 고조파를 개선할 필요가 있다. 대전력의 기기에서는 역률 및 고조파 문제가 가장 심각한 문제로 대두되고 있고, 각종 전자, 전기 기기가 전력계통에 접속되어 있는 경우 전원 정류회로, 위상제어 회로 또는 비선형 부하특성의 부품 등에 의해 기기의 전원 입력 전류가 정현파가 아닌 고조파전류가 발생한다. 이러한 문제를 해결하기 위한 방법으로 고조파를 발생하는 회로에 역률개선회로(Power Factor Correction)를 부가하거나 역률개선효능을 적용하는 액티브 필터(Active Filter) 등의 회로기술을 적용하는 것이다. 최근 모든 각종 전자 기기에서 사용되는 수백 Watt급 이상의 전원 장비에는 필수적으로 역률보상회로를 의무화하고 있다.^{[1][2]}

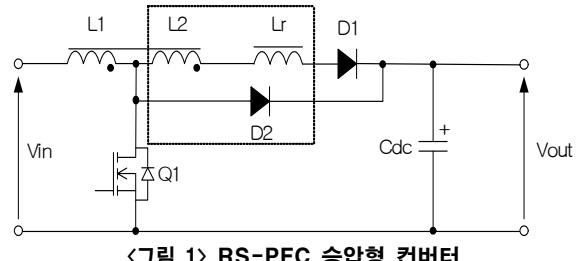
본 논문에서는 기존의 역률개선회로 제어방식 중 하나인 승압형 PFC 컨버터 방식에 스위칭 시 발생되는 손실과 고주파 노이즈를 저감할 수 있는 RS-PFC(Recovery Current Suppression - Power Factor Correction) 회로를 적용하였다. 이 방식을 적용함으로써 손실을 줄여 효율을 높이고 수동 소자들을 간단히 구성할 수 있었다. 역회복 전류 억제방식 역률(RS-PFC) 개선회로는 PFC 정류다이오드에 직렬로 커플링 된 인덕터를 적용하고, 주스위칭 소자의 Drain과 PFC 출력 단에 다이오드를 부가하였다. 저비용으로 높은 전력밀도를 갖는 컨버터 개발이 가능하다는 것을 확인하였으며, 승압형 컨버터의 전체 효율은 97% 이상과 낮은 노이즈 레벨 등의 양호한 동작특성을 얻었다.

2. RS-PFC 방식 역률개선회로

일반적으로 역률을 개선하기 위한 회로는 기존의 스위칭 전원에서 정류부분 대신 승압형(Boost) 컨버터를 이용한 역률개선회로로 대체하는 방법과 기존의 컨버터 부분에 역률을 개선시키는 회로로 바꾸는 방법이 있는데 전자는 이단역률개선회로(Two stage PFC techniques)라고 하며 후자는 일단역률개선회로(Single stage PFC techniques)라고 한다. 두 가지 방식 모두 장, 단점이 존재하며 전자는 비교적 대용량이거나 분산형 전원에 적합하고 후자는 비교적 중, 소형 용량이면서 제조단가가 적은 경우에 적합하다. 본 논문에서는 비교적 중, 대형 용량인 역률개

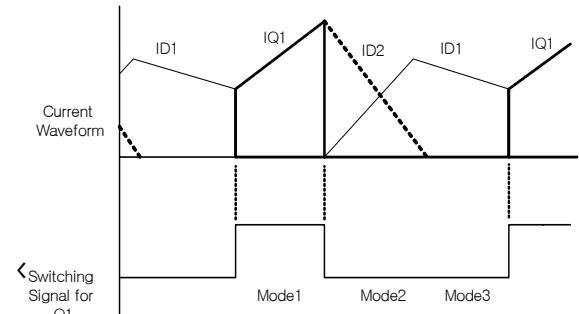
선회로에 중점을 두어 이단역률개선회로를 적용한다.^{[3]~[5]}

2.1 회로구성 및 동작 원리



〈그림 1〉 RS-PFC 승압형 컨버터

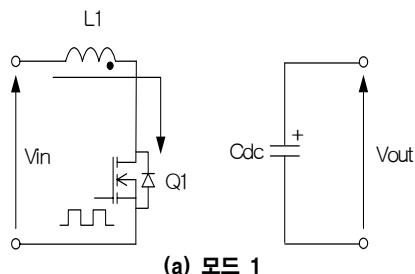
그림 1은 RS-PFC방식의 기본회로이다. 이 방식의 특징은 스위칭 손실과 정류다이오드 역회복 시간에 따른 고주파 노이즈 발생이 적고 또한 주스위칭 소자의 서지 전압을 출력으로 회생시키므로 스위칭 노이즈 발생이 적다. 회로구성의 특징은 종래의 승압형 방식과는 다르게 주 스위칭 소자 Drain과 PFC 출력전압 간에 다이오드(D₂)를 삽입하여 주스위칭 소자의 서지 전압을 출력 쪽으로 회생시키는 역할을 한다. 그리고 전류연속모드 제어방식인 CCM(Continuous Conduction Mode)의 특징을 최대한 이용하여 입출력 리플 전압을 작게 하고 스위칭 시 전류피크 값을 줄이고 또한 스위칭 턴오프 시 ZCS(Zero Current Switching) 실현으로 효율을 향상 시킬 수 있다.^[6]



〈그림 2〉 RS-PFC 승압형 컨버터의 이론적인 전류파형

그림 2는 RS-PFC 승압형 컨버터의 이론적인 전류파형을 나타낸다.

2.1.1 모드별 동작 원리



(a) 모드 1

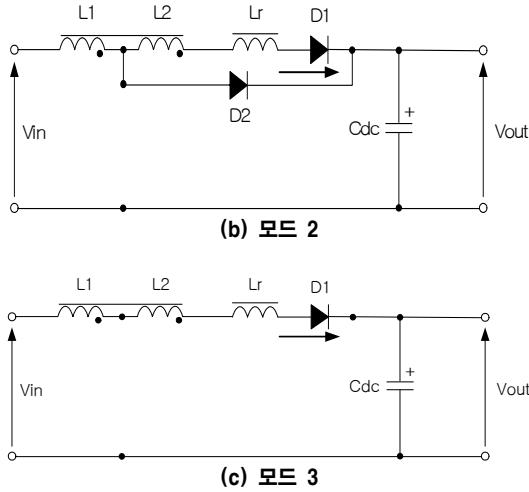


그림 3 RS-PFC 승압형 컨버터의 모드별 등가 회로

모드 1 ($Q_1=on$) : Q_1 의 Gate가 텐온하는 구간으로 입력전류는 L_1 과 Q_1 을 통하여 흐른다. 이때 L_1 의 인덕터에는 입력전원 V_{IN} 이 인가되어 L_1 과 커플링 된 L_2 의 인덕터에도 텐비에 의해 반영된 전압이 인덕터 L_r 에 인가된다. 이때 D_1 은 역전압에 의하여 Blocking 되어있기 때문에 L_2 , L_r , D_1 에는 전류가 흐르지 않는다.

모드 2 ($Q_1=off$) : Q_1 의 Gate가 텐오프 시에 발생하는 일부 구간으로 L_1 에 의하여 흐르던 입력전류는 Q_1 이 텐오프 되면서 D_1 과 L_2 , L_r 을 통하여 흐른다. 이때 Q_1 의 Drain에는 D_2 가 도통하면서 출력전압 V_{out} 이 인가되어 인덕터 L_1 에는 출력전압(V_{out})과 입력전압(V_{IN})의 차($V_{out}-V_{IN}$)의 전압이 L_1 에 인가되고 L_1 과 커플링 된 L_2 의 인덕터 텐비에 의하여 반영된 전압이 L_r 에 인가된다. 여기서 L_2 에 반영된 전압과 L_r 의 인덕턴스에 의하여 L_r 에 흐르는 전류의 기울기가 결정되어 진다.

모드 3 ($D_2=off$) : Q_1 의 Gate는 여전히 텐오프 되어있는 상태이며 D_2 에는 역전압이 인가되어 텐오프 된다. 따라서 L_1 을 통하여 흐르는 입력전류는 모두 L_2 , L_r , D_1 을 통하여 흐르게 된다. Q_1 의 Gate가 텐온 하기 전까지 Mode3은 계속 유지된다.

2.2 실험 결과 및 고찰

상용전압 220V_{AC}, 출력전압 380V_{DC}, 부하전류 7A 용량인 RS-PFC 컨버터의 실험 회로를 그림 4에 나타내었다. 회로를 구성상 출력전압이 입력전압 보다 높게 나타나는 승압형 특징을 갖고 있는 컨버터로서 2660[W] 출력 회로를 설계하였고 컨버터의 동작 특성을 실험을 통하여 확인하였다.

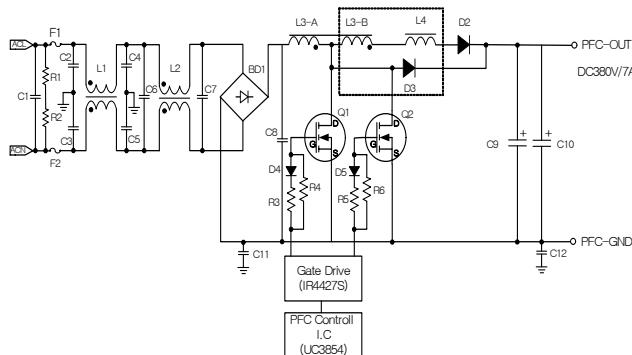


그림 4 RS-PFC 승압형 컨버터의 실험 회로

그림 5는 RS-PFC 방식 역률개선회로에서 최대 출력 2660[W] 부하 조건의 실험결과 과정이다. 회로 시뮬레이션과 비교하면, 실험 결과에서의 측정파형과 같은 결과를 나타낼 수 있다. 그림에서 실험 과정은 90도 위상 차이로 입력전류가 최대로 흐를 때 파형으로, 스위치 소자인 MOSFET Q_1 , Q_2 가 텐오프 된 후 I_{D2} , I_{D3} 가 역전류(Zero Current) 텐온 동작하고 있음을 확인할 수 있다. 그림 6은 기존의 승압형 PFC 방식과 RS-PFC 방식 컨버터의 효율을 비교한 것이다. 전체적인 부하 구간에서 제안된 RS-PFC 방식의 역률개선회로에서 효율이

높게 나온 것을 알 수 있고, 중간 부하 대역인 4.5A에서는 효율이 기존 방식보다 1%이상의 효율 차이가 있는 것을 알 수 있다.

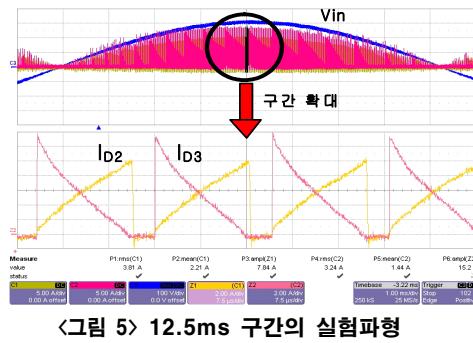


그림 5 12.5ms 구간의 실험파형

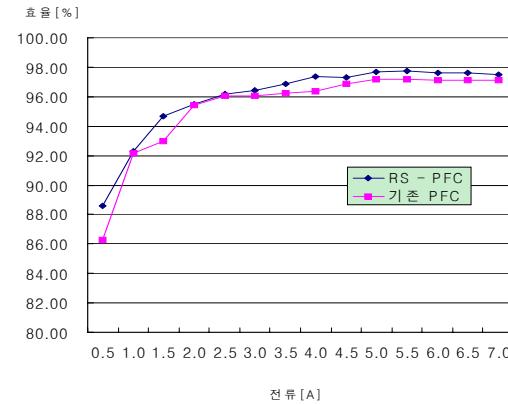


그림 6 기존의 승압형 PFC와 RS-PFC 컨버터의 효율비교

3. 결 론

본 논문에서는 기존의 승압형 역률개선회로 컨버터 특징에 있어서 가장 큰 단점이 되는 수동 소자인 출력 다이오드의 역회복시간(trr)에 따른 스위칭 손실 및 고주파 노이즈 발생에 대한 개선책으로 RS-PFC 방식 역률개선회로를 제시하였다. 회로의 특징으로는 두 개의 출력 정류 다이오드에 흐르는 전류가 Zero Crossing되어 스위칭 손실 및 노이즈를 저감할 수 있다. 따라서 스위칭 주파수를 높임으로써 인덕터와 출력 콘덴서들의 용량 및 크기를 줄일 수가 있고 전류의 연속모드 제어방식인 CCM의 특징을 최대한 이용하여 입출력 리플을 작게 하고 스위칭 시피크 전류 값을 줄일 수 있다. 실험결과, 저비용으로 높은 전력밀도를 갖는 컨버터 개발이 가능하다는 것을 확인하였으며, 컨버터의 전체 효율은 97%이상과 낮은 노이즈 레벨 등의 양호한 동작특성을 얻었다.

[참 고 문 헌]

- B Sharifipour, J. S. Huang, P. Liao, L. Huber, M. M. Jovanovic, "Manufacturing and Cost Analysis of Power Factor Correction Circuits," IEEE Applied Power Electronics Conf.(APEC), Vol. 1, pp.490~494, 1998.
- Zhang Jindong, M. M. Jovanovic, F. C. Lee, "Comparison between CCM Single-Stage and Two-Stage Boost PFC Converter," IEEE Applied Power Electronics Conf.(APEC), pp.335~341, 1999.
- Robert W. Erickson "Fundamentals of Power Electronics" Kluwer Academic publishers, pp.627~656, 1999.
- Keith Billings "Switch-mode Power Supply handbook" McGraw Hill, pp.4-3~4-63, 1999.
- Lloyd Dixon, "Average Current Mode Control of Switching Power Supplies", Unitrode Application Note U-140, pp. 3-356~3-369.
- "스위칭전원·배터리시스템ツソポジウム," pp. E3-3-1 ~ E3-3-16, 2006.