

정보가전기 전력저감용 초절전 전원칩 개발

김 찬*, 전의석*, 조경숙*
* (주)모빌일렉트론

Development of supersaving electric power chip for intelligent appliance

Chan Kim*, Eui Seok Jeon*, Kyoung Sook Jo*
* Mobilelectron.Co.Ltd,

Abstract - 정보가전기의 전력저감을 위한 기술개발로서 Home-net 기반 지능형 초절전 전원기술 개발을 목표로 하며, 관련 설계기술 및 내부부품을 설계하여 초절전 전원칩을 제작하고, 지능형 SMPS를 위한 digital control IC와 연결하여 동작 특성을 평가한다.

1. 서 론

본 연구에서는 홈네트워크를 구성하고 있는 가전기기 및 홈네트워크 주변기기의 소비전력을 줄이는 동시에 가전기기가 동작하지 않는 경우의 전력을 효율적으로 차단시키는 대기전력 저감형 기술개발을 목적으로 한다.

2. 본 론

정보가전기의 전력저감을 위하여 Home-net의 특성상 항상 정보를 주고받는데 지속적으로 소비되는 전력손실을 저감시키는 지능형 초절전 전원용 chip을 개발하고, 그에 따른 절전 시스템에 의한 통신모듈과의 효율적인 운용을 통하여 초절전 홈넷을 구축하는 것을 목표로 한다.

2.1 개발내용

2.1.1 초절전 전원칩의 개발

초절전 전원칩 제작을 위한 전회로 기술을 개발하고 설계 최적화 및 레이아웃 설계, mask 제작 및 칩 제작을 수행한다. 본 연구에서 개발되는 IC는 AMIS 0.7um CMOS, DMOS, Bipolar 소자들이 지원되는 40V BCD 공정으로 제작하며 다음과 같이 개발하였다.

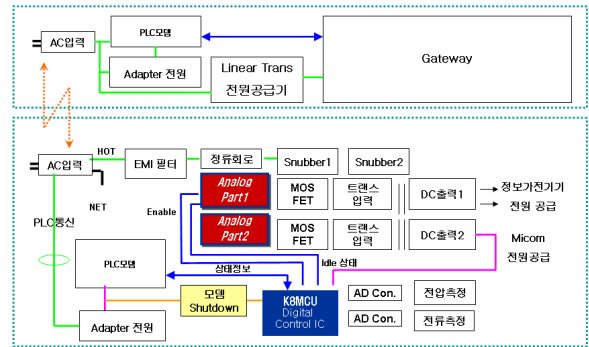
- 보드 Level 초절전 전원 모듈 개발
- 회로 Simulation을 통한 최적 회로 설계
- 반도체 회로 Block 개발
- 초절전 전원칩 회로 설계 및 레이아웃
- Mask 제작
- 전원칩 제작
- Assembly
- IC 특성 평가

2.1.2 지능형 SMPS를 위한 Digital Control IC와 시스템의 개발

지능형 SMPS를 위한 Digital Control IC는 가전기기의 대기전력 소모량을 1Watt 이하로 낮추기 위한 핵심 개발 부분인 전력 저감용 초절전 전원 칩의 제어 역할을 담당하며, 또한 게이트웨이와 초절전 전원 칩 간의 데이터 통신을 담당하는 PLC 모뎀과의 데이터 송·수신을 지원한다. 개발하고자 하는 IC는 fly-back 구조를 가진 스위칭모드 전원공급기의 대기모드 조절제어 및 가정 내의 게이트웨이와의 통신을 지원하는 디지털 제어 IC이다. 주요 특징은 게이트웨이와의 통신을 통해 전원공급기의 상태를 전달하며, 전원공급기가 속해있는 가전기기의 전력소모량을 전송하게 된다. 또한 게이트웨이로부터의 제어신호를 입력받아 디코딩 후 그 가전기기 전원공급기의 상태를 제어하거나, 대기전력 모드 관리를 하게 된다. 이 디지털 제어 IC는 기존의 fly-back 구조를 갖는 스위칭모드 전원공급기를 변형하여 디지털 블록에서 제어가 가능하도록 변경한 전원공급기를 제어하도록 설계되었으며, 가전내의 홈 게이트웨이와 전력선통신(PLC) 모뎀과의 직렬통신을 지원한다. 다음은 개발내용을 나타내고 있다..

- 디지털 신호처리용 마이컴 제작
- 지능화를 위한 마이컴과의 인터페이스 설계
- 지능형 SMPS 내의 analog module과 검침을 위한 센서, 리모컨 수신부 등에 대한 제어를 할 수 있는 digital control IC 개발
- PLC Modem에서 전송된 제어신호의 해석을 위한 Decoder Block 및 Analog Module 및 센서를 제어하기 위한 Control Block 개발
- Control IC 내부의 연산을 위한 ALU Block 설계

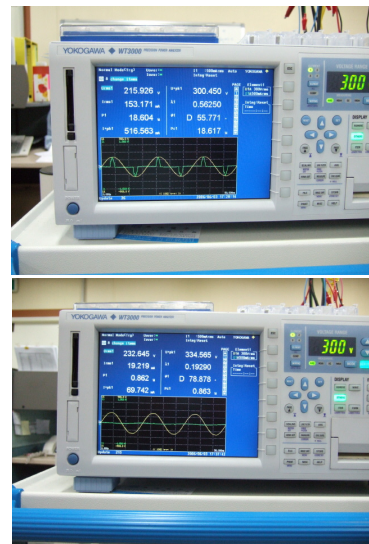
Power 측정을 위한 전체 시스템 구성도는 다음 그림과 같다.



〈그림 1〉 Power 측정 전체 시스템구성도

2.2 개발결과

개발된 초절전 전원칩과 마이컴을 PLC 모뎀과 연결하여 정보가전기에 초절전 전원을 공급하는 시스템을 개발하였다. 다음 그림은 정보가전기가 PLC 통신에 연결되어 있을 경우 전체 시스템이 정상 동작일 때와 디지털 제어 블록에 의해 대기모드 관리 상태에서의 전력소모량 변화를 측정한 그림이다. 개발된 초절전형 전원칩 및 마이컴을 적용할 경우 전체 시스템은 정상동작일 때 약 18W의 전력소모를 보였고, 부하 시스템이 정상동작을 하지 않는 대기모드 동작시에 디지털 제어 블록에 의해 전원공급 시스템이 sleep mode로 전환되어 약 0.86W의 전력소모를 나타냄을 보여주고 있다. 모드별 전력소모량은 다음 표와 같다.



〈그림 2〉 Power on mode와 Sleep mode 상태에서의 전력소모량

〈표 1〉 모드별 전력소모량

Power	Mode	Power On	Sleep	비 고
Voltage		215.9V	232.6V	
Current		153.2mA	19.22mA	
Power Consumption		18.60W	0.862W	1W 이하

또 개발된 Analog 및 Digital IC의 특징은 다음 표와 같다.

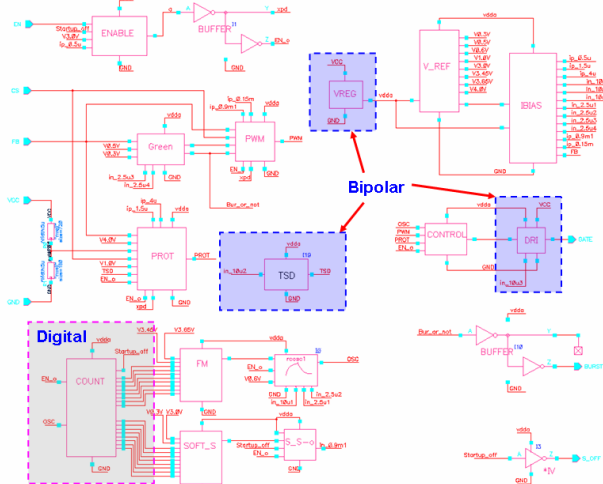
<표 2> 개발된 Analog 및 Digital IC의 특징

항 목	Analog Part	Digital Part
공 정	<ul style="list-style-type: none"> ○ AMIS I2T30E process ○ Technology : 0.7u CMOS, DMOS, Bipolar -1-poly, 2-metal -Lib 지원 : Logic gates, Bandgap, Opamp, Comp., Currnet Source 	<ul style="list-style-type: none"> ○ 메그나칩스(구 하이닉스) 0.35um
특 성	<ul style="list-style-type: none"> ○ 정보가전기기 전원에 최적화 ○ Main전원 및 보조전원 독립구동 ○ System 감시용 전원 IC ○ 대기전력 최소화 ○ 각종 Protection회로 내장 	<ul style="list-style-type: none"> ○ Chip 외부 port ○ 외부 ROM 제어 및 통신용 : 16bit ○ 다수 모듈 동시제어용 : 8bit, 3port ○ 각종 제어 signal 및 클럭, 리셋신호
전기적 특 성	<ul style="list-style-type: none"> ○ 동작 전압 : Vccmax = 30V ○ Internal Low Voltage Block Operating Voltage → VDDmax = 5.5V ○ 총 소비전류 : 2.55mA@VCC=15V, Load=500oF Cap.load ○ Digital Part Idle시 소비전류 - 마이컴용 전원 : 0.3W - 정보가전기기 : 0.9W (Enable시 Off) ○ Digital Part 마이컴 소비전류 : 0.2W 	<ul style="list-style-type: none"> ○ 대기전력 : 3.4W → 0.9W

초절전 전원칩과 마이컴과 지능형 SMPS를 위한 Digital Control IC와 시스템에 관한 세부적인 개발 결과는 다음 절과 같다.

2.1.1 초절전 전원칩의 개발결과

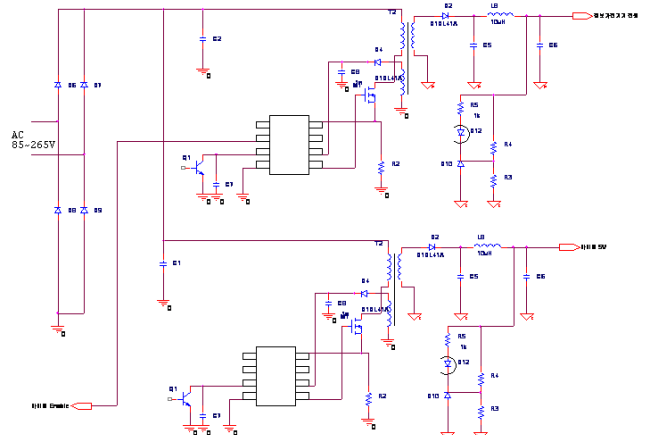
세부 sub-block을 바탕으로 초절전 전원칩 제작을 위한 설계 최적화 및 레이아웃 설계, mask 제작 및 칩 제작을 수행하였다. 본 연구에서 개발된 IC는 AMIS 0.7um CMOS, DMOS, Bipolar 소자들이 지원되는 40V BCD 공정으로 제작되었다. 개발된 초절전 전원 IC는 DIP-8p 이나 SOIC-8p에 맞도록 핀 기능을 정해 설계되었다. 전체 회로는 BCD소자로 설계되었으며, VCC 전압을 받아 회로 내부 5V 전압을 공급해 주는 VREG, 온도 보호회로(TSD) 그리고 출력 DRIVER 블록은 bipolar 소자로 설계되었고 내부 counter는 CMOS digital 소자로 설계되었다. 또 나머지 모든 블록은 CMOS analog 소자들로 설계되었다. 다음 그림은 초절전 전원칩의 전체 회로도도를 나타내고 있다.



<그림 3> 개발된 초절전 전원 칩의 전체 회로도

2.1.2 지능형 SMPS를 위한 Digital Control IC와 시스템의 개발 결과

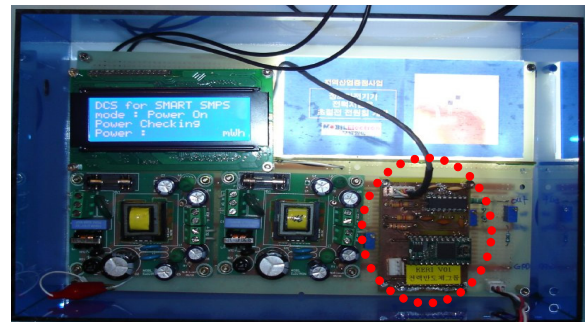
개발된 IC들을 적용하여 지능형 SMPS를 위한 전체 시스템을 구현하였다. 전체 시스템은 Gateway와 통신을 할 수 있도록 PLC 모뎀부와 전원 공급회로부, 마이컴부로 구성되어 있다. 다음 그림은 초절전 전원칩을 적용한 SMPS 응용회로로 정보가전기기를 위한 전원회로와 PLC 및 마이컴 구동을 위한 전원회로가 포함되어 있다.



<그림 4> 초절전 전원칩을 적용한 SMPS 응용 회로

다음 그림은 2개의 SMPS로 구성된 전원회로와 PLC 모뎀과의 통신 및 절전제어 알고리즘 구현을 위한 디지털 제어로직, 상태확인을 위한 LCD 디스플레이로 구성된 구현보드이다. 구현보드는 애실론 PLC 모뎀과의 통신을 통해 게이트웨이에서 제어명령어를 수신하고, 그 명령어를 분석하여 전체시스템을 제어하도록 설계되었다. 시스템의 기능을 살펴보면 다음과 같다.

- 게이트웨이에서 전달되는 명령어를 수신하여 전체시스템을 제어
- 내부 알고리즘에 의해 Power management하는 기능
- 전력량을 측정하고 PLC 모뎀을 통해 게이트웨이로 전달하는 기능
- 프로그램 수정과 게이트웨이와의 통신 명령어의 추가가 용이.



<그림 5> 전원회로 및 PLC 모뎀과의 통합보드에 적용된 디지털제어IC

3. 결 론

본 연구에서는 정보가전기기가 본래의 기능을 사용하지 않는 대기 모드 상태일 때의 전력소모량을 줄이기 위하여 기존 전원공급장치 내에 디지털 제어 블록 및 보조 전원공급장치를 추가하여 대기전력 절감 시스템을 구현하였다. 정보가전기기에서 필요로 하는 전원공급장치의 초절전형 반도체 전원 칩을 개발하기 위하여 내부 블록다이어그램 설계 및 각 블록별 세부 반도체 회로를 설계하였으며, 절전을 위하여 대기모드의 설정 및 마이컴과의 공조 하에 대기전력을 최소화 할 수 있는 방안을 모색하여 최적화된 초절전형 전원칩을 설계, 제작하였다. 또 SMPS를 제어하는 마이컴을 설계, 제작하기 위하여 주요 Block들에 대한 세부사양 결정과 초절전 전원 칩 내의 Digital Control IC의 주요 Block인 Decoder Block과 제어로직 그리고 비교기의 설계 및 simulation 검증하였다. 개발된 초절전 전원칩과 마이컴을 PLC 모뎀과 연결하여 정보가전기기의 초절전 전원공급시스템을 개발하였다. 디지털 제어 전원공급시스템은 효율적인 전력관리를 위하여 5가지 모드로 구분하여 제어하였다.

정보가전기기가 PLC 통신에 연결되어 있을 경우 기존에 개발된 가전기기 SMPS의 경우 통신을 위해 항상 PLC 모뎀이 ON 상태로 되어 있어 대기전력 소모가 상당히 높았다. 그러나 본 연구에서는 Power on 모드인 정상동작일 때 약 18.6W의 전력소모량을 보이던 시스템이 본래의 기능을 하지 않는 대기상태의 sleep mode 동작시에는 0.862W의 전력소모량을 보이는 것을 확인할 수 있었다. 이상의 시험 결과에서와 같이 본 연구에서 개발된 초절전형 전원칩 및 마이컴을 적용할 경우 대기전력 소모가 약 0.86W로, 곧 시행될 가전제품의 대기전력 1W 이하 규제에 만족하는 시스템을 생산할 수 있게 되었다.