

전해도금을 이용한 Sn-0.7wt%Cu 초미세 솔더 범프의 형성

Fabrication of fine Sn-0.7wt%Cu Solder Bump Formed by Electroplating

이기주*, 이희열*, 전지현*, 김인희**, 정재필*

* 서울시립대학교 신소재공학과

** (주)아이셀론

ABSTRACT 본 연구에서는 플립칩 범프를 형성하는 여러 가지 방법 중 전해도금을 이용하여 Sn-0.7wt%Cu 솔더 범프를 형성하고자 하였다. 전류밀도에 따른 전류 효율을 알아보기 위하여 전류밀도에 따른 실험적 증착 속도와 이론적 속도를 비교 분석하였다. 도금 두께는 FE-SEM(Field Emission Scanning Electron Microscope)을 이용하여 측정하였으며 최종적으로 $20\mu\text{m} \times 20\mu\text{m} \times 10\mu\text{m}$ 크기에 $50\mu\text{m}$ 피치를 가지는 straight wall 형 Sn-0.7wt%Cu 솔더 범프를 형성하고자 하였다.

1. 서 론

플립칩 범프를 형성하는 방법에는 진공 증착법, 페이스트, 볼, 무전해 도금 그리고 전해도금 방법과 같은 여러 가지 방법이 연구되고 있다. 이들 중 솔더 페이스트를 이용한 범프 형성 방법은 생산성이 높긴 하지만 솔더 플렉스의 사용으로 인하여 환경 문제가 대두되고 있으며 범프의 높이를 일정하게 맞출 수 없다는 단점을 가지고 있다¹⁾.

진공 증착 방법은 친환경적이지만 진공 장비의 사용으로 인해 공정비가 비싸 양산에 불리한 단점이 있다. 솔더 볼의 경우에는 플렉스를 사용하지 않는 초음파나 프라즈마²⁾를 이용하는 방법이 있지만 비교적 크기가 크고, 고가이며 작은 볼을 붙이는데 어려움이 있다. 무전해 도금은 화학 반응을 이용하여 증착하는 방법이기 때문에 일정한 두께의 범프를 형성 할 수 있으나 반응 속도가 느려 양산에 불리하다.

반면 전해 도금 방식은 낮은 가격에 대량 생산이 가능하고 사진공정을 통하여 아주 작은 범프의 형성도 가능하다. 균일하지 못한 조성의 솔더 범프를 형성하는 경향도 있지만 이는 전류밀도의 조절³⁾과 전해도금액 전해 도금액에 적절한 첨가제를 섞음으로써 해결할 수 있다.⁴⁾

2. 본 론

솔더 범프의 전해도금특성을 알아보기 위하여 p-type Si wafer 위에 UBM 층으로 Al/Cu/Ni/Au 박막을 각각 400nm/300nm/400nm/20nm로 전자빔 증착기(e-beam evaporator)를 이용하여 증착하였다. 이 위에 도금될 범프의 패턴을 제작하기 위하여 후막(thick film)에서도 좋은 종횡비(aspect ratio)와 steep slope를 갖는 AZ-series PR5)을 이용하여 두께 12μm를 증착하였다. 전해도금은 25°C에서 실시하였고, 음극과 양극간의 거리는 30mm로 하였다. 도금액은 적당한 속도로 교반 하였고, 전류밀도는 1~4A/dm²로 1A/dm² 씩 증가 시켜가며 실험 하였다. 도금된 범프의 외관은 FE-SEM(Field Emission Scanning Electron Microscope)으로 관찰하였다.

3. 결 론

Fig. 1.은 도금 시간을 10min으로 고정시켰을 때 전류밀도와 Sn-0.7wt%Cu 솔더의 도금속도의 관계를 이론적인 값과 실험을 통해 얻은 값을 비교하여 나타낸 그림이다. 솔더의 도금 되는 속도는 전류가 증가함에 따라 대체로 선형적으로 증가하는 것을 확인 할 수 있었다. 이론적으로는 전류밀도가 1A/dm² 증가 할 때마다 도금 속도도

약 $0.5\mu\text{m}/\text{min}$ 씩 증가해야 한다. 하지만 실제로는 전류가 $1\text{A}/\text{dm}^2$ 가했을 때에는 도금속도가 이론값 보다 적게 나왔다. 하지만 전류밀도가 $3\text{A}/\text{dm}^2$ 일 때 이론값과 거의 동일한 값이 나왔다. $4\text{A}/\text{dm}^2$ 이상의 전류 밀도에서는 PR의 높이 보다 높게 증착이 되어 straight wall이 아닌 mushroom type의 범프가 형성되었다.

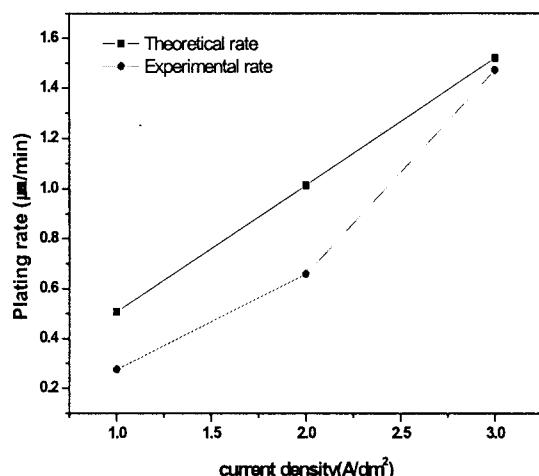
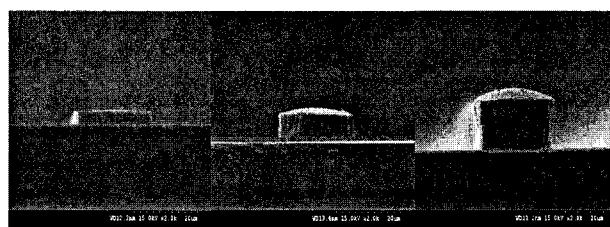


Fig. 1. Plating rate of Sn-Cu solder bump respect to current density at 10min

Fig. 2. 는 각각의 전류밀도에 따른 범프의 모습을 나타낸 그림이다. 그림과 같이 전류밀도가 증가함에 따라 도금층의 모양을 확인 할 수 있었다.



(a) $1\text{A}/\text{dm}^2$ (b) $2\text{A}/\text{dm}^2$ (c) $3\text{A}/\text{dm}^2$

Fig. 2. Shape of Sn-Cu solder bump respect to current density at 10min

이 실험결과를 통해 도금의 속도는 전류밀도가 $3\text{A}/\text{dm}^2$ 일 때 최적의 조건을 갖는다는 것을 알아냈다. 이를 토대로 전류밀도의 증가에 따른 도금층 두께를 예측 할 수 있었으며 크기 $20\mu\text{m} \times 20\mu\text{m} \times 10\mu\text{m}$ (H)의 straight wall 형상의 솔더

범프를 형성 할 수 있었다.

후기

본 연구는 2006년 산업자원부의 청정생산기술 개발사업((주)아이셀론) 연구비 지원에 의해 작성되었으며 연구비 지원에 감사드립니다.

참고문헌

- 1) J. Lau(ed.), "Flip Chip Technologies", McGraw Hill, New York (1996) p.25
- 2) S. M. Hong, J. P. Jung, and C. S. Kang, "Flux-free direct chip attachment of solder-bump flip chip by Ar + H plasma treatment," J. Electron. Mater., vol. 31, no. 10, pp.1104-1111, 2002
- 3) B. Djurforss and D. G. Ivey, "Microstructural characterization of pulsed electrodeposited Au/Sn alloy thin film", Materi. Sci. Eng. B (Switzerland), vol. B90, no. 3, pp. 309-320, 2002
- 4) G. Holmbom, J. A. Abys, H. K. Straschil, and M. Svensson, "Electrodeposition, growth morphology and melting characteristics of gold-tin eutectic alloys", "Plating Surface Finishing", pp.66-73, Apr. 1998.
- 5) Flip chip bumping Technology - Status and update, M. J. Wolf, Gunter Engelmann, Lothar Dietrich, Herbert Reichl, Nuclear Instruments & methodes in physics Research, 5, Dec 2003, pp1-6