

AC-PDP 어드레스 개선을 위한 Overlapped Scan Method 구현

권요규, 김태균, 이동호
경북대학교

Improvement of Address for Overlapped Scan Method in AC PDP

Oh-Kyu Kwon, Tae-Gyun Kim and Dong-Ho Lee
Kyungpook National University

Abstract - 본 논문에서는 AC-PDP내에서 고화질의 영상을 표현하고자한다. PDP구동방법중의 하나인 ADS방식을 보면 Reset, Address, Sustain의 세부분으로 나뉜다. 이 같은 ADS구동에 있어서 각 구간마다 제안된 시간을 이용한다. Reset구간에서는 각각의 Call을 균일하게하고, Address구간에서는 Call의 On/Off를 결정한다. Sustain구간 선택된 셀을 나타낸다. 이 같은 ADS방식에서 Addressing방법에서 Line-by-Line Scanning을 방법을 이용한다. 라인을 순차적으로 스캔함으로써 시간이 일정해진다. 라인의 순서를 홀수라인과 짝수라인으로 구분하여 각각의 라인에서 생기는 준비기간 동안 시간을 중복으로 사용함으로써 어드레스시간을 감소시킬 수 있다. 이를 구현하기 위해서 interlaced Line-by-Line Scanning을 이용한다.

1. 서 론

현재 상용화되어 있는 3전극 면방전 AC PDP의 구동기술은 ADS(Address Display Separated)구동기술이라고 한다. 그림1. 방식은 address기관과 유지방전을 하는 sustain기간이 분리되어 있으므로 회로 설계가 단순하고 동작 안정성이 높다. 그리고 PDP는 유지방전에 의한 on/off 표시만 가능하므로 유지방전 펄스의 개수로 화면의 밝기를 조정하고 1개의 화면을 8개의 부화면(Subfield)으로 나누고 각 부화면을 2ⁿ 에 해당하는 유지방전을 하게 된다. 그리고 각 부화면을 조합하여 계조를 표시하게 된다. 그러나, 어드레스 구간과 유지 방전 구간이 분리되어 있기 때문에 패널의 해상도가 증가하면 1화면의 구동시간 주 어드레스 방전하는 시간이 증가하여, 실제로 밝기를 표시하는 유지 방전 시간이 줄어들어 낮아지며 HDTV급 이상의 고해상도 패널에 ADS방식을 적용하기 위해서는 화면을 상하로 분할하여 동시에 구동하는 방식을 사용하고 있다. 그래서, 상하 분할 구동의 경우 데이터 구동회로의 수가 2배로 증가하여 가격 상승의 요인이 되며, 이 경우 수평해상도가 SXGA급을 초과하는 고해상도 패널을 구동할 수 없다. AWD(Address While display)구동방식은 전체 패널에 유지 방전 신호를 인가하여 방전이 계속되는 동안 유지 방전 신호를 인가하여 방전을 선택적으로 어드레스 하는 구동방식이다. AWD 방식은 어드레스 시간을 제외한 모든 시간동안 패널이 항상 방전하기 때문에 ADS 구동방식에 비해 휘도가 높은 장점이 있으나 어드레스 할 수 있는 횟수가 제한되어 고 해상도 패널의 구동이 어렵다. 그리고 구동 전압이 ADS구동방식보다 높고 구동회로 및 제어 신호가 복잡한 단점이 있다.

이러한 기존의 구동방식에서 가장 중요한 문제점은 저소비 전력 구동과 고휘도 구현, 구동 가능한 해상도의 증가이다. 이 중에서 고해상도 구동은 1 화면 표시 시간 중 어드레스 시간이 단축시키는 것이 중요한 문제이다. 그러나 어드레스 방전을 셀 내부에서 발행된 플라즈마가 안정화 될 때까지 전계를 유지해야 하기 때문에 데이터 폭을 일정 수준 이상 감소시킬 수 없는 문제를 가지고 있다[4]. 이런 문제를 해결하고, 어드레스 방전 시간을 확보하기 위해서 그림3. 와 같은 기존의 어드레스 시간을 유지하면서 어드레스 시간을 증첩시키는 방법을 이용한 구동을 제한한다.

본 논문에서는 고해상도 AC-PDP를 구동하면서 어드레스 시간을 감소시킬 수 있는 Overlapped Scan 구동방식을 제시하였다. 기존 어드레스 방식과 달리 전계를 유지하면서 어드레스 시간을 감소시켜 전체 Address구간을 단축 한다. 감소된 시간을 이용함으로써 Sustain구간의 펄스 계수를 증가시켜 늘어난 표시기간을 이용하여 휘도를 높일 수 있음을 제시한다.

계속되는 디스플레이 시장의 대형화와 고해상도 영상을 나타내는 방향으로 가고 있다. 이를 만족시키기 위한 PDP에서 단점을 극복 할 수 있는 방법을 보인다.

2. 본 론

2.1 ADS 구동에서 Conventional Scan 이용한 어드레스 구간

그림 1은 보편적으로 사용된 ADS 구동 파형을 나타내었다. 리셋구간(Reset Period)에서는 다음 부화면(Subfield)에 주는 영향을 최대한 억제하기 위하여 전화면 기입 방전과 전화면 소거방전을 통해서 전체 셀을 균일한 상태로 만들어준다. 이렇게 함으로써, 어드레스구간에 기입 오방전을 방지하여 안정된 어드레스 방전을 실현 할 수 있게 된다. 리셋구간은 Y전극과 X전극에서 약한 방전을 주로 이루어지며 약한방광을 하게되어 Background 휘도를 형성하게 된다. Background 휘도콘트라스트 비율에 영향을 미치게된다. 어드레스구간(Address Period)에서는 표시하고자 하는 셀에 대하여 순차적으로 선택하는 단계로서 on/off 셀을 결정한다. 어드레스

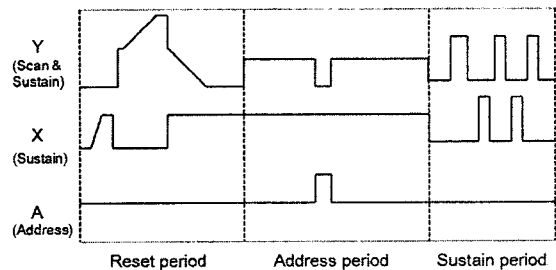


그림 1. ADS 구동 파형

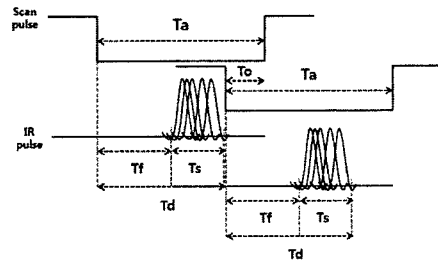


그림 2. Overlapped Scan 파형, Ta = scan width, Td = discharge time, Ts = statistical time, Tf = formative time, To = overlap time

구간에서는 Y전극과 A전극간에 강한방전으로 셀을 선택하게된다. 유지방전 구간(Sustain Period)에서는 어드레스구간에서 선택된 셀에 외부의 유지 펄스를 인가하여 유지방전을 지속시키는 단계로서 화면의 밝기와 관련된 구간이다. 유지방전은 Y전극과 X전극간에 강한방전으로 화면을 나타낸다. PDP에서 유지방전구간에 펄스계수가 밝기를 결정하는 가장 중요한 역할을 하면 밝기레벨을 표시하는 구간이다.

2.1.1 Overlapped Scan 어드레스 구간

그림 2는 Overlapped Scan 파형형을 나타내었다. 어드레스 방전은 Ta = scna width, Td = discharge time, Ts = statistical time, Tf = formative time으로 4종류의 분류할 수 있다. Overlapped Scan 어드레스 방법을 기존의 스캔 펄스폭은, 그대로 유지하면서 Tf time을 이용하여 어드레스 펄스폭을 증첩시켜서 사용하여 전체 어드레스 시간을 단축시키는 방법이다.

Conventional Scan에서 사용하는 Line-by-Line Scanning방법에서 interlaced Line-by-Line Scanning 방법을 구현하기 위해서 그림3.에서와 같이 홀수(Odd)라인과 짝수(Even)라인으로 구분하여 각각라인 단위로 중첩이 가능하도록 구분 할 수 있는 스캔IC을 각각 홀수스캔IC와 짝수스캔IC로 역할을 담당하는 구조를 가지는 회로를 설계하였다.

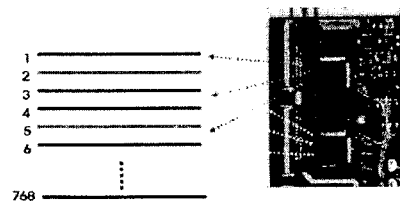


그림 3. interlaced Line-by-Line Scanning 방법

2.2 실험 및 결과

본 논문에서 실험환경을 살펴보면 현재 상용패널을 이용한 42인치 AC-PDP를 이용하고, 디지털구동을 위한 Altera사의 60만 게이트 20K600E 칩 두 개를 이용하고, 영상처리 영역과 PDP구동영역으로 각각 분리된 구조를 가진 디지털구동보드를 제작하였다. 데이터 정렬을 위한 메모리 64Mbyte(2Mx32) SDRAM을 FPGA에 각각 두 개씩 사용한다. Overlapped Scan을 위한 64bit Display Scan Driver를 이용한 스캔 보드를 그림3과 같이 제작하였다.

표 1. 테스트 패널 사양 및 실험

AC-PDP Module	
테스트 패널	42인치 칼라 AC-PDP
해상도	1024x768
유지방전 펄스 전압	180(V)
데이터 펄스 전압	50(v)
스캔 폭	1.5us

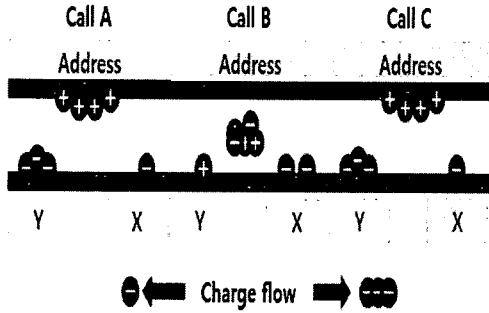


그림 4. 벽전하 흐름

Overlapped 스캔을 하였을 경우 전자의 흐름을 살펴보면 그림과 같다. 셀 A에서는 어드레스 방전이 일어나지 않고 셀 B에서 어드레스 방전이 일어났을 경우 전자의 흐름을 살펴보면 대부분의 전자는 셀 B에 있는 X전극에 쌓이게 되지만 X전극에 쌓이지 않은 일부 전자는 셀 A나 셀 C로 이동하게 된다. 이 때 셀A의 어드레스 전극과 X전극이 형성하는 전계의 크기보다, 셀C의 어드레스 전극과 Y전극이 생성하는 전계의 크기가 더 크기 때문에 전자는 셀A 보다 셀 C로 더 많이 이동하게 된다. 이렇게 되면 셀C에는 오버랩 스캔을 하지 않은 경우보다 셀 내부의 공간 전하가 더 많이 존재하기 때문에 어드레스 방전이 더 빨리 일어나게 되어 formative time이 줄어들게 된다. 이렇게 줄어든 formative time으로 인해 오버랩 스캔으로 인해 일어날수 있는 오방을 줄일 수 있다[3][4].

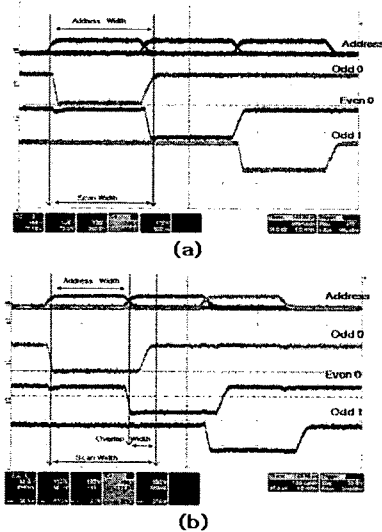
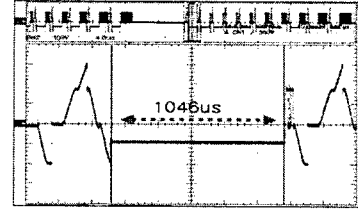
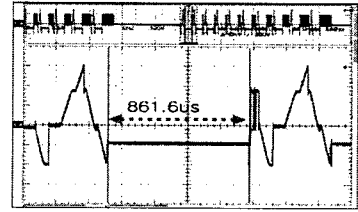


그림 5. 스캔 파형, (a) 기존파형, (b) Overlapped Scan 파형

기존 Scan 보다 Overlapped Scan을 할 경우 어드레싱 시간을 짧아진다. 그러므로 오방전을 발생시킬 수 있으나, 그림4에서 설명에서 formative time이 단축 되어서 방전의 안전성이 확보 되는 것을 알 수 있다. 그림5는 Overlapped Scan을 이용한 구동을 나타낸다. 그림6,7을 Overlapped Scan을 이용해서 감소시킨 시간을 Subfield 및 1 TV field 로 보여주고 있다.



(a)



(b)

그림 6. 어드레스 구간, (a) 기존파형, (b)Overlapped Scan 파형

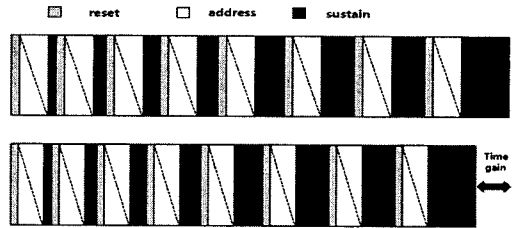
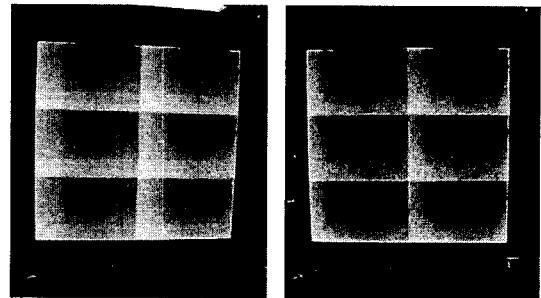


그림 7. 1TV Field 구간



(a)

(b)

그림 8. 결과 영상, (a) non-overlapped, (b)overlapped

3. 결 론

현재 ASD구동을 이용한 풀HD를 표현하기 위한 가장 큰 문제는 긴 어드레싱 시간이 문제이다. 이를 해결하기 위해서 고속 어드레싱 방법 중 하나인 어드레스 구간을 중첩시켜 사용하여 어드레스 시간을 단축 시켰다. 그림8의 결과 영상을 비교한 결과 오방전 없이 어드레스방전을 확인할 수 있었다. 안정적 어드레스방전을 위해서 200ns까지 Overlapped Scan을 함으로써 1라인의 어드레스시간을 1.3us로 감소시키는 효과를 볼 수 있었다. 감소된 시간동안 유지방전구간이 늘어남에 따라서 Contrast증가 시키는 효과와 풀HD를 나타내기 위한 1us시간으로 어드레스 가능성을 확인할 수 있었다.

[참 고 문 헌]

- [1] B.G. Cho et al, "New Cost-Effective Driving Method in ACPIasma Display Panel: An Approach to Single-Scan And Single-Sustain Method ", 2006.
- [2] G.S. Kim et al, "New Addressing Method Using Overlapping Scan Time of AC-PDP", IEEE, Vol. 52. NO.1, pp11~16, 2005.
- [3] S.H Kim et al, "A New Driving Waveform for Stable Address Discharge in an Alternating Current Plasma Display Panels", IEEE, Vol. 34. NO.3, pp966~972, 2006.
- [4] Y.W. Cho et al, "A New Driving Method for High Resolution AC PDP" 대한전자공학회, 제38권. 2001.