

방전가공기의 고전압 중첩회로 적용에 관한 연구

안은규, 박찬원
강원대학교 IT특성화대학 전기전자공학부

A Study on the High Voltage Superposition Circuit for Electrical Discharge Machine

Eun-Gyu An, Chan-Won Park
Dept. of Electrical and Electronics Eng, Kangwon National University

Abstract - DC 80[V]의 주 전원에서의 방전 가공은 가공 시 서보계의 헛팅상태가 자주 발생되기 때문에 방전상태가 불안정 하였다. 본 연구에서는 DC 300[V]의 보조 전원을 주 전원과 중첩한 결과, 방전 개시 전압이 높게 됨으로써 서보계의 헛팅상태가 감소하여 방전이 매우 안정하게 되어 가공 능률을 향상하였다.

로 제어가 비교적 용이하다.

그림 2는 전압이 주어진 후부터 방전이 발생하기까지의 상황을 표시하고 있다. 트랜지스터의 ON에 의해 극 사이에 전압이 주어지므로 곧 바로 방전이 발생하는 데는 제약을 받으므로, 불규칙적인 무부하 인가 시간이 경과한 후에 방전이 인가 시간이 나타나는 때는 전극의 절연성이 회복되었다는 것을 의미한다.

1. 서 론

방전 가공은 동, 흑연등과 같은 유연한 공구로 초경합금 등 가공하기 어려운 재질의 형상을 가공할 수 있는 것으로, 가공용 전극과 피 가공물 사이에 일어나는 방전의 작용으로 피 가공물 표면층을 제거하는 방법이다. 이러한 가공 방법은 1940년대에 소련의 라자렌코에 의해 발명된 현재의 방전 가공의 원형을 완성한 방식과 흡사하다. 초기에 캐패시터(Capacitor)의 충·방전회로는 가공속도가 느리고, 전극의 소모가 많은 점 등의 문제점이 제기되었고, 최근에는 트랜지스터(Transistor) 및 FET(Field Effect Transistor)에 의한 소자를 전류 통과 경로에 삽입하는 방법이 적용되면서 가공속도의 향상과 전극 소모가 적게 되는 전기 조건을 얻을 수 있기 때문에 트랜지스터 및 FET회로는 매우 유효하였으며, 방전 가공기술은 더욱 진보하게 되었다.

또한, 좋은 가공 성능을 얻기 위한 방전 전압이나 전류의 제어에도 트랜지스터 전원이 위력을 발휘하여 오늘날 방전가공의 발전을 보게 되었다.

그러나, 방전 가공에서 방전 효율을 저하시키고, 피 가공물에 치명적인 요인이 되는 아크(ARC) 때문에 근본적인 대책이 요구 되었다. 기존의 저전압 주 전원에서의 방전 간격은 좁게 형성되어 방전이 불안정 하게 되고, 칩(Chip)의 배출이 어려워졌으나, 고전압의 보조 전원을 저전압의 주 전원과 중첩하여 새로운 방전 가공 시스템을 구성하였다.

2. 본 론

2.1 방전 가공 전원

일반 공작 기계에서의 전기 에너지를 기계적인 힘으로 변환하여 직접 가공하는 것과는 달리, 방전 가공은 전기 에너지에 의한 방전 작용에 의해 피 가공물을 간접 가공한다.

트랜지스터 방전 회로의 구성은 크게 3가지로 분류한다.

- 1) 직류 전원 : 교류 입력을 변압기에서 입력을 낮춰 정류함으로써, DC 80[V] 정도의 직류 전원으로 변환된다.
- 2) 스위칭(Switching) 회로 : 직류 전원을 트랜지스터에 의해 스위칭을 행하여 펄스(Pulse)를 발생시키는 부분이다. μs 단위의 ON-OFF 제어가 필요하므로 고주파 고출력 트랜지스터가 사용된다.
- 3) 전류 제한 저항기 : 극간에 흐르는 전류의 피크(Peak)치(I_p)를 설정하는 저항기로써, 전류치는

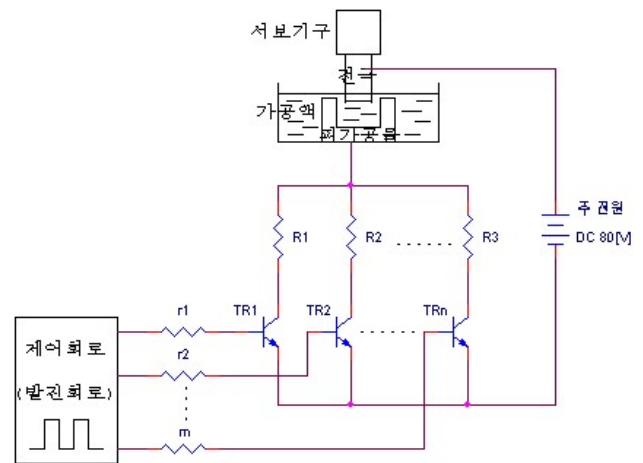
$$I_p = \frac{E_o - E_g}{R} \quad \text{----- (1)}$$

I_p : 전류의 피크치
 E_o : 직류 전원 전압
 E_g : 방전 전압
 R : 전류 제한 저항

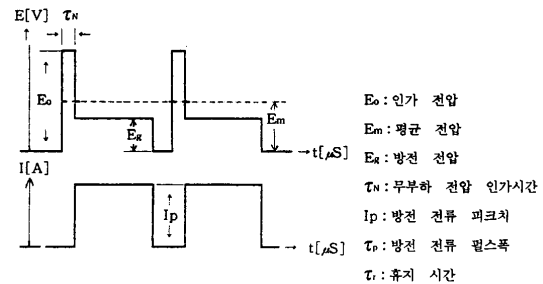
로 표시된다.

그림 1의 트랜지스터 전원은 DC 80[V] 전원으로로부터 저항에 의해 제한된 전류가 직접 방전 가공의 극 사이에 흐르는 방식이다.

트랜지스터 스위칭 소자로서의 성능을 충분히 갖추고 있으면, 방전 전류 피크치(I_p)는 직류 전원에서의 저항치(R_1, R_2, \dots, R_n)에 따라 정해지고, 펄스폭은 트랜지스터 ON, OFF의 시간 제어에 따라 정해지



〈그림 1〉 트랜지스터 전원의 원리



〈그림 2〉 방전 간격의 전압 전류 파형

방전 전류의 값은 다음과 같이 구할 수 있다.

$$I_p = \frac{E_o - E_g}{R} = \frac{E_o - E_g}{\frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n}} \quad \text{----- (2)}$$

E_g 값은 전극 재료의 조합에 따라 다르지만, 다음과 같이 나타낸다.

□ 피 가공물(-) : SK-5

□ 전극(+) : 동(20~25[V]), Gr(Graphite : 20~30[V])

E_g 는 일반적으로 방전 전류와 방전 간격이 작을 때 위에서 작은 쪽의 값을 취하지만, 실제 방전 가공에 있어서는 25[V], 저항값 R이 1[Ω]이라면 방전 전류(I_p)는 55[A]가 된다. 실제 가공 전원은 R_1, R_2, \dots, R_n 의 저항을 적당히 분할하여 작은 전류에서 큰 전류까지 설정 할 수 있도록 설계하였다.

트랜지스터 전원의 특징은 충격계수(D : Duty Factor)를 높임으로써, 방전 능력이 높은 가공을 행함과 동시에 전극의 저소모 가공을 행할 수 있다. 충격계수는 다음과 같이 구한다.

$$D = \frac{\tau_p}{\tau_p + \tau_r + \tau_N} \quad (3)$$

τ_p : 방전 전류 펄스 폭
 τ_r : 휴지시간
 τ_N : 무부하 전압 인가시간

τ_p 는 통상 2[μ s]에서 5000[μ s]까지 방전 전류 펄스 폭을 조정할 수 있고, 시간이 긴 경우에는 황삭 가공 또는 저소모 가공을 행할 수 있고, 시간이 짧은 경우에는 사상 가공이 행하여진다.

τ_r 은 휴지시간으로 가공이 방전의 집중이나 단락에 의한 불안정이 생기지 않도록 제한하고 가급적 짧은 쪽이 좋다. 통상적으로는 τ_p 와 동일하지만, τ_p 보다 짧게 설정해도 가공은 안정하다.

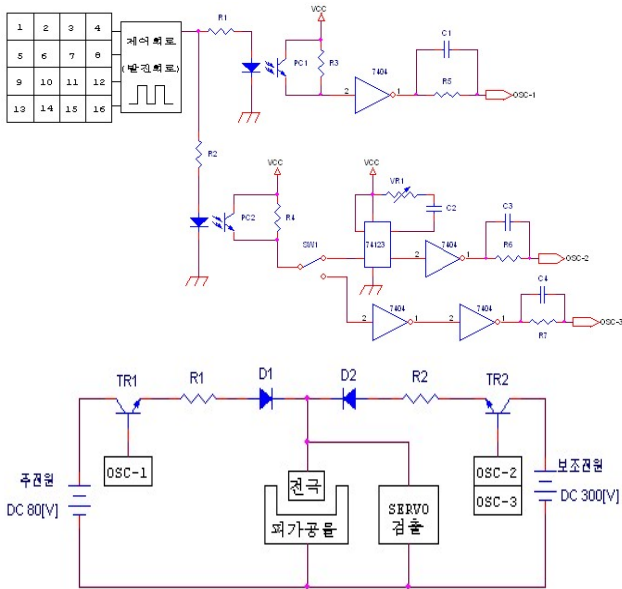
τ_N 은 무부하 전압 인가시간으로 τ_r 과 같이 평균 전압을 결정하는 것으로서의 의미가 있으므로 휴지시간 τ_r 이 짧게 되면 τ_N 은 짧게 된다.

평균 전압을 일정하게 가공하는 경우는 휴지시간 폭 τ_r 이 짧게 될 때는 평균 전압이 증가하는 경향과는 반대로 되고 가공상은 극간 거리를 짧게 하는 쪽으로 서보 기구가 동작하여 결국에는 무부하 전압 인가 시간 τ_N 이 짧게 된다. 결국 τ_r 을 짧게 설정하므로 τ_N 도 짧아지고 50~90[%]정도의 높은 충격계수 D가 얻어진다.

2.2 고전압 증첩회로

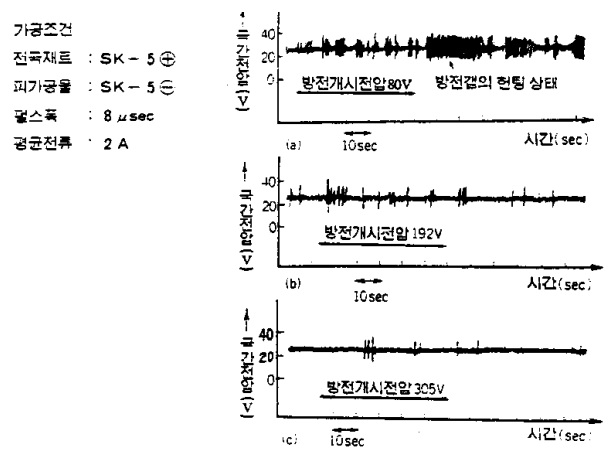
그림 3은 고 전압 증첩회로이다.

저 전압의 주 전원과 고 전압의 보조전원을 증첩시켜서 방전 개시 전압을 높게 하였다. 스위칭 회로에 펄스 폭, 휴지시간을 지령하는 발진회로, 극간의 상태를 검출하여 가공 틱세의 폭을 제어하는 서보(Servo)회로나 휴지시간을 늘려서 아크를 방지하는 회로 등으로 구성된다. 방전 전류는 주 회로(DC 80V)로부터 스위칭 트랜지스터의 TR₁을 통과시켜 극간에 주어지고, 방전 개시 전압의 제어는 보조회로(DC 300V)와 트랜지스터의 TR₂에 의해 행해진다. TR₂를 ON으로 하면 극간에 고전압이 인가되지만, 저항 R₂는 매우 크게 하기 때문에 방전이 발생해도 방전저류가 거의 흐르지 않는다. 단지 방전 시 넓은 틱세에서 극간의 절연 파괴를 유도할 뿐이다.



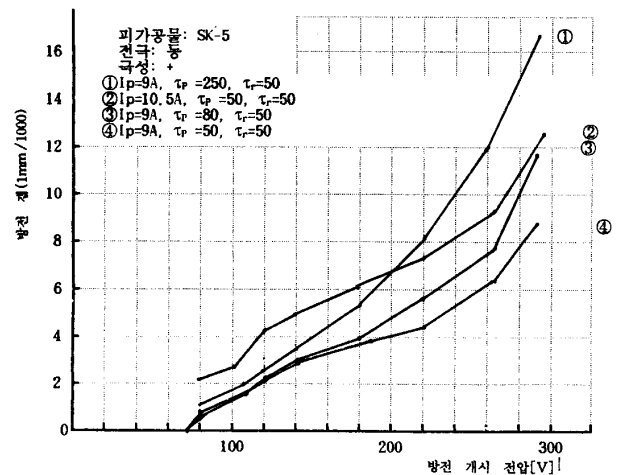
〈그림 3〉 고 전압 증첩 회로의 원리

극간 인가하는 방전 개시 전압에 대한 가공의 안정도에 영향을 미치는가를 나타낸 것이 그림 4이다. (a)에서의 경우는 전압 80[V]에서 동대동인 가공의 서보계가 헛팅(hunting) 상태가 되기 때문에 단락이 빈번히 발생하여 불안정하다. 방전 개시 전압을 높인 (b), (c)에 있어서는 전압이 높게 될과 동시에 헛팅상태가 감소하고, 특히 300[V]정도의 (c)에서는 가공이 매우 안정하게 된다. 따라서 방전 개시 전압을 높이는 것이 가공의 안정도에 크게 기여한다.



〈그림 4〉 방전 개시 전압에 대한 가공의 안정도

방전 개시 전압과 방전 갭(Gap)과의 관계를 그림 5에 나타내었다. 방전 갭은 방전 개시 전압이 100[V] 증가 시에 약 4~5[μ m]정도의 증가가 있다.



〈그림 5〉 방전 간격과 방전 개시 전압과의 관계

3. 결 론

저 전압의 주 전원에서의 방전 가공은 서보계의 헛팅상태가 되기 때문에 극간의 단락이 빈번히 발생하여 가공이 불안정 하였다.

본 연구에서는 고 전압의 보조 전원을 저 전압의 주 전원과 증첩한 결과, 방전 개시 전압이 높게 됨으로써 서보계의 헛팅상태가 감소하고 가공이 매우 안정하게 되어 가공 능력을 향상 시켰다. 가공 전류가 크게 되면 효과가 거의 없고, 오히려 악화되는 경향이 있으므로 스위치를 삽입하여 높은 가공전류 시 주 전원으로 선택하거나, OSC-2의 선택을 할 수 있도록 하여 전극 재료의 종류, 가공전류의 크기 등에 따라 적절히 스위치를 부가하여 가공 능력을 향상 시켰다.

[참 고 문 헌]

- [1] 井上潔, “新しい金屬 加工法”, Japax, 1987
- [2] 井上潔, “放電 加工의 原理”, 技多利, 1987
- [3] 廉永夏, “最新 機械 工作法”, 東明社, 1986
- [4] 李根植, “電力 制御 回路 設計”, 技電 硏究社, 1992
- [5] 編輯部, “Mechatronics 制御 技術”, 世和, 1988
- [6] 노기홍외 5인, “TTL 應用·實務”, 電子技術社, 1983
- [7] 編輯部, “센서와 周邊 回路”, 世和, 1988