

인위적으로 발생시킨 과도 전자파에 노출된 CMOS와 TTL IC의 오동작 및 파괴 특성

홍주일, 황선목, 한승문, 허창수
인하대학교

Breakdown and Destruction Characteristics of the CMOS and TTL ICs by Artificial Electromagnetic Waves

Joo-il Hong, Sun-mook Hwang, Seung-mook Han, Chang-su Huh
Inha University

Abstract - In this paper the influence of CMOS- and TTL-technology on the breakdown and destruction effects by artificial electromagnetic waves is determined. Different electronic devices(3 CMOS & 5 TTL) were exposed to high amplitude electromagnetic waves. CMOS ICs were occurred only destruction below the max electric field and TTL ICs were occurred breakdown and destruction below the max electric field. The SEM analysis of the destruction devices showed onchipwire and bondwire destruction like melting due to thermal effect. The test results are applied to the data which understand electromagnetic wave effects of electronic equipments.

시험에 사용된 반도체 소자는 범용 CMOS와 TTL 기반 기술의 플라 스틱 DIP형의 AND 논리 소자를 사용하였고, 제조 기술에 따라 분류하 여 각각에 대한 피해를 조사하였으며, 표 1에 CMOS와 TTL IC의 Part Code를 나타내었다.

인위적으로 발생시킨 과도 전자파에 노출된 CMOS와 TTL IC의 피해 효과를 확인하기 위해 LED 구동 회로를 구성하여 육안 식별이 가능하 게 하였으며, 그림 1에 구성된 실험 장치 개략도를 나타내었다. 전자파 에 의해 파괴되어진 반도체 소자는 내부 칩 상태 변화 관찰을 위해 몰 당되어 있는 반도체 표면을 제거하는 디캡(decap) 과정을 거친 후 SEM 을 사용하여 내부 칩의 상태 변화를 관찰함으로써 파괴 현상을 분석하 였다.

1. 서 론

오늘날 반도체 기술이 발달함에 따라서 반도체 소자의 집합 깊이, 산 화막의 두께, 트랜지스터의 길이 등이 작아지면서 더욱 소형화 및 경량 화 되어지고 경제성, 고성능화 및 고속화가 실현되었다. 그러나 이러한 발전은 반도체 소자로 구성되는 전자기가 사회 각 분야에 보급됨에 따라 전자파 밀도를 증가시키고, 미소한 전자파에 의해 반도체 소자의 일시적인 오동작 및 영구적인 파괴와 같은 장애를 유발시켜 전자기가 원래의 목표대로 동작하지 못하는 문제점들을 야기시켰다. 특히 뇌씨지 나 정전기 및 과도 전자파에 의한 반도체 소자의 피해는 의료 기기 및 항공기에서 손상으로 인한 치명적인 인명 피해를 초래할 수 있을 뿐 만 아니라 생산 공정에서 사용되는 전자기의 손상으로 인한 시스템의 정지는 막대한 물질적 손상을 초래 할 수 있다. 따라서 전자기의 피해 를 줄이기 위해 보호 설비가 필요하며, 따라서 대부분의 전자기들은 금속의 합체로 둘러싸여 외부 전자파로부터 보호되어있다. 그러나 전자 기기를 구동시키기 위해 설치된 선로에 과도 전자파가 유기되어 내부 시스템에 영향을 미칠 수 있으며, 전자기의 내부 열 방출을 위해 설계 된 합체의 개방된 영역에 전자파가 침투되어 전자기에 영향을 미칠 가능성이 있다. 또한 이와 같은 영향이 적다하더라도 전자기가 경량화 에 따른 소형화 되면서 반도체 소자들이 밀집되어 구성된 전자기는 전자파 밀집도의 증가에 따른 미소 전자파에 영향을 받는 등 문제점이 있다. 따라서 이러한 문제점들이 어떠한 메카니즘에 의해 일어나는지 이 해하고, 이러한 문제점을 해결하기 위한 노력이 필요하다[1-5].

이 연구에서는 주파수뿐만 아니라 전자계가 높은 인위적인 전자파 환 경에서 반도체 소자의 피해효과를 분석한 것이다. 인위적으로 발생된 전 자파의 발진주파수는 2.45 GHz이며, 정격 출력이 0~1,000 W로 제어가 가능한 마그네트론을 사용하였다. 시험에 사용된 반도체 소자는 범용 COMS IC와 TTL IC를 사용하였다. 전자파에 의해 오동작 및 파괴된 CMOS와 TTL IC의 피해를 조사하였고, 실험을 통하여 파괴된 반도체 소자의 내부 칩 상태를 전자주사현미경(Scanning electron microscope : SEM)을 사용하여 파괴 현상을 분석하였다. 이러한 실험 결과는 전자파 에 의한 반도체 소자의 피해 효과를 이해하는 기초 자료가 될 것으로 예상된다.

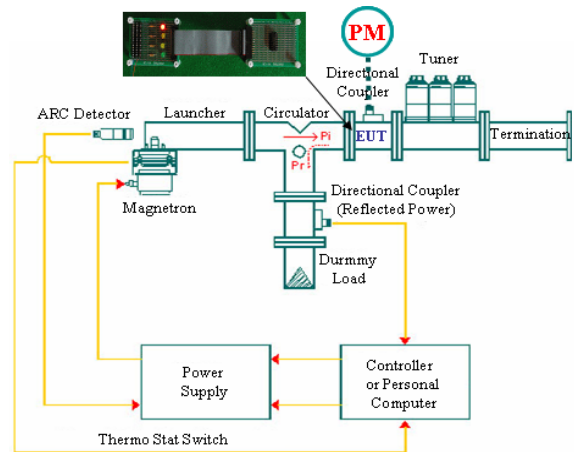
2. 본 론

2.1 실험 방법

인위적인 전자파 환경에서 반도체 소자의 피해를 조사하기 위해 주파 수가 높고, 출력 제어가 용이한 마그네트론을 사용하였다. 마그네트론으 로부터 발생되는 전자파의 발진 주파수는 2.45 GHz이며, 정격 고주파 출력은 0~1,000 W까지 조절이 가능한 High frequency power generator를 사용하였다. 이렇게 마그네트론으로부터 발생되는 전자파는 규격화된 WR-340 구형 도파관을 따라 전달되어 반도체 소자에 5초간 방사되었다. 도파관내 전자파의 세기는 Directional coupler의 probe로 전자파가 전달되어 유기되는 전자파량을 Power meter로 측정하였고, 측 정 probe 아래에 반도체 소자가 위치하도록 하였다.

<표 1> 제조 기술에 따른 시험에 사용된 샘플의 분류 및 Part code

CMOS Technology	High Speed CMOS	SN74HCT08N
	TTL-compatible (HCT)	
	High Speed CMOS (HC)	SN74HC08N
TTL Technology	Advanced CMOS (AC)	SN74AC08N
	Low power schottky(LS)	SN74LS08N
	Advanced schottky(AS)	SN74AS08N
	Advanced low power schottky (ALS)	SN74ALS08N
	Schottky(S)	SN74S08N
	Fairchild advanced schottky(F)	74F08N



<그림 1> Test setup

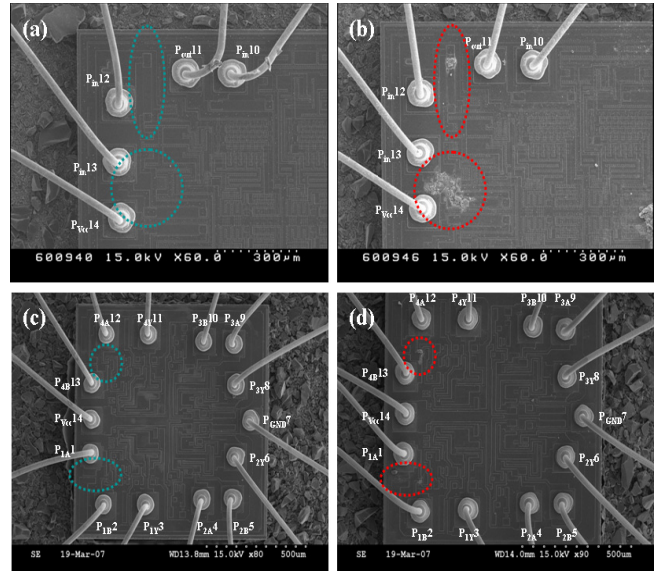
2.2 실험 결과 및 고찰

각각의 CMOS와 TTL 기반 기술의 SN74**08N 소자들은 4개의 AND 게이트로 이루어져 있으며, 이들은 또한 각각 2개의 입력과 1개의 출력 을 가지고 있다. 각각의 AND 소자들은 입력이 모두 High 일 때 출력이 High가 되어 이 연구와 같이 LED 구동 회로를 구성하였을 경우 LED 의 불이 켜지게 된다. LED 구동 회로가 동작시 인위적으로 발생된 전 자파에 노출된 반도체 소자는 입력이 모두 High 일 경우 점등되어 있는 LED가 점멸하거나 소등된 후 리셋을 통하여 정상 동작을 하는 것과 같 은 본래의 목적과 다르게 동작하는 모든 경우를 오동작으로 판정하였고, 입력이 모두 High 일 경우 점등되어 있는 LED가 소등되고 리셋 후 계 속 소등 상태를 유지하는 연구적으로 정상 동작을 하지 못하는 경우와 같은 현상을 파괴로 판정하였다.

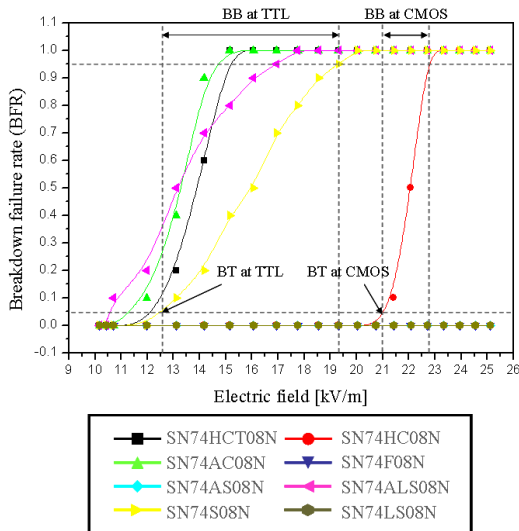
그림 2와 그림 3은 인위적으로 발생된 전자파에 노출된 CMOS와 TTL 기반 기술의 반도체 소자의 오동작 및 파괴 결과를 나타낸 것이다. CMOS 반도체 소자의 경우 오동작이 발생했으나 도파관내 최대 전계강도 23.94 kV/m 이하에서 파괴 현상은 발생하지 않았다. 그러나 TTL 반도체 소자의 경우 SN74ALS08N과 SN74S08N에서 오동작 현상이 나타났으며, 그 외 반도체 소자들에서는 오동작 현상 없이 모두 파괴 현상이 관찰되었다. 어떤 특정한 전계 강도 범위에서 각각의 CMOS와 TTL 반도체 소자의 오동작과 파괴가 나타나는 최대 및 최소 전계 강도 범위인 breakdown bandwidth(BB)와 destruction bandwidth(DB) 사이에서 오동작과 파괴 현상은 random하게 발생하므로 오동작 및 파괴 확률을 조사하여 정량적인 결과를 얻기는 어려웠다. 또한 몇몇 반도체 소자는 오동작 및 파괴 전계강도가 현저히 낮았다. 이는 반도체 소자가 상용되기 위해 실시하는 적합성 평가로 인해 비록 반도체 소자가 평가에서 합격하여 기능이 정상이라 하더라도 이미 내성이 취약한 상태로 상용화되었기 때문인 것으로 사료된다[3-5].

그림 4는 인위적으로 발생된 전자파에 의한 CMOS와 TTL 반도체 소자의 전형적인 손상을 보여주고 있으며, 대부분의 파괴는 어떤 특정한 곳에서 발생하는데 전원이 인가되는 Vcc와 GND에서 이러한 손상이 명백히 나타난다. 이렇게 파괴된 반도체 소자의 칩 상태를 관찰하는 것은 어려웠는데 이것은 칩 위의 onchipwire가 녹거나 bondwire 또는 bondwire를 지지하는 bondpad가 녹으면서 칩 주위에 물딩 되어있는 재료에 영향을 주어 금속과 고분자 물질의 융합된 형태로 칩 위에 부착되어 반도체 표면의 제거를 어렵게 만들 때문이다.

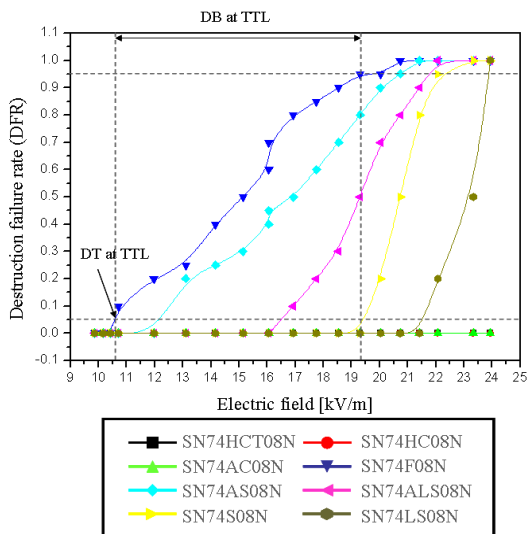
반도체 소자 내부 칩의 onchipwire와 bondwire의 파괴는 재료의 녹는 형태로 발생하는데 이러한 현상은 반도체 소자의 내부 칩 위의 교차점에 매우 높은 전계가 집중되어 금속선은 수 ns 시간에 수백 K의 온도로 상승하여 금속이 녹는 열적 파괴에 도달하기 때문이다[5].



〈그림 4〉 CMOS와 TTL IC의 손상
(a) SN74HC08N 손상전 (b) SN74HC08N 손상후
(c) SN74S08N 손상전 (d) SN74S08N 손상후



〈그림 2〉 CMOS와 TTL IC의 BFR 특성



〈그림 3〉 CMOS와 TTL IC의 DFR 특성

감사의 글

본 연구는 방위사업청과 국방과학연구소 지원에 의한 연구결과입니다.

3. 결 론

이 논문에서는 많은 반도체 소자 중에서 CMOS와 TTL을 기반 기술로 하는 AND gate 반도체 소자를 대상으로 마그네트론으로부터 인위적으로 발생된 전자파에 의한 피해를 조사한 것이다.

1. 실험에 사용된 3가지의 CMOS IC는 전자파에 의해 도파관내 발생되는 최대 전계강도 23.94 kV/m 이하에서 오동작이 발생하였으나 TTL IC의 경우 ALS와 S로 만들어진 IC에서만 오동작이 발생하였다.
2. 최대 전계강도 이하에서 실험에 사용된 3가지의 CMOS IC에서는 파괴 현상을 관찰할 수 없었으나 실험에 사용된 5가지의 TTL IC에서는 각기 다른 전계강도에서 모두 파괴 현상이 관찰되었다.
3. 전자파에 의해 영구적으로 파괴된 반도체 소자의 물딩되어있는 표면을 제거하고 내부 칩 상태를 SEM으로 관찰한 결과, CMOS와 TTL 기반기술의 대다수 반도체 소자들은 Vcc와 GND 부근에서 onchipwire가 녹는 손상과 bondpad 및 bondwire가 녹는 심각한 손상을 확인할 수 있었다. 그러나 소수의 파괴된 반도체 소자에서 칩 표면에서 관찰할 수 있는 onchipwire나 bondwire가 녹는 손상을 관찰할 수 없었다. 이는 에너지가 낮은 전자파에 의해 반도체 소자는 칩 내부 벌크에서 최초 파괴가 발생하기 때문으로 사료되며, 이를 위해 벌크에 대한 손상 여부를 관찰할 필요가 있다.

[참 고 문 헌]

- [1] E. A. Amerasekera, D. S. Campbell, "Failure Mechanisms in Semiconductor Devices", John Wiley & Sons, 1987.
- [2] Clayborne D. Taylor, D. V. Giri, "High-Power Microwave Systems and Effects", Taylor & Francis, Washington D. C., 1994.
- [3] M. Camp, H. Garbe, D. Nitsch, "Influence of the Technology on the Destruction Effects of Semiconductors by Impact of EMP and UWB Pulses", Electromagnetic Compatibility, 2002 IEEE International Symposium on, Vol. 1, pp. 87-92, 19-23 Aug., 2002.
- [4] D. Nitsch, M. Camp, F. Sabath, H. Ter, J. L., H. Garbe, "Susceptibility of Some Electronic Equipment to HPEM Threats", Electromagnetic Compatibility, IEEE Transactions on, Vol. 46, No. 3, pp. 380-389, Aug., 2004.
- [5] S. Korte, M. Camp, H. Garbe, "Hardware and Software Simulation of Transient Pulse Impact on Integrated Circuits", Electromagnetic Compatibility, 2005 IEEE International Symposium on, Vol. 2, pp. 489-494, 8-12 Aug., 2005.