

PV Array 출력리플 저감을 위한 계통연계형 태양광 인버터에 관한 연구

김희중, 정용호, 이기수, 전영수
LS산전 중앙연구소 전력전자연구단

Study on the Grid-connected Photovoltaic Power System for Reducing Ripples of the PV Array Output

H.J.Kim, Y.H.Chung, K.S.Lee, Y.S.Jon

Abstract - In the PV power system, output of the PV array must contain inherent ripples due to the single-phase inverter. So, the function of maximum power point tracking to increase the output efficiency of PV system is degraded. Therefore, to overcome this problem, this paper presents a control strategy for the reducing ripples of the PV array output in grid-connected photovoltaic power system.

The proposed control system consists of two loops; the maximum power point tracking loop using the perturbation and observation method is used to calculate the reference solar array terminal voltage(Vref) for reducing ripples of the PV array output and the PI control loop is used to regulate the solar array output voltage according to the Vref.

The performance of proposing control strategy is analyzed by means of the PSCAD/EMTDC simulation and experiment. As a result, we may obtain the high performance of the proposed control strategy.

1. 서 론

최근 화석에너지의 점진적인 고갈과 환경문제 등의 이유로 인해 신·재생에너지에 대한 사회적 관심과 이해가 급속도로 확산되어지고 있다. 이와 같은 신·재생에너지의 일환으로 각광받고 있는 태양에너지는 환경에대한 오염이 적으며, 에너지원 또한 무한하기 때문에 대체에너지로서 많은 관심과 연구가 진행되어 왔다.

일반적인 태양광 시스템은 태양에너지를 전기에너지로 바꾸어주는 태양전지 어레이와 태양전지 어레이로부터 발생한 직류 전력을 교류 전력으로 바꾸어주는 PCU로 구성되어 있으며, 낮 시간 동안에 변동하는 일사량으로부터 최대의 전력을 생산하기 위해 PCU는 항상 최대 전력점에서 운전하도록 제어된다. 그러나 단상 인버터로 구성된 태양광 시스템의 경우 태양전지 어레이 출력단에 항상 고유한 리플이 존재하게 되며, 이는 태양광 시스템의 전체적인 출력 효율을 감소시키게 된다[1][2][3][4].

이를 해결하기 위해 기존에는 태양전지 어레이 출력단에 비교적 큰 커패시터를 두어 리플을 감소시켰으나, 이는 시스템 비용의 증가 및 제품의 소형·경량화에 적잖은 제약을 주게 된다[5].

본 논문에서는 이러한 태양전지 어레이의 출력단 리플을 감소하기 위한 제어방식을 제안하였으며, PSCAD/EMTDC와 실험을 통하여 이를 증명하였다.

2. 본 론

2.1 태양전지 어레이 출력단 리플

태양전지 출력단 리플은 커패시터 C1에 흐르는 전류파형으로부터 구할 수 있으며, 커패시터와 전하량의 변화분에 대한 곱은 식(1)과 같이 표현할 수 있다.

$$C_1 \Delta Q_1 = \frac{T \Delta i_L}{8} \quad (1)$$

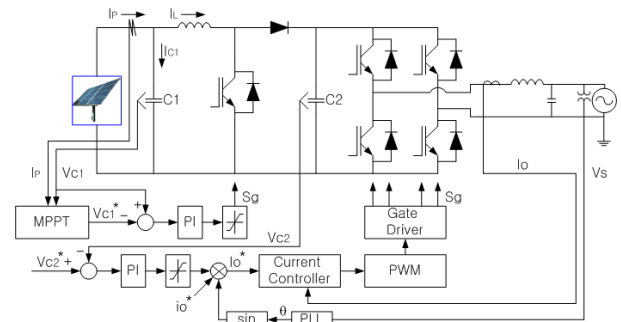
리플율은 다음 식(2)로 정의할 수 있으며, 이에 근거해 일반적으로 태양전지 어레이의 출력 리플이 크지 않도록 커패시터의 크기를 적절히 산정하게 된다.

$$\frac{\Delta V_{C1}}{V_{C1}} = \frac{DV_{C1}}{8LC_1f^2} \quad (2)$$

2.2 제어시스템 설계

태양광 시스템에서 태양전지로부터 최대출력을 얻기 위해서는 일사량과 위온도 등의 환경 조건에 따라 태양전지의 출력전압을 조절해야 한다. 그러므로 태양광 시스템의 DC/DC 컨버터는 컨버터 출력전압이 아닌 컨버터 입력전압이 제어 대상이 된다.

본 논문에서는 이러한 DC/DC 컨버터의 최대출력점 추종을 위한 태양전지 어레이의 기준전압에 PI제어기를 두어 출력단 리플저감을 위한 기능을 추가하였다. 그림 1은 본 논문에서 제안한 태양전지 어레이 출력단 리플 저감을 위한 제어 블록도를 보여준다.



<그림 1> 제어 블록도

그림 1에서 태양전지 어레이의 출력단을 등가화시켜 식으로 표현하면 다음과 같이 나타낼 수 있다.

$$C_1 \frac{dV_{C1}}{dt} = -i_L + i_P \quad (3)$$

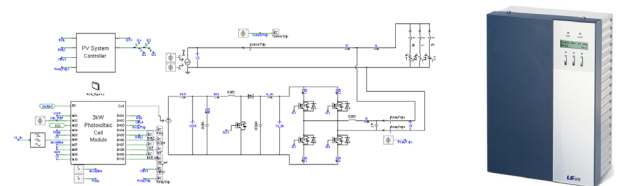
태양전지는 전류원의 특성을 가지고 있기 때문에, 실제로 태양전지의 출력전류는 일사량이나 온도의 영향을 받아 변동 하지만 이러한 변동속도 보다는 시스템의 제어 속도가 충분히 빠르므로 일사량에 의한 변동은 무시하면 시스템은 적분기로 모델링된다.

$$G(s) = \frac{1}{sC_1} \quad (4)$$

태양전지 어레이의 출력전압을 제어하기 위해 PI제어기를 사용하면, 페루프 전달함수는 다음과 같다.

$$\frac{V_{C1}}{V_{C1}^*} = \frac{k_{P1}s + k_{I1}}{C_1s^2 + k_{P1}s + k_{I1}} \quad (5)$$

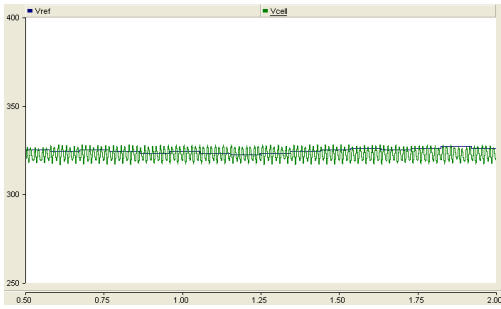
2.3 시뮬레이션 및 실험



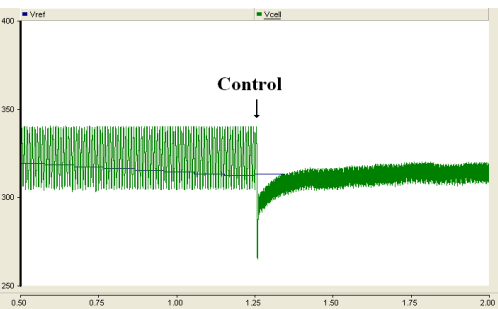
<그림 2> 시뮬레이션 모델과 3kW 태양광 인버터

본 논문에서 제시한 제어방식의 타당성을 검증하기 위해 PSCAD/EMTDC를 이용한 시뮬레이션과 3kW 태양광 인버터를 이용한 실험을 실시하였다. 그림 2는 태양전지 어레이와 DC/DC컨버터, DC/AC인버터, 제어블록으로 구성되어있는 PSCAD/EMTDC 시뮬레이션 모델과 3kW 태양광 인버터를 보여주고 있다.

그림 3은 시뮬레이션 결과를 보여준다. 그림 3(a)는 태양전지 어레이 출력단에 비교적 큰 용량의 4400uF 커패시터를 두어 MPPT제어를 수행한 결과를 보여준다. 이 경우에 출력단 전압리플률은 약 3.3%를 나타내었다. 그림 3(b)는 4400uF 대신 150uF의 커패시터로 교체한 경우의 결과를 보여준다. 1.25초까지는 커패시터가 비교적 작게 설정되었기 때문에 MPPT만 수행하였을 경우 리플률이 약 10.2%를 나타낸다. 그러나 1.25초 이후 제어를 투입하게 되면 태양전지 어레이 출력전압이 기준 전압을 추종함과 동시에 리플률이 약 3.5%까지 줄어드는 것을 확인할 수 있다.



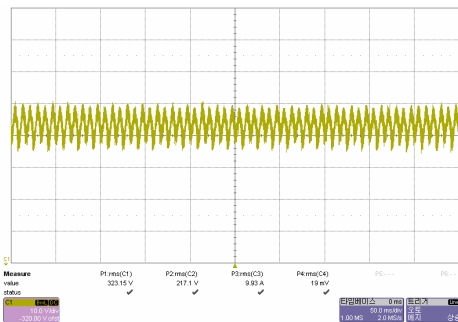
(a) 4400uF



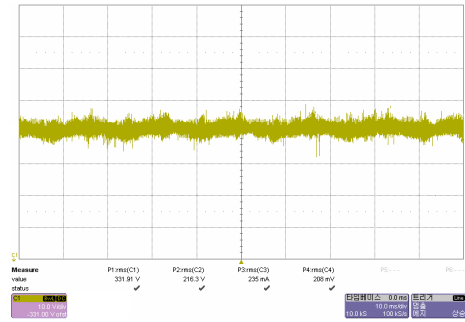
(b) 150uF

<그림 3> 시뮬레이션 결과

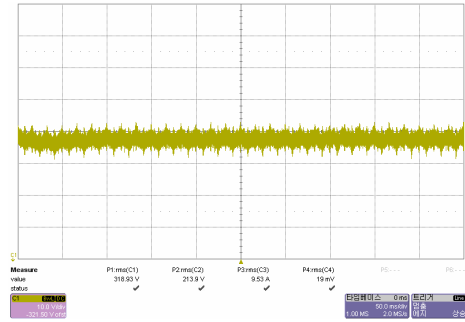
그림 4는 실험결과를 보여준다. 그림 4(a)는 태양전지 어레이 출력단에 150uF의 커패시터를 두었을 경우의 전압파형을 보여주고 있으며, 전압 리플률은 약 4.3%를 보인다. 그림 4(b)는 4400uF 커패시터로 교체 후의 전압 리플률을 보여주고 있으며, 약 1.6%로 감소한 것을 확인할 수 있다. 그림 7(c)는 커패시터를 150uF로 둔 상태에서 제안된 전압제어를 수행하였을 경우의 전압파형을 보여준다. 실험결과에서 커패시터를 4400uF로 두었을 경우와 거의 유사한 약 1.6%의 전압리플이 발생하는 것을 확인할 수 있다.



(a) 150uF (전압제어 없음)



(b) 4400uF (전압제어 없음)



(c) 150uF (전압제어)

<그림 4> 실험결과

3. 결 론

본 논문에서는 태양광 시스템의 효율저하의 한 가지 원인으로 작용하는 태양전지 어레이 출력단 전압리플을 저감하기 위한 제어기법을 제시하였다. 제시된 제어기법은 기존의 MPPT 출력단에 PI제어기를 두어 최대전력점 추종 및 전압리플 감소를 위해 DC/DC 컨버터의 시비율을 조절하게 된다. 본 제어기법은 PSCAD/EMTDC를 이용해 타당성을 검증하였으며, 실험을 통해 입증하였다. 제안된 제어기법을 태양광 시스템에 적용할 경우 시스템의 효율 향상에 기여할 것을 기대된다.

[참 고 문 헌]

- [1] C.Hua, J.Lin and C.Chen, "Implementaion of a DSP-Controlled Photovoltaic System with Peak Power Tracking" Trans. of IEEE on Industrial Elec., vol 45, no 1, pp.99-107, 1998.
- [2] Kasa.N, Iida.T, Majumdar. G, "Robust control for maximum power point tracking in photovoltaic power system" Power Conversion Conference, 2002. PCC Osaka 2002. Proceedings of the Volume 2, 2-5 April 2002. pp. 827-832 vol.2
- [3] Matsui.M, Kitano.T,Dehong Xu, "A simple maximum photovoltaic power tracking technique utilizing system inherent limit cycle phenomena" Industry Application Conference, 2003. 38th IAS Annual Meeting. Conference Record of the Volume 3, 12-16 Oct. 2003 pp.2041-2047 vol.3
- [4] N.Kasa, T.Iida, H.Iwamoto, "Maximum Power Point Tracking with Capacitor Identifier for Photovoltaic Power System" IEE Proceedings Electric Power Application, Vol.147, No.6, pp.497-502, 2000.
- [5] H.Yongji, L.Deheng, "A new method for optimal output of a solar cell array" in Proc. IEEE Int. Symp. Industrial Electronics, 1992, vol. 1, pp.456-459