

L-band 30-MW 클라이스트론용 고출력 펄스 트랜스포머의 파라미터 평가

장성덕^{a)b)}, 손윤규^{a)}, 권세진^{a)}, 오중석^{a)}, 김상훈^{b)}, 양해룡^{b)}, 문성익^{b)}, 권봉환^{b)}, 조우현^{b)}, 남궁 원^{b)}
가속기연구소^{a)}, 포항공과대학교^{b)}

Parameter Evaluation of High-Power Pulse Transformer for L-Band 30-MW Klystron*

^{a)b)}S. D. Jang, ^{a)}Y. G. Son, ^{a)}S. J. Kwon, ^{a)}J. S. Oh, ^{b)}S. H. Kim, ^{b)}H. R. Yang, ^{b)}S. I. Moon,
^{b)}B. H. Kwon, ^{b)}M. H. Cho, and ^{b)}W. Namkung

Abstract - An L-band Linear Accelerator System for E-beam sterilization is under construction for bio-technology application. The klystron-modulator system as an RF microwave source has an important role as major components to offer the system reliability for long time steady-state operations. A PFN line type pulse generator with a peak power of 71.5-MW, 7 μs, 285 pps is required to drive a high-power klystron. The high power pulse transformer has a function of transferring pulse energy from a pulsed power source to a high power load. The pulse transformer producing a pulse with a peak voltage of 275 kV is required to produce 30-MW peak and 60 kW average RF output power at the frequency of 1.3-GHz. We have designed the high power pulse transformer with 1:13 step-up ratio. The peak and average power capability is 71.5-MW (275 kV, 260 A at load side with 7 μs pulse width) and 130 kW, respectively. In this paper, we present measurements and its analysis on the design parameters, and an initial test result as well as a design concept on the high-power pulse transformer.

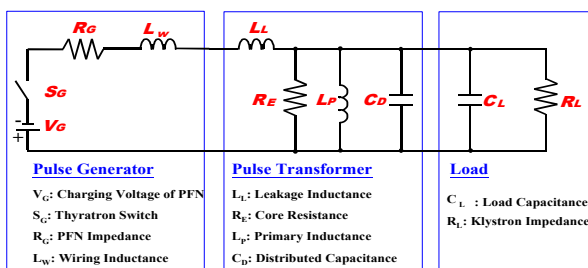
1. 서 론

L-밴드 산업용 선형가속기 시스템은 펄스전원 장치로써 100 MW급 모듈레이터(modulator)를 사용하고 있다. 라인 타입 모듈레이터에서 고전압의 펄스를 직접 만들어 내는 것은 사이라트론(thyratron) 등의 스위치 소자나 그 외 부품의 절연 내압 상 제약을 받게된다. 그러므로, 펄스 트랜스포머를 사용하여 펄스전원에서 얻어지는 1차 펄스를 필요한 전압까지 승압하며, 승압의 방법으로써 트랜스포머를 이용하면 펄스 전원과 부하와의 임피던스 정합을 취할 수 있어 편리하다. 산업용 선형가속기 시스템용 30 MW 클라이스트론 부하를 구동하기 위하여 최대 펄스 정격출력 71.5 MW (275 kV, 260A, 평탄도 7 μs)인 대출력 펄스 트랜스포머가 요구된다. 모듈레이터의 고전압 출력 펄스에서 RF 에너지를 발생 시키는데 사용되는 유효 출력 에너지는 출력 펄스의 평탄부의 에너지에 해당된다. 따라서, 최대효율을 얻기 위하여 펄스의 상승시간이 최소가 되고 평탄부의 경도(droop) 특성이 확보되어야 한다. 주파수 대역폭과 용량특성은 출력펄스가 최소의 왜곡(distortion)과 감쇠(attenuation)를 가지고 전달되도록 설계되어야 한다. 권수비가 1:13 인 펄스 트랜스포머를 설계 제작 하였다.

본 논문에서는 산업용 선형가속기 시스템에 적용할 최대 펄스 정격출력 71.5 MW 인 펄스 트랜스포머의 등가회로 해석을 통한 설계 개념, 저전압 펄스응답 특성 파악 실험과 시뮬레이션을 통한 검증 및 평가 결과를 고찰한다.

2. 펄스 트랜스포머 등가회로 해석

2.1 등가회로



〈그림 1〉 펄스 시스템의 등가회로

펄스 트랜스포머는 펄스전원장치인 모듈레이터에서 대출력 클라이스트론(klystron) 부하로 펄스 에너지를 전달하며 임피던스 정합을 시키는 기능을 한다. 이상적인 장방형펄스에서는 그 주파수 스펙트럼 진폭의 대부분은, 어떤 특정 주파수 영역에 모여 있다. 구형의 펄스파형에서 상승부분은 높은 주파수 성분에 관계되고, 평탄부는 낮은 주파수 성분을 포함한다. 따라서, 펄스 트랜스포머가 펄스의 상승 및 평탄부에 있어서 어떠한 응답을 보이는지 등가회로 해석을 통하여 그 특성을 파악하는 것이 중요하다. 그림 1은 펄스전원, 펄스 트랜스포머, 부하를 포함하는 펄스 시스템에 대한 등가회로를 나타낸다[1-4]. 주어진 펄스폭(τ)과 부하(R_L)에 대하여 단순화 시킨 등가회로의 동작을 해석함으로써 최적의 펄스 출력을 얻기 위한 자화 인덕턴스(L_p), 누설자속(L_L), 분포용량(C_p)과 같은 펄스 트랜스포머 변수들을 결정 할 수 있다[5][6].

2.2 상승시간 해석

해석을 간단하게 하기 위하여 입력저항과 같은 정합된 부하에서 동작하는 승압 펄스 트랜스포머의 경우에 대하여 설명한다. 높은 주파수 성분에 대해서는 그림 1의 등가회로에서 자화 인덕턴스(L_p)는 부하(R_L)에 비해 큰 임피던스이므로 생략한다. 코어 저항(R_E)도 부하저항에 비교해서 크다고 볼 수 있으므로 무시한다[3][4]. 이 등가회로에 대해서 전압 방정식을 세우면 다음과 같은 2계 제차형 미분 방정식이 얻어진다.

$$\frac{d^2 i_L}{dt^2} + 2a \frac{di_L}{dt} + bi_L = c \quad (1)$$

여기서, $2a = \left(\frac{R_G}{L_T} + \frac{1}{C_T R_L}\right)$, $b = \frac{1}{L_T C_T} \left(\frac{R_G + R_L}{R_L}\right)$,

$$c = \frac{V_G}{L_T C_T R_L}$$

가 되어 진동성분을 포함하게 된다.

입력에 대하여 정규화 한 부하전압 y(t)를 다음의 식과 같이 정의하면

$$y(t) = \frac{V_L(t)}{V_G} \left\{ \frac{1+m}{m} \right\} \quad (2)$$

$$y(t) = \left\{ 1 - e^{-at} \left(\frac{a}{\omega} \sin \omega t + \cos \omega t \right) \right\} \quad (\sigma < 1) \quad (3)$$

$$y(t) = \left\{ 1 - e^{-at} \left(\frac{a}{k} \sinh kt + \cosh kt \right) \right\} \quad (\sigma \geq 1) \quad (4)$$

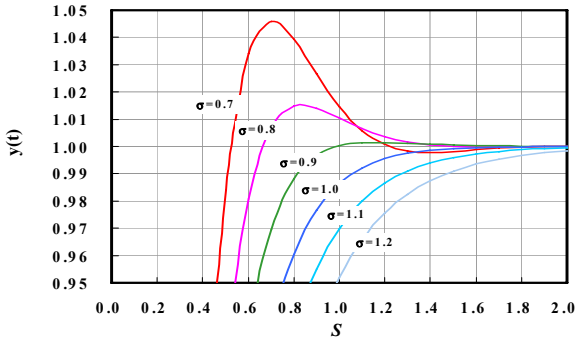
여기서, $a = \frac{2\pi\sigma}{\tau}$, $k = \frac{2\pi\sqrt{\sigma^2-1}}{\tau}$, $\omega = \frac{2\pi\sqrt{1-\sigma^2}}{\tau}$

$$\sigma = \frac{1}{2\pi\sqrt{m(m+1)}} \left\{ \gamma m + \frac{1}{\gamma} \right\}, \tau = 2\pi\sqrt{\frac{m}{(m+1)}} \sqrt{L_T C_T},$$

$$m = \frac{R_L}{R_G}, \gamma = \frac{Z_T}{R_L}, Z_T = \sqrt{\frac{L_T}{C_T}} \quad L_T = L_W + L_L, \quad C_T = C_D + C_L \quad \text{이다.}$$

L_W : 시스템 권선 인덕턴스, C_L : 부하단 분포용량, Z_T : 펄스 시스템의 전달특성 임피던스, m : 입력단과 부하단의 임피던스 정합계수, γ : 전송시스템과 부하단의 임피던스 정합계수이다.

그러므로, 감쇠계수(σ)에 따른 정규화 된 시간(S)과 부하전압 y(t)의 관계를 조사하면 펄스의 상승하는 형태를 알 수 있다[3].



〈그림 2〉 감쇠 계수의 값에 대한 정규화된 펄스 상승의 변화파형

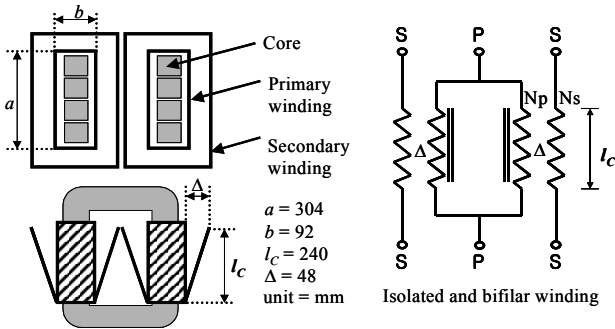
그림 2 는 등가회로 파라미터에 대한 펄스 상승부의 변화하는 형태를 보여주며, 여러가지 σ 값에 대하여 정규화된 상승시간에 대한 출력전압의 관계를 도식 하였다. $\sigma < 1$ 의 경우(식 3)에 펄스에는 오버슈트(overshoot)가 발생하여 진동을 수반한다. $\sigma > 1$ 의 경우(식 4)에는 펄스는 천천히 상승하고 오버슈트는 일어나지 않는다. 상승시간을 빠르게 하기 위해서는 약간의 오버슈트는 피할 수 없다. 감쇠계수의 값이 작으면 상승시간은 빠르게 되지만 오버슈트도 크게 된다. 따라서, 설계시 오버슈트의 허용량에 대응하는 상승시간이 되도록 감쇠계수를 선택한다. 정합된 부하에 대하여 상승시간은 다음식으로 주어진다[1][7].

$$T_r = \sqrt{2} \pi S(\sigma) \sqrt{L_T C_T} \quad (5)$$

여기서, $S(\sigma)$ 는 상승시간(10%-90%)에 대한 함수를 나타낸다.

3. 펄스 트랜스포머 설계

그림 3은 펄스 트랜스포머의 코일 구조 및 권선 구성을 보여준다. 2차측을 기준으로 한 트랜스포머 특성 파라미터는 각각 식 (6), (7), (8)로 계산된다[1].



〈그림 3〉 펄스 트랜스포머의 코일구조 및 권선 구성

$$L_L \approx \frac{\pi N_p^2 \Delta U_s l_c}{l_c} \quad [nH] \quad (6)$$

$$C_D \approx 0.0885 \epsilon_r \left(\frac{n-1}{n} \right)^2 \frac{U_l c}{\Delta} \quad [pF] \quad (7)$$

$$L_p \approx 4\pi \mu_c N_p^2 \frac{A_c}{l_m} \quad [nH] \quad (8)$$

여기서, N_s : 2차측의 권선수, Δ : 1차와 2차권선 사이의 거리, l_c : 권선길이, ϵ_r : 절연체 유전율, n : 승압비, μ_c : 실효 펄스 투자율, A_c : 코어 실효단면적, l_m : 코어의 평균 자로 길이이다.

누설자속(L_L)과 분포용량(C_D)은 코일의 구조 및 권선 구성 방법의 함수이며, 2차 인덕턴스 (L_p)는 자성 물질 특성에 관계되는 파라미터이다. 그림 3으로부터 펄스 트랜스포머는 고전압이므로 절연을 고려하여 1차권선과 2차권선은 분리권선으로 하였다. 부하인 클라이트론에 히터 전원을 공급하기 위하여 1차권선과 2차권선은 각각의 코어 다리에 감겨져 있다. 또한, 누설 인덕턴스

를 작게하고 권선 간에 일정한 전압 분포를 유지하도록 2차권선은 경사진 형태의 권선(Tapered basket)으로 되어 있다. 코어는 권철심형 네 개를 사용하며, 각각의 코어는 박막의 두께가 0.05 mm 인 방향성 실리콘 스틸로 구성된다. 권선을 용이하게 하기 위하여 컷트된 코어를 사용하고 직류 역 바이어스 방식을 채택하였다. 코어의 실효투자율은 1600을 사용하였다.

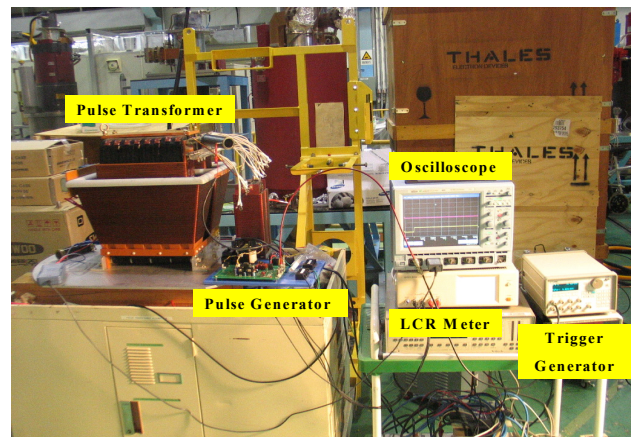
4. 파라미터 측정과 펄스 응답특성 실험

산업용 선형가속기 시스템에 적용할 펄스폭 10 μs , 펄스 출력 71.5 MW (275 kV, 260 A)인 펄스 트랜스포머의 설계제작을 완료하였다. 설계개념에 따른 펄스 트랜스포머의 동작 특성 분석을 위하여 기중에서 주요 등가회로 파라미터 측정과 저전압에서 펄스응답 특성 실험을 수행하였다. 기본 동작 실험 결과 파형에 대한 평가를 위하여 측정 파라미터 값을 사용하여 전문 해석 프로그램(PSIM 6.0)을 통한 시뮬레이션을 수행하여 실험결과를 검증하였다. 표 1은 펄스 트랜스포머의 주요 설계 파라미터 값과 측정 결과 값을 보여준다.

표 1 펄스 트랜스포머 설계 파라미터

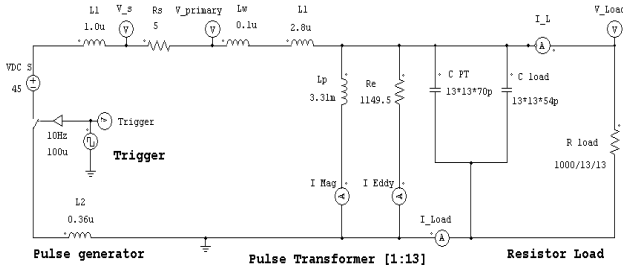
Parameters	Designed	Tested
Turns ratio	13	12.82
Primary turns	6	6
Leakage inductance	2.28 μH	2.83
Distributed capacitance	68.9 pf	72 pf
Primary inductance	1.0 mH	0.584 mH
Drop	3.1 %	2.26 %
Magnetic flux swing	2.41 T	-
Effective core cross-section	146.4 cm^2	-
Mean magnetic path length	106.9 cm	-
Core weight	117 kg	-

펄스 트랜스포머의 주요 설계 파라미터 값을 측정하였다. 측정 장비는 LCR 미터(3532, Hioki)이고, 주파수 10 kHz, 1.0 VAC 에서 측정하였다. 2차를 단락하고 1차 양 단자에서 측정된 1차 누설 인덕턴스는 2.83 μH 이다. 코일간의 분포용량(distributed capacitance, C_D) 측정은 공진조건을 이용하여 간접적으로 측정하는 방법이다. 공진 주파수는 900 kHz이다. 따라서 계산한 분포용량은 72 pf 이다. 1차와 2차 권선 각각을 단락시킨 후 1차와 2차간에 측정된 권선 용량(winding capacitance, C_W)은 235 pf 이다. 권선구조로부터 분포용량은 권선용량 값의 3분의 1정도가 된다. 이값은 78.3 pf 으로 공진조건에서 찾은 분포용량 값과 근사이다. 펄스 트랜스포머가 펄스의 상승 및 평탄부에 있어서 어떠한 응답을 보이는지 그 특성을 파악하는 것이 중요하다.



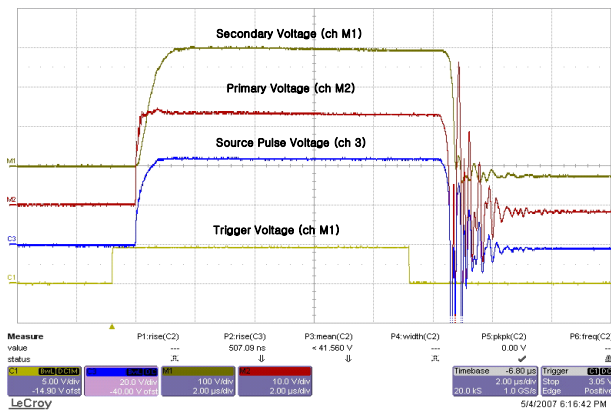
〈그림 4〉 펄스 응답특성 측정시험을 위한 장치사진

그림 4는 펄스 상승시간, 경도, 평탄도, 승압비 등의 펄스응답 특성 측정시험을 위한 장치사진이다. 펄스응답 특성시험을 위하여 최대전압 200 V 급 펄스 소스 전원을 제작하였다. 입력저항과 직렬로 펄스 발생기를 연결하고 펄스 발생기의 출력단자를 변압기의 1차 권선에 연결하고 전압을 인가한다. 오실로스코프와 동일한 differential probe(LeCroy ADP305)를 사용하여 입력과 출력 각각의 전압 파형을 관찰하여 측정한다.



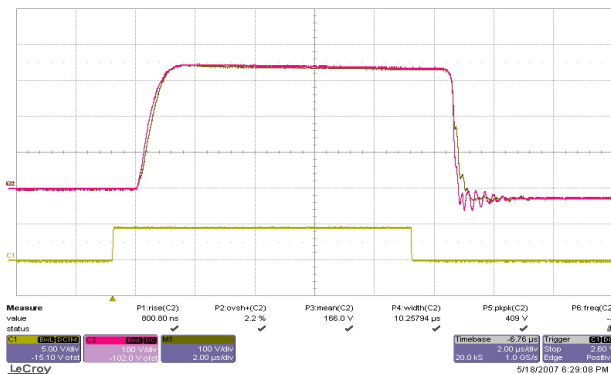
〈그림 5〉 저전압 성능시험과 시뮬레이션 용 등가회로

그림 5는 제작된 펄스 트랜스포머의 특성과약을 위한 저전압 성능시험과 시뮬레이션 용 등가회로이다. 시험장치는 43 V, 펄스 폭 10.47 μ s, 10 Hz 펄스 펄스발생기를 변압기 부하저항 1 k Ω 와 정합을 취하기 위하여 5 Ω 저항을 통하여 1차측에 연결한다.



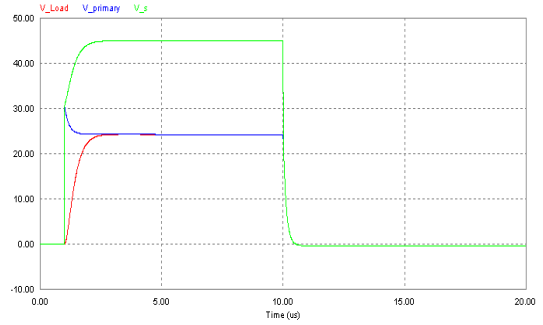
〈그림 6〉 회로 각단에서 측정된 전압파형

그림 6은 시험회로 각단에서 측정된 전압파형을 보여준다. 밑에서부터 트리거 입력, 소스 펄스발생기 전압, 트랜스포머의 1차측 인가전압, 2차측 출력전압 파형순이다. 측정 전압 파형으로부터의 상승비는 12.82(299.5 V/23.36 V @6 μ s)이다. 출력전압은 펄스폭이 증가함에 따라 감소한다. 자화인덕턴스는 저주파영역에서 펄스폭의 전압 경도(droop)를 결정한다. 2차측 부하전압의 경도는 2.26%이다. 펄스 트랜스포머 펄스의 상승부에 있어서 어떠한 응답을 보이는지 특성을 조사하였다. 1k Ω 저항과 병렬로 히터전원 인가 없이 클라이스트론을 병렬로 접속 부하저항에서 측정된 파형에 상승시간(10%~90%)은 0.7 μ s 정도를 나타내었다. 파형의 위쪽 부분을 확대해보면 1.4%의 오버슈트(overshoot)가 관찰된다.



〈그림 7〉 클라이스트론 커패시턴스로 인한 상승시간 변화

그림 7은 실제 클라이스트론 부하 커패시턴스 효과로 인한 상승시간 변화를 보여주는 파형이다. 측정된 클라이스트론 부하 커패시턴스는 54 pf이다. 실험 조건은 1 k Ω 저항과 병렬로 히터전원 인가 없이 클라이스트론을 병렬로 접속하고 에노드(anode)와 캐소드(cathode) 사이에 펄스전압을 인가한 경우 파형(red)의 상승시간 지연(risetime delay)은 0.1 μ s 정도이다.



〈그림 8〉 파라미터 값과 실험 환경조건을 반영한 시뮬레이션 파형

그림 8은 측정된 펄스 트랜스포머 파라미터와 실험 환경조건을 반영한 그림 5의 등가회로에 대한 시뮬레이션 결과이다. 시뮬레이션 시 실제 실험회로에 대하여 분포정수회로 개념을 잘 생각하여 펄스 발생기 쪽 선로 인덕턴스를 분배하면 실험 결과와 시뮬레이션 파형을 유사하게 맞출 수 있다. 시뮬레이션 결과파형은 실험결과 파형을 잘 모의하여 펄스변압기 펄스응답 특성과 설계상에서 오류가 없음을 보여준다. 또한, 표 1의 결과표로부터 주요 설계 요구사항을 충족함을 알 수 있다.

4. 결 론

펄스 발생 시스템에서 입력 펄스를 충실하게 증압하기 위해서는 목적에 따라서 펄스 트랜스포머의 최적설계가 중요하다. 트랜스포머의 간단한 등가회로와 트랜스포머 파라미터의 사이의 관계를 해석하고, 파라미터 간의 적절한 조화를 취하여 산업용 가속기 시스템에 적용할 펄스폭 10 μ s, 최대 펄스 출력 71.5 MW (275 kV, 260 A, 평탄도 7 μ s)인 펄스 트랜스포머의 설계제작을 완료하였다. 펄스 트랜스포머가 펄스의 상승 및 평탄부에 있어서 어떠한 응답을 보이는지 그 특성을 파악하는 것이 중요하다. 설계 개념에 따른 펄스 트랜스포머의 동작 특성 분석을 위하여 실험 장치를 구성하고 기중에서 주요 등가회로 파라미터 측정과 저전압에서 펄스동작 실험을 수행하였다. 측정된 펄스 트랜스포머 파라미터와 실험 환경조건을 반영한 등가회로를 구성하고 시뮬레이션을 통한 실험결과 파형을 잘 모의하여 펄스변압기 펄스응답 특성과 설계 파라미터 평가를 고찰하였다. 해석을 통하여 빠른 상승시간은 작은 누설자속, 분포용량과 2차측 권선수를 줄임으로써 가능하다. 하지만, 2차측 권선수를 줄이는 것은 큰 전압경도를 만들고 큰 코어 부피를 요구한다. 그러므로, 파라미터들 간에 적절한 조화를 취함으로써 상승시간을 개선 할 수 있다. 최소의 상승시간을 얻기 위해서는 등가회로에서 직렬 인덕턴스 및 분포용량을 작게 하는 것이 요구된다. 만약 요구하는 어떤 상승시간을 얻기 위하여 권선의 인덕턴스가 커진다면 트랜스포머는 상대적으로 작은 누설 인덕턴스 및 큰 분포용량을 가지는 것이 필요하다.

[참 고 문 헌]

- [1] G. N. Glasoe, J. V. Lebacqz, W. H. Bostick et al., "Pulse Generators," McGraw-Hill Book Company, Inc., Part III, pp.
- [2] P. R. Gillette, K. Oshima, K. W. Henderson, R. M. Rowe, "Pulse Transformer Design and Test Methods," Stanford Research Institute, Final Report I, II, III.
- [3] N. R. Grossner, "Transformers for Electronic Circuits," Butterworths, McGraw-Hill, New York, 1967.
- [4] Santokh S. Basi, "Semiconductor Pulse and Switching Circuits," John Wiley and Sons, Inc., 1980.
- [5] M. Akemoto, S. Gold, A. Krasynkh and R. Koontz, "Pulse Transformer R&D for NLC Klystron Pulse Modulator," 11th IEEE International Pulsed Power Conference, Baltimore, maryland, USA, June 29 - July 2, 1997.
- [6] H. W. Load, "Pulse Transformers," IEEE Trans. On Magnetics, Vol. MAG-7, No. 1, pp17-28, March, 1971.
- [7] J. S. Oh, M. H. Cho, W. Namkung et al., "Efficiency Analysis of the First 111-MW C-band Klystron-Modulator for Linear Collider," First Asian Particle Accelerator Conference, APAC 98, KEK, Tsukuba, Japan, March 23-27, 1998.