

비정질 실리콘(a-Si:H) 박막 트랜지스터 능동 구동형 유기 발광 소자의 문턱 전압 열화(degradation)효과를 줄이기 위한 극성 반전 구동 방법

이우철, 박현상, 한민구
서울대학교 전기공학부

Polarity Inversion Driving Method to Reduce the Threshold Voltage Shift in a-Si:H TFT AMOLED

Woocheul Lee, Hyun-Sang Park, and Min-Koo Han
School of Electrical Engineering, Seoul National University

Abstract - 본 연구에서는 능동 구동형 유기 발광 소자(AMOLED)에 쓰이는 수소화된 비정질 실리콘(a-Si:H)의 전류 안정성(stability)을 개선하기 위한 새로운 구동방법(driving method)을 제안한다. 제안된 방식은 한 프레임 시간 중 특정 시간동안 비정질 실리콘 박막 트랜지스터(Thin Film Transistor, TFT)에 음의 화상데이터전압을 인가함으로써 열화(degradation)를 억제한다. 비정질 실리콘 박막 트랜지스터의 열화를 회복하기 위한 음의 화상데이터의 진폭은 실제 이미지를 표현하는 이전에 인가한 양의 화상데이터에 의해 결정된다. 본 연구에서 제안된 구동방식을 시뮬레이션을 통하여 화소 회로의 동작을 검증하였고, 이를 통해 비정질 실리콘 박막 트랜지스터의 열화가 억제되는 것과 화면의 균일성(screen uniformity) 개선하고자 한다.

1. 서 론

수소화된 비정질 실리콘 박막 트랜지스터는 균일한 소자특성을 확보하기 용이하고 저렴한 생산 비용 때문에, 대형 능동 구동형 유기 발광 소자 표시장치의 우수한 화소(pixel)소자이다[1-2]. 그러나 이 비정질 실리콘 박막 트랜지스터는 전기적 스트레스에 의한 문턱 전압이 열화되는 심각한 문제점을 안고 있다[3]. 각각의 화소들은 다른 전압 스트레스를 받아서 균일한 화면 특성을 얻기 힘들다. 이러한 문제점들을 해결하기 위해, 여러 가지 문턱 전압(Threshold Voltage, V_{th}) 보상회로(compensation circuit)들이 보고되어 왔다[1-2]. 하지만, 문턱 전압을 저장하는 방식은 추가적인 박막 트랜지스터들과 신호선들을 필요로 한다. 더욱이, 전류를 구동하는 박막 트랜지스터의 게이트(Gate) 전압을 증가시켜 열화를 가속화시키며, 또한 이 트랜지스터를 선형 영역(linear region)에서 동작하게 만든다.

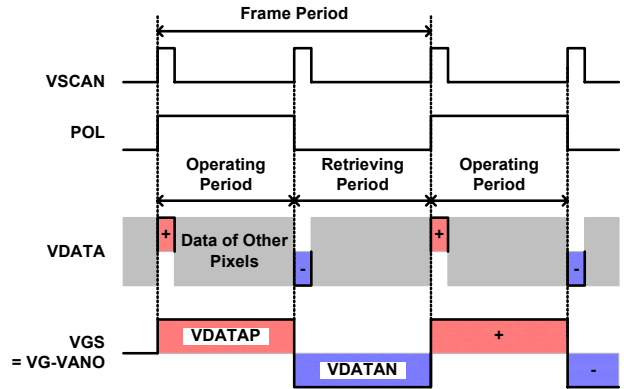
이전 연구들에서 게이트 전극(electrode)에 음의 전압을 인가하여 문턱 전압의 이동을 억제하는 구동방식, 즉, 양의 화상데이터전압으로 인해 이동한 문턱 전압을 음의 화상데이터전압으로 원래의 문턱 전압으로 회복하게 하는 방식을 제안했다[4-6]. 그러나 박막 트랜지스터의 열화를 회복하기 위해 음의 전압을 인가해주는 방식은 각각의 화소에 인가된 신호에 대해 완벽한 맞춤형방식이 아니었으며, 화면의 균일성을 실현시키기 위해서 적당한 보상회로방식이 뒷받침 되어야 했다.

본 연구는 한 프레임의 특정 시간동안 비정질 실리콘 박막 트랜지스터에 음의 전압을 인가하여 열화를 회복시키는 새로운 구동방식을 제안한다. 회복시키기 위해 인가되는 음의 전압은 게이트 전극에 인가된 이전 신호의 정도에 따라 변화하여 인가된다. 이것은 문턱 전압 보상회로 없이 화면의 균일성을 제공함과 동시에 문턱 전압 이동을 억제할 수 있다.

2. 본 론

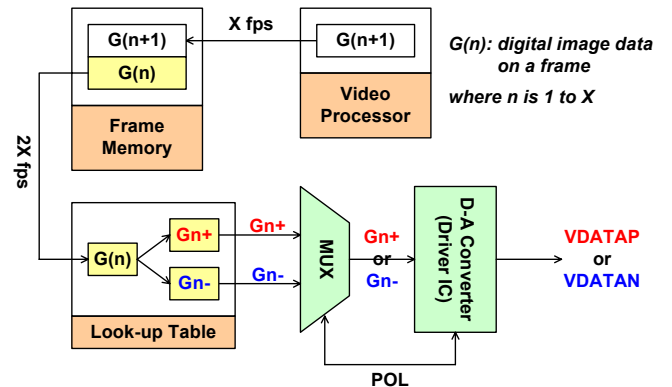
2.1 극성반전구동 (POLARITY INVERSION DRIVING, PID)

극성반전구동(PID)이라고 불리는 이 제안된 방식은 기본적으로 한 프레임을 두 개의 주기, 즉 동작구간(operating period)과 회복구간(retrieving period)로 분할하여 구동한다. 원래의 양의 아날로그 전압은 동작구간 동안 인가되며, 이 화상 자료에 기초한 음의 전압이 회복구간동안 인가된다. <그림 1>에서 보듯이, 극성반전구동방식에서의 프레임 비율(frame rate)은 두 배가 되어야하며 극성선택신호(POL)에 따라 양의 화상데이터전압(VDATAP)과 음의 화상데이터전압(VDATAN)이 선택되어진다.



<그림 1> 입력 신호와 구동 박막 트랜지스터의 타임 다이어그램

<그림 2>는 극성반전구동방식을 위한 시스템 구성도이다. 디지털 화상데이터, $G(n)$ 이 비디오 신호 프로세서에서 프레임 메모리로 초당 X 개의 프레임을 보내는 비율(fps)로 전송된다. 한 프레임 이상의 데이터를 저장한 후, 프레임 메모리는 $G(n)$ 을 참조표(Look-up table)로 $2X$ fps의 비율로 보내게 되며, 참조표에서 $G(n)$ 은 $Gn+$ 와 $Gn-$ 로 변하게 된다.

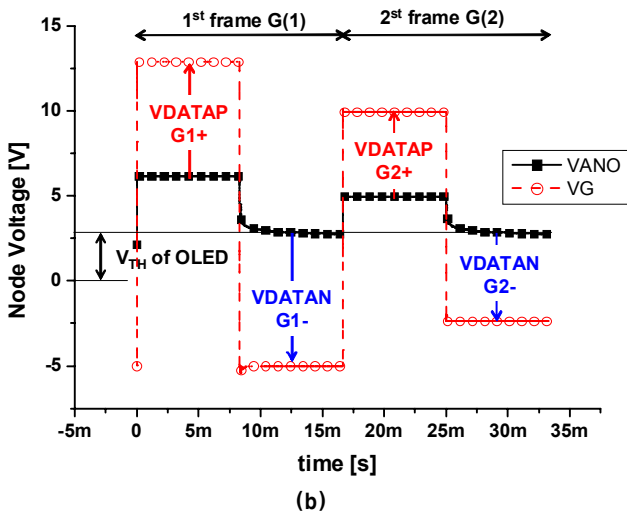
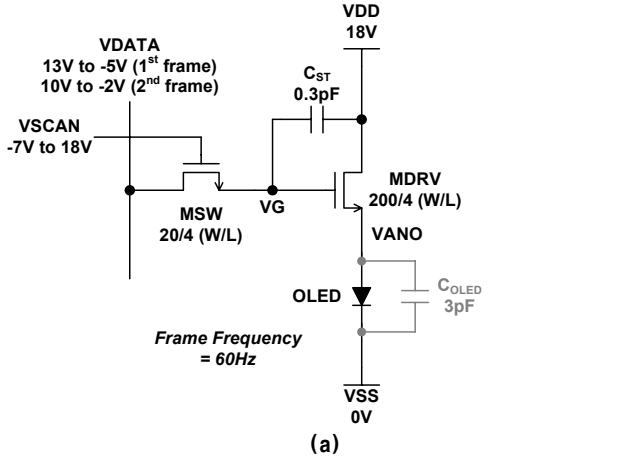


<그림 2> 극성반전구동방식의 시스템 구성도

$Gn+$ 는 원래의 이미지를 표시하는데 이용되는 신호이며, $Gn-$ 는 $Gn+$ 의 다른 한 쪽으로서 박막 트랜지스터의 열화를 회복하는데 이용되는 신호이다. $Gn+$ 와 $Gn-$ 는 멀티플렉서(MUX)를 통해 D-A 컨버터로 차례대로 보내지게 된다. POL 신호에 의해, 디지털 신호인 $Gn+$ 가 전송되어 아날로그 신호인 VDATAP로 전환되며, $Gn-$ 또한 VDATAN로 전환된다.

2.2 시뮬레이션 및 분석

본 연구에서 일반적인 2개의 박막 트랜지스터를 이용한 화소회로를 SPICE를 이용한 시뮬레이션을 통해 PID의 동작을 증명하였다. 시뮬레이션 조건과 회로구성도는 <그림 3>(a)와 같다. 첫 프레임에서 G1+에서 VDATAP로 바뀌는 VDATA는 13V, G1-에서 VDATAN으로 전환된 VDATA는 -5V로 가정하였으며, 다음 프레임에서는 각각 10V, -2V로 가정하였다. 구동트랜지스터(MDRV)에 인가되는 유효 게이트 전압 스트레스는 VG-VANO이다. 원래 화상이미지가 표시되는 동작구간 동안 VG-VANO는 양의 전압이어서 구동트랜지스터의 문턱 전압이 상승한다. 그런 다음, 검은 화상이미지가 표시되는 회복구간동안 이동한 문턱 전압이 음의 전압인 유효 게이트 전압에 의해 기존의 문턱 전압으로 회복하게 된다.



<그림 3> (a) 제안된 방식을 적용한 2-TFT 화소회로
(b) SPICE 시뮬레이션에 사용된 VG와 VANO의 파형

제안된 이 방식은 각 화소에 인가된 신호에 맞추어 음의 전압을 인가하는 맞춤형 방식이다. 다시 말해, Gn-에서 전환된 VDATAN은 Gn+에서 전환된 VDATAP와 한 쌍이다. 구동트랜지스터의 문턱 전압 이동을 회복하는데 기여하는 신호는 가상의 신호인 것이다. 그러므로 안정한 화소 특성뿐만 아니라 양질의 균일한 화면을 문턱 전압 보상회로의 도움 없이 구현할 수 있다. 또한, 프레임의 구간을 분할하여 발광이 차단되는 구간을 가지게 함으로써 한 프레임 구간에 지속적인 발광을 하는 홀드 타입형(Hold Type) 화상 표시 장치가 가지고 있는 화상 끌림 현상(motion blur effect)을 억제하는 효과도 함께 얻을 수 있다.

PID 방식은 발광 시간이 줄어 같은 밝기를 유지하기 위해 VDATA의 큰 스윙 범위(swing range)를 가지게 하도록 구동 IC를 필요로 하게 된다. 하지만, <그림 3>(b)에서 보듯이, 유기 발광 소자(OLED)의 VANO, 또는 문턱 전압이 회복구간에서 양의 값을 유지하기 때문에 스윙 범위의 증가는 작을 것이다.

3. 결 론

본 연구에서, 신호맞춤형 극성반전구동방식이 일반적인 2개의 박막 트랜지스터 화소회로를 시뮬레이션을 통해 증명, 제안되었다. 제안된 PID 화소회로는 기본적으로 추가적인 신호나 화소소자들을 요구하지 않는다. 이 PID방식은 수소화 비정질 실리콘 박막 트랜지스터의 열화를 최소화함으로써 긴 수명(lifetime)과 더 좋은 성능(performance)을 보장할 수 있으며, 문턱 전압 보상회로 없이 양질의 균일한 화면을 제공할 수 있다.

[참 고 문 헌]

- [1] A.Nathan, et al., "Amorphous silicon thin film transistor circuit integration for Organic LED displays on glass and plastic", IEEE Journal of solid-state circuits, vol. 39, pp.1477-1486 (2004).
- [2] J.C.Goh, et al., "A new a-Si:H thin film transistor pixel circuit for active matrix organic light emitting diodes", IEEE EDL, vol.24, pp.583-585 (2003).
- [3] M.J.Powell, et al., "Defect pool in amorphous-silicon thin film transistors", Phys.Review B, vol. 45, no.8, pp.4160-4170, (1989).
- [4] J.H.Lee, et al., "The Suppression of the threshold voltage shift in a-Si TFT pixel for AMOLED by employing the reverse bias annealing", IDW'04, pp.541-542 (2004).
- [5] B.H.You, et al., "Polarity-Balanced Driving to Reduce VTH Shift in a-Si for Active-Matrix OLEDs", SID2004, pp. 275-278 (2004).
- [6] J.H.Lee, et al., "3-TFT pixel circuit employing a fraction time annealing to improve a current stability of a-Si:H TFT AMOLED", IDW'05, pp. 667-670 (2005).