

산업공정제어 시스템을 위한 계층제어구조의 효율적인 서브시스템의 결합에 관한 연구

*남상엽, **유정봉

*경문대학 정보통신과, **공주대학교 전기전자공학부

e-mail : r13337@unitel.co.kr, jbyou@kongju.ac.kr

Study about a union of efficient subsystem of hierarchical control structure for industrial process control system

*Sang-Yep Nam, **Jeong-Bong You

*Dept of Information & Communication,

**Division of Electrical & Electronics eng

*KyungMoon College, **Kongju University

Abstract

In industrial control system used by Programmable Logic Controller(PLC), Ladder Diagram(LD) is the most widely utilized and plays an important role in industrial control system. But recently, the study about Sequential Function Chart(SFC) is performed actively. When we program by SFC, generally, we design one routine from start to end. This method is difficult to design, and we often make mistakes. In this paper, we propose the method that we compose each sub-system after we design each sub-system, and we analysis the difference of the method used this paper from conventional method.

I. 서론

산업 공정 제어를 구성할 때 분산제어구조와 계층 제어구조의 형태로 구성하게 된다. 분산제어구조는 각 서브시스템을 별도의 제어기로 구성하고, 이들 서브시스템 상호간 동기를 위한 공통시퀀스를 두게 된다. 그리고 각 서브시스템들은 독립성을 유지하면서 서브시스템 간에 동기를 이루게 된다. 이와 같은 구조는 공정시스템의 동작면에서 제약이 따르게 되어 응답시간 또는 유지보수가 용이해야 되는 경우에 적합하다. 계층제어구조는 각 서브시스템을 별도의 제어기로 구성하지만, 서브시스템간에 직접적인 정보교환은 없고, 서

브시스템간 동기를 위한 제 3의 동기시퀀스를 구성하여 각 서브시스템의 어느 한 스텝으로 제 3의 동기시퀀스를 통해서만 정보를 교환하게 된다. 이와 같은 구조는 시스템 확장이 용이한 곳에서 많이 사용하게 된다. 이러한 계층제어구조를 구성하기 위해서는 각 서브시스템을 개별 설계하고 서브시스템을 결합시켜야 한다. 본 논문에서는 개별 서브시스템을 설계한 후 각 서브시스템을 계층제어 구조로 결합하여 하나의 시스템을 설계하고, In-Line Spin Coater에 적용하여 그의 타당성과 메모리의 효율을 비교 확인하여 SFC의 우수성을 확인한다.

II. 서브시스템 결합 방법

계층제어구조 제어를 설계할 때는 병렬시퀀스에 의해 서브시스템의 독립성을 보장하고, 1레벨의 서브시스템들이 각각 2레벨에 동기를 실현함으로써 서브시스템들이 통합된 하나의 제어 구조를 갖도록 해야 한다. 따라서 계층제어구조의 필요조건인 각 유닛은 독립성을 유지해야하고 동기화가 가능해야한다. 계층제어구조에서 동기화의 개념은 그림 1과 같다. 계층제어구조에서 각 서브시스템의 결합을 위해서는 다음의 과정을 거치게 된다.

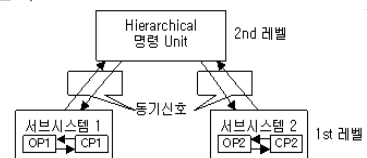


그림 1. 계층 제어구조에서 동기화

III. SFC를 이용한 설계 적용

전체 시스템을 설계하기 위하여 그림 2의 In-Line Spin Coater에서 6개 서브시스템으로 구성하고, 기능

및 구조의 특성상 서브시스템 기능의 독립성을 보장하고, Shuttle 부에 동기를 맞춰 병렬 기능을 수행하도록 하였다. 이에 대한 구조는 그림 3과 같다.

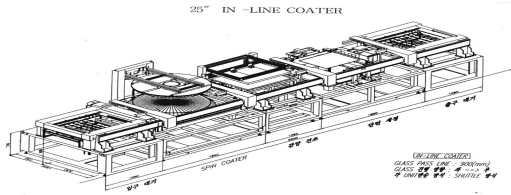


그림 2. In-Line Spin Coater의 구현

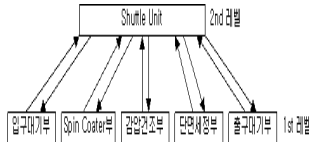


그림 3. In-Line Spin Coater의 계층제어구조

IV. 실험결과 및 검토

본 연구를 위해서 PLC는 LG 산전의 GLOFA GM4기종의 CPU를 사용하였으며, 편집 프로그램은 GMWIN Ver 4.0을 사용하였다. 그림 4은 Completed 시스템에 대한 시뮬레이션 결과를 보여주고 있다. 그림 4에서 'S4' 스텝이 활성화 되어 있음을 보여준다. 이 상태에서 'T4'조건을 만족하게 되면 그림 5의 상태로 활성화 상태가 바뀌게 된다. 그림 5에서 'S5', 'S8' 스텝이 활성화되어 있음을 보여주고 있다.

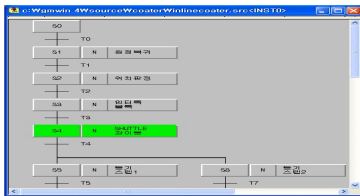


그림 4. S4 단계의 활성화

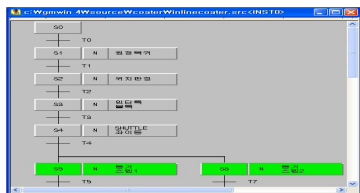


그림 5. 동기화 단계의 활성화

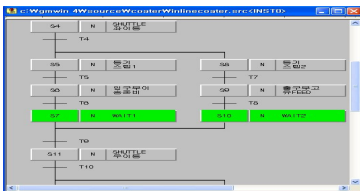


그림 6.재동기화 단계의 활성화

또 그림 6에서 두 서브시스템의 재동기 스텝인 'S7', 'S10' 스텝이 활성화되었음을 알 수 있다. 그림 6에서 'S7', 'S10' 스텝이 동시에 활성화 되어 있고 'T9' 천이조건을 만족하게 되면 그림 7의 상태로 전개된다.

따라서 계층제어 구조에서 서브시스템을 본 연구에 의

하여 결합하면 그림 4이 되고, 이 결합된 시스템을 구동한 결과 그림 5에서 그림 7에 이르기까지 양호하게 동작됨을 확인할 수 있었다.

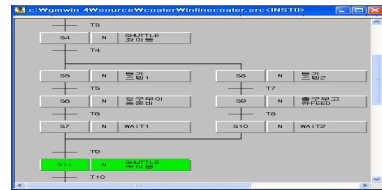


그림 7. S11 단계의 활성화

V. 결 론

PLC를 사용한 공정제어에서 SFC 언어로 프로그래밍할 때는 처음부터 마지막까지 하나의 루틴을 사용하는 것이 일반적이다. 그러나 본 논문에서 제시된 개별 서브시스템을 설계한 후 각 서브시스템을 결합하면 훨씬 간단한 공정제어 설계가 가능하게 된다.

본 연구를 통해 공정제어 시스템에서 SFC로 기술된 프로그램 설계시 좀 더 효율적이고 용이한 설계가 가능할 것으로 기대된다.

참고문헌

- [1] Bong-Suk Kang and Kwang-Hjun Cho, "Discrete Event Model Conversion Algorithm for Systematic Analysis of Ladder Diagrams in PLCs" Journal of Control, Automation and systems Engineering, Vol 8, No5, p401-406, May, 2002.
- [2] R.W.Lewis, "Programming Industrial Control Systems Using IEC1131-3", The Institution of Electrical Engineers, 1992.
- [3] Giuseppe Casalino, Giorgio Cannata, Giorgio Panin, Adrea Caffaz "On a Two level Hierarchical Structure for the Dynamic Control of Multifingered Manipulation", Proceedings of the 2001 IEEE, International Conference on Robotics & Automation Seoul Korea, 2001.
- [4] Young Woo Kim, Akio Inaba, Tatsuya Suzuki, shigeru Okuma, "FMS Scheduling Based on Timed Petri Net Model and RTA Algorithm", Proceedings of the 2001 IEEE, International Conference on Robotics & Automation Seoul Korea, 2001.
- [5] M. Zhou and E Twiss, "Design of Industrial automated systems via relay ladder logic programming and Petrinets", IEEE Trans on Systems, Man and Cybernetics-part C ; Applications and Reviews, Vol 28, No 1, pp 137- 150, 1998.
- [6] Jeong-Bong You, Kwang-Jun Woo, Kyung-Moo Hyu, "Implementation of Interlock in Process Control System Described by Sequential Function Chart Graphical Language", 조명·전기 설비학회 논문지, Vol. 12, No. 2, May 1998.
- [8] "LG Programmable Logic Controller Glofa-GM", LG Industrial Systems, 2004.