

VDSL 시스템에서의 LDPC 코드 연구

*조경현, **강희훈, ***이상희, ****나극환
*동양공업대학,**여주대학,***동서울대학,****광운대학교
e-mail : khjoh@dytc.ac.kr, kanghehn@daum.net, yish@dsc.ac.kr, khra@kw.ac.kr

Analysis a LDPC code in the VDSL system

*Kyung-Hyun Joh, **Hee-Hoon Kang, ***Sang-Hoi Yi, ****Kuk-Hwan, Na
DongYang Tech college, Yeouju college, DongSeoul college, Kwangwoon
University

Abstract

The LDPC Code is focusing a powerful FEC(Forward Error Correction) codes for 4G Mobile Communication system. LDPC codes are used minimizing channel errors by modeling AWGN Channel as VDSL system. The performance of LDPC code is better than that of turbo code in long code word on iterative decoding algorithm. LDPC code are encoded by sparse parity check matrix. there are decoding algorithms for a LDPC code, Bit Flipping, Message passing, Sum-Product. Because LDPC Codes use low density parity bit, mathematical complexity is low and relating processing time becomes shorten.

I. 서론

본 논문은 VDSL 시스템의 채널 상에서 데이터 송, 수신에서 과정에서 발생하는 오류의 정정 및 복원에 주안점을 두고자 한다. 채널 코딩에 사용된 코딩은 LDPC(Low Density Parity Check)코드를 적용하였다.

제안된 논문에서 LDPC 코드의 디코딩이 수행된 두 개의 반복 알고리즘을 제공한다. 경관정 반복 디코딩 알고리즘, 즉 bit-flipping 알고리즘은 부호어 해답을 향해 전진적으로 반복하는 수신된 단어에서 패리티 체크된 비트들의 가중치 값에 의해서 비트들의 오류 값을 변환시키는 동작을 한다.^[1] 한편, LDPC 코드의 연관정 반복 디코딩을 수행한 message pass 알고리즘인 합-곱 알고리즘은 부호어의 대략적인 MAP 추정을 얻기 위해 수신된 비트의 값이 "0"과 "1"이 되는 사후적 확률을 사용하였다.

II. 본론

2-1. VDSL

VDSL은 하향 속도 52Mbps, 상향 속도 1.6Mbps를 제공하는 비대칭 전송 기술로 짧은 거리에서 가장 빠른 속도를 제공하는 기술이다.^[2]

VDSL 시스템은 프레임 대 프레임 구조상에서 데이터를 처리한다. 프레임은 또한 DMT 심볼을 제공한다.

2-2. LDPC Encoder

엔코딩은 메시지 비트들의 주어진 순서에 대해 패리티 체크 비트들의 계산을 포함한 LDPC 코드들에 대해 처리된다. 일반적으로 systematic 형태에서 G 행렬을 가

지고 처리되고 (N, K) 선형 블록 코드를 위한 systematic $K \times NG$ 행렬은 일반적으로 다음과 같다.

$$G_{K \times N} = [P_{K \times (N-K)} | I_{K \times K}] \quad (1)$$

여기서 $I_{K \times K}$ 는 $K \times K$ 단위 행렬이다^[3]

2-3. LDPC Decoder

디코더는 수신된 신호를 기반으로 전송된 부호어의 결정에 의해 수행된다. 우리는 LDPC 코드에 대해 2개의 서로 다른 디코더를 적용한다. 첫 번째는 bit-flipping 알고리즘에 의한 것이고 두 번째는 확률적 sum-product 알고리즘이다.

bit-flipping 알고리즘을 적용하기 위한 적절한 동작들은 주파수 영역에서 수신된 신호들을 얻기 위해 수행된다. 주파수 영역에서 수신된 신호들은 모두 부 채널로 구성된 복소수로 구성되어 있다. 각각의 부 채널에서 신호를 위해 사용된 QAM 격자를 기반으로, 격자 포인트는 부 채널이 선택되었다.

sum-product 디코더에 대한 입력은 비트들의 배열이 아니다. 대신에, 수신된 신호들의 기초를 이루는 비트 값들에서의 확률 정보로 구성된 입력은 0과 1이 된다.^{[4][5]}

III. 구현

Mathworks사의 시뮬레이터인 Matlab 툴 박스와 SIMULINK 블록들을 사용하여 수행하였다.

그림 1.은 합-곱 알고리즘과 bit-flipping 알고리즘에서 체크 비트의 가중치를 변경하며 비교한 곡선을 나타낸다.

그림 2.는 코드율과 인터리브 수행 유무에 따른 BER 대 E_b/N_o 성능 곡선을 보여준다.

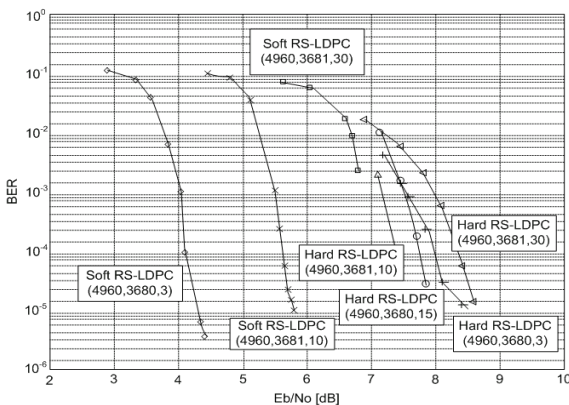


그림 1. 합-곱 알고리즘과 bit-flipping하에서의 BER 대 E_b/N_o

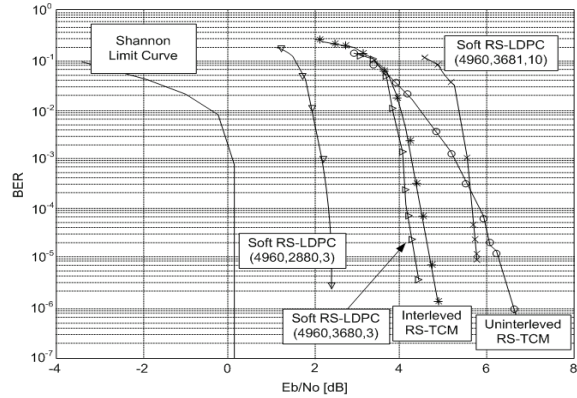


그림 2. 코드율 변화에 대한 BER 대 E_b/N_o 곡선

IV. 결론 및 향후 연구 방향

DMT-VDSL 기반에서 적용된 채널 코딩에서 인터리브된 RS-TCM FEC 이론 대신에 간단한 합-곱 디코딩된 LDPC FEC 이론 실행에 의해 DMT-VDSL 시스템에서 여러 정정 성능의 실질적인 개선을 이룰 수 있다. bit-flipping에서 RS-LDPC FEC의 성능은 합-곱 디코딩에서 보다 낮다는 것을 보여주고 인터리브하지 않은 시스템보다 인터리브한 시스템의 여러 정정 성능이 더 좋다는 결과를 보여주고 있다.

참고문헌

- [1] 강창언, 오용선, 강민구, "정보공학-코딩 이론과 정보 이론의 접목". 진영사 출판사, Feb, 1997
- [2] D. J. Raushmayer, *ADSL/VDSL Principles : A Pratical and Precise Study of Asymmetric Digital Subscriber Lines and Very High Speed Digital Subscriber Lines*, Macmillan, New York, 1999.
- [3] R. G. Gallager, *Low Density Parity Check Codes*, MIT Press. Cambridge, MA, 1963.
- [4] T. J. Richardson, R. L. Urbanke, "The Capacity of Low Density Parity Check Codes under Message Passing Decoding", *IEEE Transactions on Information Theory*, vol. 47, No. 2, pp. 599-618, Feb. 2001.
- [5] M. Shan, C. M. Zhao and M. Jiang, "Improved weighted bit-flipping algorithm for decoding LDPC codes", *IEE Proceedings Communication*, vol. 152, No. 6, pp. 919-922, Dec. 2005.