

NSE을 적용한 Line-based 2D-DWT의 구조 설계 및 실현

안주민, 김길영, 문대철

호서대학교 정보통신공학과 VLSI 신호처리 연구실

ajoo4@naver.com kkybear@nate.com dtmcon@office.hoseo.ac.kr

Design & Implementation of Line based Architecture For 2D-DWT with Non-expansive Symmetric Extension

Ahn Joo Min, Kim Kil Young, Moon Dai Tchul

Dept. of Information & Telecom. Eng., Hoseo University.

요약

본 논문에서는 고속영상처리를 위해서 line based 기반의 HW를 제안하고 설계하였다. 내부 연산에 사용되는 필터계수의 반복성을 이용하여 연산 알고리즘을 최적화 하였고 부분곱의 병렬화를 적용하여 최적화되고 간략화된 line based 기반의 필터링구조를 제안하고 설계하였다. 또한 입력단의 처리는 MSE(non-expansive symmetric extension)를 적용하여 이미지 재구성의 단계에서의 왜곡을 축소하며 적은 비트의 코드의 출력으로 DWT의 연산속도 향상에 도움을 주도록 하였다. 시뮬레이션 결과를 통하여 확인한 연산성능은 Xilinx Virtex-1000 상에서 110MHz 클럭을 사용하여 256X256사이즈의 이미지를 처리하는데 300 μ s이 소요되었다.

I 서론

오늘날 이동통신의 발전으로 현재 통화량과 전송 데이터의 양은 계속 증가하고 있다. 전송은 음성 데이터를 기본으로 하여 사진과 동영상 등 그 정보가 다양해지고 있다. 최근 영상처리를 위한 단말기 등의 급속한 발전으로 저용량 동영상 등 그 정보가 다양해지고 있다. 현재 MPEG를 이용한 DCT(discrete cosine transform)의 경우 블록 단위의 영상 처리로 압축률이 높아질수록 블록화 현상이 발생하여 영상의 질이 떨어진 다. 그러나 DWT의 경우 이러한 블록화 현상이 나타나지 않으면서 각각의 부대역별 처리가 정지영상 압축 부호화 방식으로서 웨이블릿 변환 변환은 기존 압축 방식에 비해 압축률 조절이 용이해 뛰어나면서도 고품질의 이미지를 제공하는 특징을 가지고 있다[1]. 웨이블릿 변환을 위한 VLSI 구조 RPA(recursive pyramid algorithm)기반 직접형, systolic, lattice, lifting-based 구조 등이 연구되고 있다[2~4]. Systolic 이나 lattice 등의 구조는 처리 속도가 빠른 장점을 가지지만 많은 하드웨어 비용과 제어의 복잡도가 높은 단점을 가지고 있으며[3], RPA기반 직접형 DWT의 알고리즘 및 구조는 다른 구조에 비하여 연산 속도는 느리지만, 하드웨어 구현시 면적이 작고 제어가 단순 하면서 실시간 처리

가 가능하다.

본 연구에서 제안된 리프팅 기반의 line-based 구조는 다른 구조들에 비해서 적은 산술 연산을 수행하는 장점이 있지만 하드웨어 구현 시 long critical path를 가질 수 있는 단점을 가지고 있다[4]. 이를 위해서 연산 알고리즘 최적화와 입력단의 NSE를 적용하여 최적화 설계하고자 한다.

II Lifting 방식의 DWT

리프팅 방식의 기본적인 원리는 웨이블릿 필터의 다상행렬을 삼각행렬과 대각행렬로 인수분해하는 것이다. 여기서 $\tilde{h}(z)$, $\tilde{g}(z)$ 는 각각 저주파 및 고주파 해석필터이고 $h(z)$, $g(z)$ 는 합성필터라 할 때 다음과 같은 다상행렬을 정의 할 수 있다.

$$\tilde{p}(z) = \begin{bmatrix} \tilde{h}_e(z) & \tilde{h}_o(z) \\ \tilde{g}_e(z) & \tilde{g}_o(z) \end{bmatrix} \quad (1)$$