

무선랜용 I/Q 채널 12비트 120MHz CMOS D/A 변환기 설계

하성민, 윤광섭

인하대학교 전자공학과

ksyoon@inha.ac.kr

A I/Q channel 12-Bit 120MHz CMOS D/A Converter for WLAN

Sung-Min Ha, Kwang Sub Yoon

Inha University

요약

본 논문에서는 무선통신용 송수신기에 집적화할 수 있도록 0.35 μm CMOS n-well 1-poly 4-metal 공정을 이용하여 3.3V의 전원 전압으로 동작하는 I/Q 채널 12비트 120MHz 전류구동 D/A 변환기를 설계하였다. 설계된 12비트 D/A 변환기는 4비트 온도계 디코더를 3단 구성하여 글리치 에너지와 선형오차 특성을 최소화 하였다. 측정된 선형오차인 INL/DNL은 각각 ± 0.6 LSB, ± 0.3 LSB이며, 글리치 에너지는 31pV s 로 측정되었고, 전력소모는 105mW이다. 샘플링 및 입력주파수가 각각 120MHz, 1MHz일 때, 싱글 톤 테스트에서 유효비트수는 10.5비트로 측정되었다. 듀얼 톤 테스트에서 1MHz/1.1MHz 의 기저대역신호는 0.9MHz/1.1MHz의 영상신호 차이가 -63dB 나타나는 것으로 측정되었다.

1. 서 론

고성능 디지털/아날로그 (D/A) 변환기는 최근 전자 산업의 흐름에 비추어 볼 때, 영상 신호 처리, 디지털 신호의 합성(digital signal synthesis), 유-무선 통신의 분야에 필수적인 요소이다. CMOS 전류구동 D/A 변환기는 고속 동작이 가능하고 선형특성이 우수하여 많은 시스템에서 요구하는 D/A 변환기에 적합한 방법이다. 그러나 전류구동 D/A 변환기는 공정에서 발생하는 경사 오차, 전류원셀의 오차와 디지털 신호의 비동기에 따른 글리치 에너지에 의해 정적(static) 성능과 동적(dynamic) 성능에 많은 영향을 받는다. [1~4] 그리고 D/A 변환기는 디지털 볼록과 아날로그 볼록이 혼합되어 있다. 이로 인하여 디지털 신호의 잡음이 아날로그 신호에 영향을 줌으로써 정적 및 동적 특성에 악영향을 준다. 이러한 전류구동 D/A 변환기는 구조에 따라 정적 성능과 동적 성능이 결정된다.

현재 CMOS current steering 12비트 D/A 변환기를 구현하는 방법은 여러 논문에서 발표되고 있다. 대표적인 방법으로 세그멘티드 D/A 변환기이다. 세그멘티드 D/A

변환기는 이진 가중치 방식과 온도계 디코더 방식의 장점을 혼용한 구조이나 서로 다른 구조의 sub-D/A 변환기에 의해 입력 신호의 지연시간 차이, 해상도가 높아질수록 두 구조의 해상도 또한 증가되어 두 구조에서 발생하는 단점이 나타나게 된다. 본 연구는 앞서 발표된 세그멘티드 D/A 변환기에서 발생하는 단점을 보완하고 무선랜용 D/A 변환기를 구현하기 위해 새로운 구조의 D/A 변환기를 제안하였다. 제안한 D/A 변환기의 구조와 자세한 설명은 2장에 소개하였다. 3장은 레이아웃 방법과 플로플랜에 대하여 논의하였고, 4장은 설계된 12비트 D/A 변환기의 측정 결과를 기술하였다. 그리고 마지막 5장에서는 결론을 맺었다.

2. I/Q 채널 12비트 DAC 구조

고해상도의 전류구동 방식의 D/A 변환기의 설계는 일반적으로 세그멘티드 구조를 갖는다. [5] 세그멘티드 D/A 변환기의 구조는 온도계 디코더의 서브 D/A 변환기와 이진 가중치 방식의 서브 D/A 변환기로 구성된다. 그러나 세그멘티드 D/A 변환기는 각기 다른 구조의 D/A