

# Multi-band OFDM 시스템용 고속 비터비 디코더의 ACS를 위한 효율적인 하드웨어 구조 설계에 관한 연구

이성주

세종대학교

seongjoo@sejong.ac.kr

## A Study on a Cost-effective Hardware Architecture Design of ACS for High-speed Viterbi Decoder in Multi-band OFDM systems

Lee Seong Joo

Sejong University

### 요 약

본 논문에서는 Multi-band OFDM(MB-OFDM) 시스템에서 고속 비터비 디코더를 위한 ACS(Add, Compare and Selection)의 최적 하드웨어 구조를 제시한다. MB-OFDM 시스템은 최대 480Mbps의 속도를 지원해야하고 시스템 클럭으로 528MHz를 사용하기 때문에, 비터비 디코더는 최대 528MHz로 동작해야하는 부담을 가진다. 이를 해결하기 위해서는 병렬처리 구조를 이용해야 하며, 정해진 속도로 동작할 수 있는 ACS의 구조를 찾아내야 한다. 본 논문에서는 132MHz 시스템 클럭을 사용하는 4-way 병렬처리 비터비 디코더를 위해, 하드웨어 부담이 적으면서도 고속으로 동작할 수 있는 radix-4<sup>2</sup> ACS 구조를 사용하였다. 사용된 구조는 HDL로 설계 및 검증되었으며, 하드웨어 복잡도 및 동작속도 측정을 위해 TSMC 0.13um 공정으로 합성되었다. 합성결과, 제시된 구조는 약 220K 게이트(2-input nand 게이트 기준)로 구성되었으며 MB-OFDM 시스템이 요구하는 동작 주파수내에서 동작함을 확인하였다.

### 1. 서 론

직교 주파수분할 다중접속(OFDM, Orthogonal Frequency Division Multiplexing) 방식은 다중경로 페이딩(multi-path fading) 및 협대역 간섭(narrow-band interference)에서 우수한 성능을 보이기 때문에 통신 및 방송 시스템에서 매우 유용한 기술로 부각되고 있다. 다중 주파수 밴드(Multi-band) OFDM(MB-OFDM) 기술은 이러한 OFDM 기술의 장점에 다중 주파수 밴드를 이용함으로써 발생하는 이점을 가미한 방식으로, IEEE802.15.3a 초광대역(UWB, Ultra-WideBand) 통신 시스템의 표준중 하나로 제안되고 있다[1-2].

MB-OFDM 방식을 사용하는 시스템은 일반적으로 넓은 주파수 대역을 차지하면서 근거리에서 수십 Mbps에서 수백 Mbps까지의 고속 데이터 전송을 목적으로 한다. 따라서, MB-OFDM 시스템용 모델은 고속의 데이터 처리를 위해 매우 빠른 속도로 동작해야하기 때문에, MB-OFDM 시스템용 모델의 하드웨어 설계에서는 여러 가지 다양한 문제점들을 고려해야 한다. 특히, IEEE802.15.3a 시스템에서는 최대 480Mbps의 데이터를 전송하고, 디지털 모델에서의 출력 신호가 528MHz의 속도로 아날로그 회로로 연결되기 때문에, 디지털 모델의 클

럭 주파수가 매우 높아져 신뢰성이 높은 모델을 설계하는 것이 매우 어렵다.

고속의 동작을 요구하는 회로 설계에서는 설계의 신뢰성을 높이기 위해 클럭 속도를 내리는 방법을 사용한다. 높은 클럭 주파수는 플립플롭(Flip-flop)과 플립플롭 사이의 타이밍 마진(timing margin)이 매우 부족하기 때문에, 레이아웃(layout) 설계에서 타이밍 시뮬레이션(timing simulation)을 통과하기가 매우 힘들다. 클럭 속도를 내리기 위해서 가장 일반적으로 사용하는 것은 병렬처리 방식으로 회로를 설계하는 것이다. 이 경우, 클럭 속도가 줄어들게 되므로 하드웨어의 설계 신뢰성을 크게 향상시킬 수 있다. 그러나, 병렬처리 방식으로 회로를 설계하는 경우, 각 기능블록에 대한 제어 회로 및 데이터 경로가 매우 복잡해지기 때문에, 최적의 하드웨어 구조를 찾아내기 위해서는 매우 많은 노력과 시간을 투자해야 한다. 특히, 비터비 디코더에 병렬처리 방식이 사용되는 경우, 구조에 따라 하드웨어 복잡도가 기하급수적으로 증가할 수 있기 때문에, 적절한 하드웨어를 사용하면서도 동작 속도를 만족시킬 수 있는 하드웨어 구조를 개발하는 것이 무엇보다도 중요한 문제가 된다 [3-4]. 그 중에서도 ACS(Add, Compare, and Selection) 모듈은 비터비