

마이크로 구조를 가진 패드를 이용한 MEMS CMP 적용에 관한 연구

박성민*, 정석훈, 정문기, 박범영, 정해도(부산대 대학원 정밀기계공학과)

A study on the application of MEMS CMP with Micro-structure pad

Sungmin Park, Sukhoon Jeong, Moon ki Jeong, Boumyoung Park, Heado Jeong
(Mechanical and Precision Eng. Dept. PNU)

ABSTRACT

Chemical-mechanical polishing, the dominant technology for LSI planarization, is trending to play an important function in micro-electro mechanical systems (MEMS). However, MEMS CMP process has a couple of different characteristics in comparison to LSI device CMP since the feature size of MEMS is bigger than that of LSI devices. Preliminary CMP tests are performed to understand material removal rate (MRR) with blanket wafer under a couple of polishing pressure and velocity. Based on the blanket CMP data, this paper focuses on the consumable approach to enhance MEMS CMP by the adjustment of slurry and pad. As a mechanical tool, newly developed microstructured (MS) pad is applied to compare with conventional pad (IC1400-k, Nitta-Haas), which is fabricated by micro molding method of polyurethane. To understand the CMP characteristics in real time, in-situ friction force monitoring system was used. Finally, the topography change of poly-si MEMS structures is compared according to the pattern density, size and shape as polishing time goes on.

Key Words : MEMS, CMP, MS pad

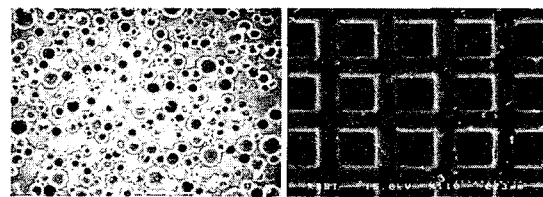
1. 서 론

MEMS(microelectromechanical system)는 급속히 발전된 반도체 제조 기술과 실리콘이 가지고 있는 우수한 기계적 특성을 응용하여 센서(sensor) 및 액츄에이터(actuator)를 제작하는 첨단 기술이다. 이와 같은 MEMS 기술은 초소형화, 고성능화, 저전력화를 추구하여 광범위한 응용분야를 포함한다. 특히, CMP(chemical mechanical planarization) 공정 적용을 통한 다층화된 MEMS 구조물의 제작은 미세 시스템의 특성을 보다 향상 시킬 수 있어 세계적으로 CMP 공정을 적용하는 연구가 진행되고 있다⁽¹⁾. 그러나, CMP 공정을 통한 평탄화 과정에서 디싱(dishing)과 에로전(erosion)이라는 반도체 소자의 효율을 저하시키는 결함이 발생한다⁽²⁾. MEMS CMP를 수행하는 과정에서도 구조물을 형성하는 다결정 실리콘(poly-Si)과 희생층이 되는 산화막(SiO₂)에 디싱이나 에로전 등의 결함이 발생한다면 CMP공정의 효율은 크게 반감된다. 따라서, 본 실험에서는 이 결함을 최소화시키기 위해 CMP 공정에서 사용되는 다양한 소모재를 MEMS 구조물에 적용하였다. 이를 통해 MEMS구조물에 적합한 소모재를 찾아내고, 그 중에서도 광역 평탄화를 위해 고안된 MS(microstructured) 패드를 적용하여 MEMS 특성에 적합한 패드 구조를 파악하는데 초점을 두었다.

2. MEMS 구조물의 CMP 적용

2.1 MS 패드의 매커니즘

현재 CMP 공정에 사용되고 있는 연마 패드는 폴리우레탄(polyurethane) 재료를 기초로 하여 Fig. 1 (a)에서와 같이 표면에 무수히 많은 마이크로 공극과 돌기가 불규칙적으로 분포하는 구조를 가지고 있다.



(a) General pad (IC 1400-k) (b) MS pad

Fig. 1 SEM image of two type pads

이러한 패드 표면의 불균일한 형상은 CMP 공정 시 슬러리의 불균일한 유동을 일으키며, 그로 인해 디싱과 에로전을 유발한다. 따라서, Fig. 1 (b) 패드의 마멸이 진행되어도 패드와 웨이퍼의 실접촉 면적이 증가하지 않는 균일한 구조물을 패드 표면 위에 형성한 MS 패드를 제시하였다⁽³⁾.

2.2 재료의 선택비와 연마 결과

먼저 MEMS 구조물에 많이 사용되는 산화막, 다결정실리콘 blanket 웨이퍼의 재료 선택비와 재료

제거율에 대한 기초 실험을 실시하였다. 물질의 선택비와 재료 제거율을 확인함으로써 정확한 연마 종점을 확인하여 디싱과 에로전을 유발하는 과다연마(over-polishing)를 방지할 수 있다.

실험에 사용된 CMP 장비는 G&P Technology 사의 GNP POLI-500 으로 수행하였다. 이 장비는 연마 종점을 검출하기 위한 마찰력 센서가 마찰력의 방향과 수직된 방향으로 장비의 헤드 뒷면에 설치되어 있다. 이것을 활용하여 다결정 실리콘 박막이 과다연마 되는 것을 방지하기 위한 감시 시스템으로 사용하였다. 실험 조건은 Table 1 에 나타내었다.

Table 1 Preliminary test condition

· Equipment	POLI-500
· Pad	IC1400-k (Nitta-Hass)
· Slurry	ILD1300, Nalco2371
· Pressure	360g/cm ²
· Velocity	60rpm, 60rpm
· Flow rate	120ml/min

폼드 실리카 슬러리 (ILD1300TM), 콜로이달 실리카 슬러리 (Nalco2371TM) 두 가지 슬러리로 테스트를 수행하였다. 예비 실험결과 콜로이달 실리카 슬러리는 poly-Si : SiO₂ = 100 : 1의 선택비를 가지는 반면, 폼드 실리카 슬러리는 poly-Si : SiO₂ = 3 : 1의 큰 차이의 선택비 값을 가짐을 알 수 있었다.

2.3 패턴 웨이퍼 연마 결과

높은 선택비를 가진 콜로이달 실리카 슬러리는 패턴 부분의 다결정 실리콘이 폼드 실리카 슬러리에 훨씬 많은 디싱이 일어났다. 따라서, 디싱이 상대적으로 작은 폼드 실리카 슬러리를 선택하여, 일반 패드와 MS 패드의 영향을 알아보기 위한 실험을 하였다. 실험에 사용된 패턴 웨이퍼는 1 μ m에서 수천 μ m에 이르는 다양한 패턴으로 전형적으로 MEMS 구조물에 쓰이는 형태로 설계하였다. 패턴 웨이퍼의 제작은 반응성 이온 에칭 (RIE; reactive ion etching)을 통해 패턴의 형상으로 실리콘 웨이퍼를 0.5 μ m 식각 한 후 다결

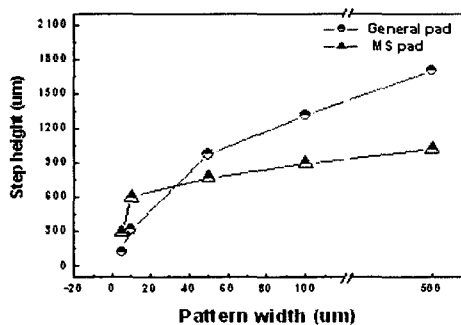


Fig. 2 Step height of pattern width between general pad and MS pad

정 실리콘과의 양호한 집합을 위해 2000Å의 산화막을 증착 했으며, 그 위에 폴리 실리콘 1 μ m를 증착 하였다.

기존의 IC 패드는 패턴 크기가 커짐에 따라 디싱과 에로전의 양이 비례적으로 증가했다. 이에 따라서, IC 패드와 비교하기 위해 MS 패드를 사용하여 실험하였다. 실험 결과를 나타내는 Fig. 2에서는 IC 패드는 패턴 크기가 커짐에 따라 비례적으로 단차가 많이 증가하는 반면, MS 패드는 IC 패드에 비해 그 단차가 크게 작음을 알 수 있었다. 이러한 결과는 2.1 에서 설명한 MS 패드의 메커니즘에 기인한 것으로 보여지며, 패드와 웨이퍼의 접촉은 Fig. 3 과 같은 형태로 기존의 IC 패드는 디싱과 에로전을 발생시키는 것으로 보여진다.



(a) General pad (IC1400-k) (b) MS pad
Fig. 3 schematic of contact between pad and pattern wafer

3. 결론

본 실험에서 MS 패드와 같은 구조를 가진 패드를 MEMS 구조물에 적용해 본 결과 패턴의 크기가 커짐에 따라 나타나는 결함이 기존의 IC 패드를 사용했을 때 보다 그 결함 양이 크게 줄어들음을 알 수 있었다. 결함을 크게 줄일 수 있는 MS 패드와 같은 메커니즘을 가진 소모재는 MEMS 구조물의 평탄도 향상에 더 큰 효과를 가질 것으로 판단된다.

후 기

본 연구는 한국과학재단 기초과학연구사업의 지원에 의한 것이며, 실험을 위하여 장비 및 각종 소모재를 협조해주신 G&P Technology 사에 감사의 말씀을 드립니다.

참고문헌

1. Brian D. Tang, X. Xie, D. S. Boning, "Damascene Chemical-Mechanical Polishing Characterization and Modeling for Polysilicon Microelectromechanical Systems Structures", Journal of The Electrochemical Society, 152 (7) G582-G587, 2005.
2. B. Y. Park, H. Y. Kim, G. Y. Kim, H. D. Jeong, "A Study on the Reduction of Dishing and Erosion Defects in Tungsten CMP" J. of KSPE, Vol. 22, No. 2, pp. 38-45, 2005.
3. J.Y. Choi, "Development of Microstructure Pad and Its Performance in Chemical Mechanical Polishing", ph. D. qualifying dissertation of Pusan National University, pp. 109-114, 2005.