

두 개의 변압기를 이용한 DC-DC 컨버터의 직렬제어에 관한 연구

전 현, 가동훈, 안태영

청주대학교 전자공학과

A study on cascade control for half bridge DC-DC converter using two separate transformer

Hyun Jun, Donghoon Ka, Taeyoung Ahn

Cheongju Univ. Dept. of Electronics Eng.

ABSTRACT

This paper reported the experimental results of the 2 stage converter using a Buck converter and a soft switching dc-to-dc converter that employs two separate transformers. A 2 stage converter module is designed with the specifications of an 3.3V output voltage, 20A output current, 66W output power and 36-75V input voltage. A prototype converter module is successfully implemented within 85.2% efficiency and 3% voltage regulation for the entire input voltage range, thereby demonstrating its application potentials to future telecommunication electronics.

1. 서 론

일반적으로 하프브릿지 DC-DC 컨버터는 두개의 스위치를 사용하여 전력을 분담하여 스위칭 하기 때문에 기존 한 개의 스위치를 사용하는 회로방식에 비해 많은 전력을 변환할 수 있고, 변압기의 자속변화가 적기 때문에 자성코어의 사이즈가 작아져서 전원장치의 소형화에 기여하게 된다. 최근 통신기용 전원장치의 출력은 점차 저전압 대전류에 대한 요구가 증가하고 있으며 동시에 전원장치의 소형화가 가속되어 회로기술뿐만 아니라 제조와 조립기술을 포함한 높은 기술수준이 필요하게 된다.

본 논문에서는 두 개의 변압기를 사용한 하프브릿지 컨버터의 실용성을 검증하기 위해 강압형 컨버터와 직렬연결 된 상태에서 출력을 제어하는 소위 2 stage 방식으로 제어된 회로를 시험하여 그 결과를 보고한 것이다. 두 개의 변압기를 사용한 하프브릿지 컨버터는 주 스위치뿐만 아니라 보조스위치도 함께 소프트 스위칭하기 때문에 고효율 특성을 기대할 수 있으나, 시비율이 50% 이하로 제한되어 넓은 입력전압 범위에 적용하기 어려웠다. 본 논문에서는 강압형 컨버터와 하프브릿지 컨버터를 직렬 연결하여 출력을 제어하고 그 특성을 관찰하였으며 실험 컨버터의 입력전압은 통신용 전원장치에 적합하도록 36-75V 범위로 하였으며, 출력전압은 3.3V, 최대전류는 20A, 최대전력은 66W로 하였다.

2. 두 개의 변압기를 이용한 하프브릿지 컨버터

2.1 정상상태 특성

그림 1에는 본 논문에서 검토하고 있는 두개의 변압기를 이

용한 하프브릿지 DC-DC 컨버터가 나타나 있다. 그림에서 회로는 두 개의 스위치와 두 개의 변압기를 사용하고 있으며, 2 차측에는 배전압 정류기를 구성하고 있다. 그림 2에는 그림 1에 대한 등가회로를 나타내었다. 그림에서 각 스위치는 기생커패시터만 반영하였으며 이상적으로 동작한다고 가정하였으며, 변압기는 각각 내부의 자화인덕턴스와 누설인덕턴스를 반영하였고, 변압기와 직렬로 연결된 커패시터는 정상상태에서 정전압으로 대체하였다. 출력 커패시터가 충분히 크다고 가정하여 정상상태에서 정전압으로 변환하였다. 그림 3에는 그림 2의 등가회로로부터 스위치가 ON 및 OFF 상태일 때 구성된 상태별 등가회로를 나타내었다. 그림 4에는 각 상태별 등가회로에 의해 구성된 이론파형을 나타내었다. 그림 3, 4에 의해서 회로는 다음과 같이 간단하게 설명된다. 먼저 스위치 Q_1 이 ON되면 변압기 권선비에 의해서 2차측 다이오드 D_1 은 ON되어 D_2 는 OFF 된다. 이때 변압기에 걸리는 전압이 일정한 양의 상태가 되기 때문에 자화전류는 직선으로 증가하게 된다. 다음 스위치 Q_1 이 OFF 상태가 되면 변압기 권선비에 의해서 2차측 다이오드 D_1 은 OFF되어 D_2 는 ON 된다. 이때 변압기에 걸리는 전압이 일정한 음의 상태가 되기 때문에 자화전류는 직선으로 감소하게 된다. [1,2]

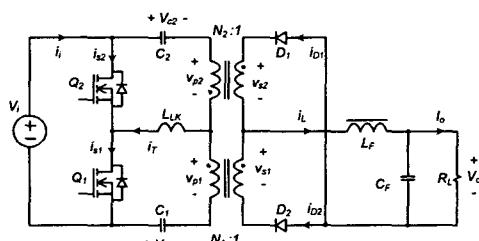


그림 1 변압기 두개를 이용한 하프브릿지 컨버터의 기본회로

Fig. 1 Basic topology of half bridge type converter with two transformers

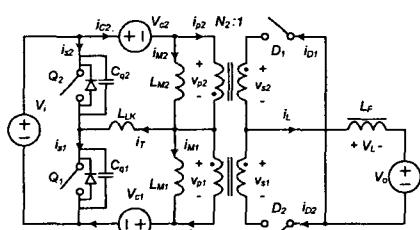
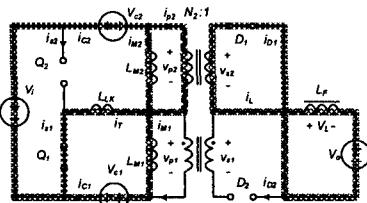
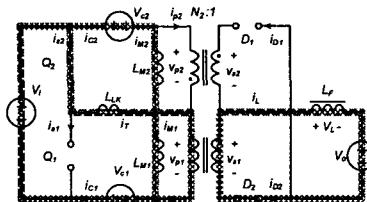


그림 2 등가회로

Fig. 2 Equivalent circuit



(a) Switch ON state



(b) Switch OFF state

그림 3 상태별 등가회로

Fig. 3 Equivalent circuit of steady state

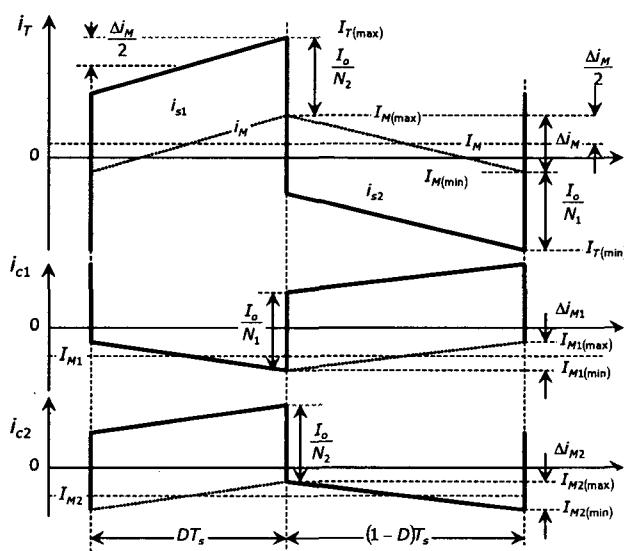


그림 4 이론파형

Fig. 4 Theoretical waveforms

정상상태에서 변압기와 직렬 연결된 커패시터의 전류의 평균값은 0이 되며, 따라서 전압은 일정한 정전압을 유지하게 된다. 이때 각 커패시터에 걸리는 전압은 다음 식과 같다.

$$V_{cl} = (1 - D) V_i \quad (1)$$

$$V_{c2} = DV_i \quad (2)$$

정상상태에서는 출력의 인덕터에 걸리는 전압의 평균값이 0이 되기 때문에 입출력전압비는 식 (3)과 같이 유도되며, 변압기의 자화인덕턴스의 변화량은 식 (4)와 같이 구할 수 있다.

$$\frac{V_o}{V_i} = D(1 - D) \left(\frac{1}{N_1} + \frac{1}{N_2} \right) \quad (3)$$

$$\Delta i_M = V_o T_s \left(\frac{1}{L_{M1}} + \frac{1}{L_{M2}} \right) \left(\frac{N_1 N_2}{N_1 + N_2} \right) \quad (4)$$

2.2 실험결과

식 (3)에서 알 수 있듯이 본 논문에서 검토하고 있는 하프브릿지 컨버터의 출력전압은 시비율에 의존하면서 동시에 제어되는 시비율의 최대값이 존재한다는 것을 알 수 있다. 즉 두 개의 변압기를 사용한 하프브릿지 컨버터는 주 스위치뿐만 아니라 보조스위치도 함께 소프트 스위칭하기 때문에 고효율 특성을 기대할 수 있으나, 시비율이 50% 이하로 제한되어 넓은 입력전압 범위에 적용하기 어렵다. 본 논문에서는 이러한 단점을 극복하기 위해서 두개의 컨버터를 직렬 연결하여 출력을 제어하는 2 stage 방식을 이용하여 넓은 입력전압 범위에 대응하도록 설계하였으며 입력단에 사용된 회로방식은 동기정류기형 벡 컨버터를 이용하였고 전기적 절연과 전압비는 변압기를 사용한 하프브릿지 컨버터에서 담당하도록 하였다.

표 1 실험회로의 전기적 사양

Table 1 Specifications in experimental converter

Parameters	Name	value	unit
Input voltage range	V _S	36-75	V
Output voltage	V ₀	3.3	V
Output current range	I ₀	20	A
Maximum power	P ₀	66	W
Switching frequency	f _s	110	kHz

표 2 실험회로의 변압기와 인덕터

Table 2 Transformers and inductor in experimental converter

	Parameters	Name	Value	Unit
Transformer	Core	RM10×2	8	mm
	Inductance	L _M	47	μH
	Trans ratio	N ₁ N ₂	3.5	-
	Leakage inductance	L _{LK}	1.0	μH
Inductor	Core	PQ2016×1	20×16	mm
	Inductance	L ₁	1.53	μH
	Turns	N	2	-

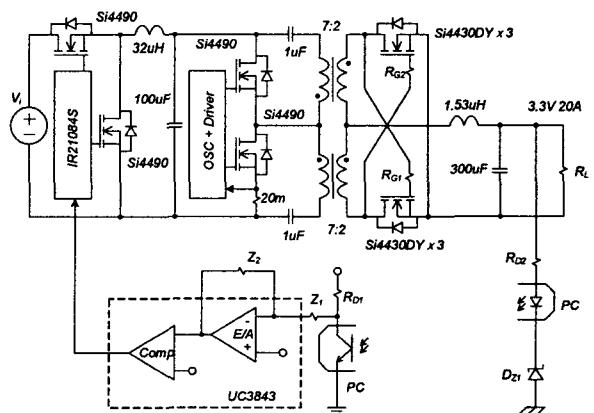
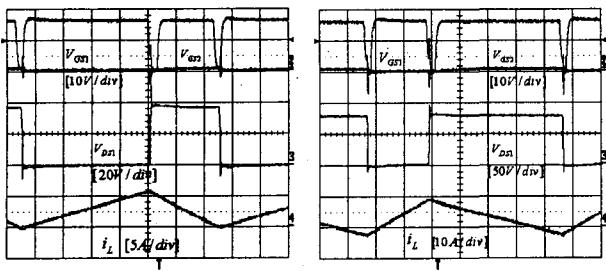


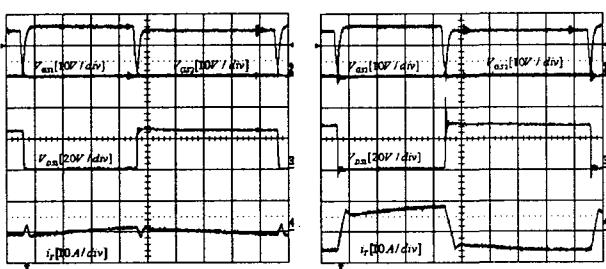
그림 5 실험회로

Fig. 5 Experimental circuit



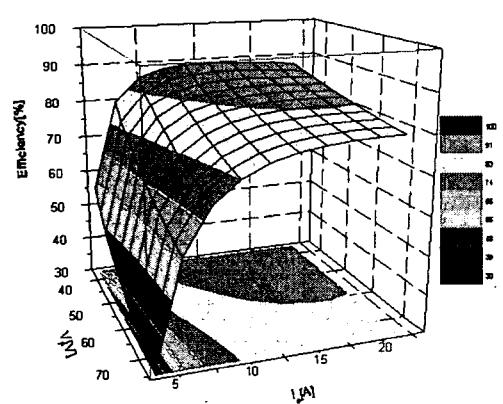
(a) $V_i=36V$, $I_o=3A$, $V_o=23V$ (b) $V_i=75V$, $I_o=3A$, $V_o=23V$

그림 6 Buck 컨버터의 주요파형
Fig. 6 Major waveforms of Buck converter

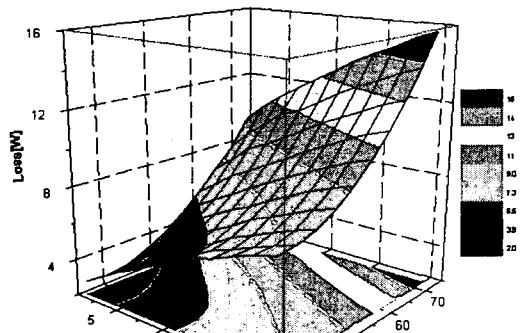


(a) $V_i=23V$, $I_o=0A$, $V_o=3.3V$ (b) $V_i=23V$, $I_o=20A$, $V_o=3.3V$

그림 7 하프브릿지 컨버터의 주요파형
Fig. 7 Major waveforms of Half bridge converter



(a) Power conversion efficiency



(b) Power losses

그림 8 실험회로의 측정 그래프

Fig. 8 Measurement graph for experimental converter

표 1에는 본 논문에서 검토한 실험회로의 전기적 사양이 나타나 있다. 실험 컨버터의 입력전압은 통신용 전원장치에 적합하도록 36~75V 범위로 하였으며, 출력전압은 3.3V, 최대전류는 20A, 최대전력은 66W로 하였다. 표 2에는 실험회로에서 사용된 하프브릿지 컨버터의 변압기와 인덕터 사양을 정리하였다. 그림 5에는 실험회로를 나타내었다. 그림에서 강압형 컨버터와 하프브릿지 컨버터는 정류 손실을 저감시키기 위해서 동기정류기를 사용하였고, 출력전압은 앞단의 강압형 스위치를 제어하여 안정화 하였고, 하프브릿지 컨버터의 스위치는 일정 주파수 일정 시비율로 제어하였다.

그림 6은 실험회로의 강압형 컨버터의 동작 파형을 나타낸 것이다. 입력전압이 최저 36V에서 최대 75V까지 변화되어도 정상적인 스위칭과 동작을 하고 있다는 것을 알 수 있다. 그림 7은 하프브릿지 컨버터의 주요파형이다. 그림에서 입력전압이 23V로 안정된 상태에서 컨버터는 스위치의 시비율과 주파수가 일정한 상태에서 동작하고 있음을 알 수 있다. 그림 8은 실험회로의 전력변환 효율과 전력손실을 측정하여 그래프로 나타낸 것이다. 그림에서 전력변환효율은 입력전압이 낮은 경우 최대 효율을 나타내고 있으며 입력전압이 48V일 때 컨버터의 최대 효율은 85.2%이었고, 최대 부하에서는 84.3%로 측정되었다. 또한 출력전압은 전범위 내에서 $\pm 3\%$ 이내로 안정되었다. 그림 8(b)에서는 전력변환 손실을 나타내었고, 그림으로부터 입력전압이 최대 75V, 최대부하에서 최대 전력손실이 나타나며 이때 약 15W의 손실이 측정되었다.

3. 결 론

두 개의 변압기를 사용한 하프브릿지 컨버터는 주 스위치뿐만 아니라 보조스위치도 함께 소프트 스위칭하기 때문에 고효율 특성을 기대할 수 있으나, 시비율이 50% 이하로 제한되어 넓은 입력전압 범위에 적용하기 어려웠다. 본 논문은 두 개의 변압기를 사용한 하프브릿지 컨버터를 강압형 컨버터와 직렬연결 된 상태에서 출력을 제어하는 소위 2 stage 방식으로 제어된 회로를 시험하여 그 결과를 보고한 것이다. 실험 컨버터의 입력전압은 통신용 전원장치에 적합하도록 36~75V 범위로 하였으며, 출력전압은 3.3V, 최대전류는 20A, 최대전력은 66W로 하였다. 전력변환효율은 입력전압이 48V일 때 컨버터의 최대효율은 85.2%이었고, 최대 부하에서는 84.3%로 측정되었다. 또한 출력전압은 전범위 내에서 $\pm 3\%$ 이내로 안정되었다.

본 연구는 산업 자원부·한국산업기술평가원 지원 청주대학교 정보통신 연구센터의 지원에 의한 것입니다.

참 고 문 헌

- [1] Claudio Manoel C. Duarte, Ivo Barbi, "An Improved Family of ZVS-PWM Active-Clamping DC-to-DC Converters", IEEE transactions on power electronics, VOL. 17, NO. 1, pp. 1-7, January 2002.
- [2] Xinyu Xu, Ashwin M. Khambadkone, Toh Meng Leong "A 1-MHz Zero-Voltage-Switching Asymmetrical Half Bridge DC/DC Converter: Analysis and Design", IEEE transactions on power electronics, VOL. 21, NO. 1, pp 105-113, JANUARY 2006.