

전압 배가기를 적용한 위상천이 제어 3-레벨 LLC 컨버터

조제형, 박기범, 이우진, 문건우, 윤명중
한국과학기술원

New 3-Level Phase-Shift Control LLC Converter employing Voltage Doubler Type Rectifier

Je-Hyung Cho, Ki-Bum Park, Woo-Jin Lee, Gun-Woo Moon and Myung-Joong Youn
KAIST

ABSTRACT

The conventional 3-Level LLC Converter using frequency-control has a disadvantage of designing magnetic components. To overcome this problem, a new constant frequency phase-shift controlled three-level LLC converter is proposed. Moreover, by employing voltage doubler type rectifier, an additional resonant capacitor is not needed. Therefore, this converter is promising for the high-power, high-voltage application with simple structure.

1. 서론

고효율은 컨버터에서 매우 중요한 요소이다. 각종 손실들은 회로의 효율을 저하시킨다. 높은 전력 밀도를 가지기 위해 사용하는 고주파 스위칭은 스위칭 손실의 비중을 증가시킨다. 스위칭 손실을 줄이는 방법 중의 하나로 회로의 기생 성분을 이용하는 공진 컨버터가 사용되어왔다.^[1-4]

고전압 응용분야에서는 소자에 걸리는 전압이 높을수록 도통 손실이 증가하고, 이에 따른 열이 이 증가하기 때문에 효율이 저하되는 결과를 초래한다. 또 가격적인 측면에서 고전압으로 갈수록 소자의 가격이 급격히 상승하게 되어 소자에 걸리는 전압을 분산할 필요성이 대두되었다. 3-레벨 컨버터는 스위칭 소자의 스트레스가 입력 전압의 반으로 줄어들게 되므로^[5] 도통 손실을 줄일 수 있고, 소자의 가격이 줄어든다.

위와 같은 장점을 취하고자 고전압, 고효율 응용분야를 대상으로 3-레벨 컨버터와 공진 컨버터를 결합한 3-레벨 공진 컨버터들이 제안되어왔다.^[6-7] [6]에서 사용된 공진 컨버터의 경우, 주파수 제어로 출력을 제어하므로 자기 소자의 설계에 어려움이 생긴다. [7]에서 제안된 방법은 추가적인 소자의 사용에 따른 가격 상승이 예상되고, 이차 측 스위치에 의해서 고전압에서의 손실이 증가하게 된다.^[6]

본 논문에서는 위상 천이 제어 기법을 사용한 3-레벨 LLC 컨버터를 제안한다. 이 컨버터는 고정 주파수를 사용하므로 자기 소자의 설계가 쉬워지며, 이차 측의 출력 인덕터를 제거하여 가격 저감 효과와 전력 밀도 상승을 기대할 수 있다. 영전압 스위칭을 통하여 효율을 높이고, 시비를 제어로써 제어의 편이성을 더하였다. 뿐만 아니라, 이차 측의 전압 배가기의 캐패시터를 공진 캐패시터로 대체할 수 있다는 장점이 있다. 이를 검증하기 위해서 600W 급의 실험용 세트를 제작하였다.

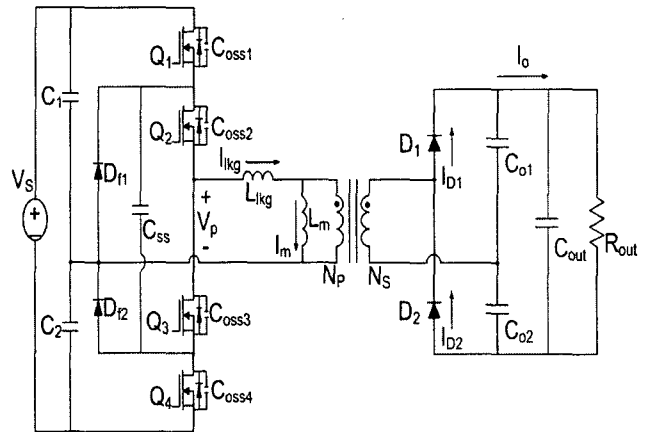


그림 1 제안된 위상 천이 제어 3-레벨 LLC 컨버터
Fig. 1 Proposed Phase-shift Control LLC Converter

2. 회로 동작

제안된 컨버터는 그림 1과 같다. 이 회로는 4개의 MOSFET으로 구성되어 있다. Q1은 Q4와 Q2는 Q3와 상보적으로 반주기의 시비를 가지며, 영전압 스위칭을 하기 위해서 전상 스위치 Q1, Q4와 지상 스위치 Q2, Q3가 위상 천이되어 실효 시비율(D_{eff})을 조정하게 된다. 이차측은 전압 배가기 형태를 취하였고, Co1과 Co2는 배가기에 사용되면서 공진 캐패시터 역할을 수행한다. 이와 같이 구성된 회로에서 누설 인덕터 L_{lk}, 자화 인덕터 L_m과 Co1, Co2가 공진 탱크를 형성한다.

위 회로는 한 주기에 10개의 모드로 나뉜다. 이 회로는 반주기에 대해서 대칭성을 지니기 때문에 Mode 1~5에 대한 분석을 통해서 Mode 6~10에 대한 동작을 설명할 수 있다. 각 모드에 대한 분석은 다음과 같다.

Mode 1 (t₀-t₁) : Q₂의 영전압 스위칭 조건이 만족된 이후에 L_{lk}와 Co1/Co2와의 공진에 의해서 I_{lk}(t)가 증가하며, L_m에는 nV_{o1}가 걸려서 I_m(t)가 증가한다. 이차 측으로는 I_{lk}(t)와 I_m(t)의 차가 흐르고 이는 D₁을 통해서 Co1의 전압을 증가시키고 Co2의 전압을 감소시킨다.

Mode 2 (t₁-t₂) : Q₁이 차단되면 C_{oss1}과 C_{oss4}가 L_{lk}와 공진하여 C_{oss1}은 충전되고 C_{oss4}는 C_{ss}를 통해서 방전된다. V_p는 V_s/2에서부터 Q₁의 전압이 증가함에 따라 감소하기 시작하며 이것은, L_{lk}에 걸리는 전압을 크게 만들어 I_{lk}가 급격하게 감소하게 한다. I_{lk}와 I_m가 같아지면 이 모드가 끝난다.

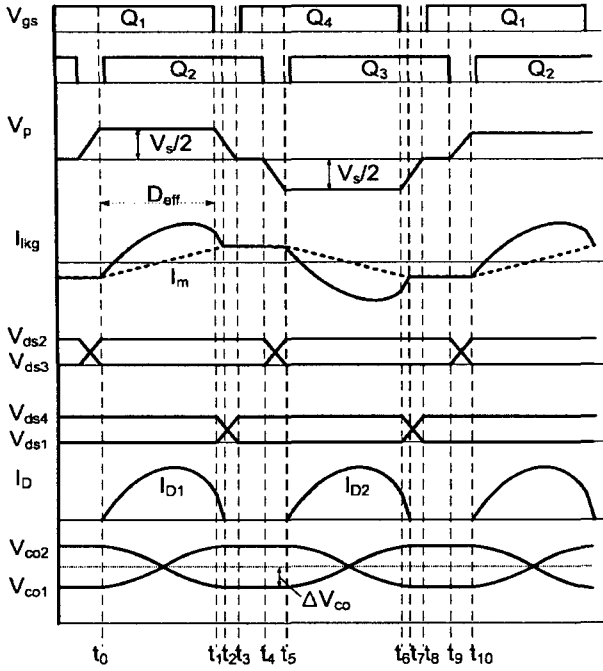


그림 2 주요 동작 파형
Fig. 2 Key Waveforms

Mode 3(t₂-t₃) : I_m(t₂)에 의해서 C_{oss1}은 V_s/2까지 충전되고 C_{oss4}는 0으로 방전되어 Q₄의 영전압 스위칭 조건이 만족된다. 이차 측의 D₁과 D₂의 전압은 V_s/2로 같아진다.

Mode 4(t₃-t₄) : I_m(t)은 Q₂와 D_{fl}을 통해서 환류한다. V_p=0 이고 I_{ikg}(t)와 I_m(t)이 같으며, 크기는 일정하다.

Mode 5(t₄-t₅) : Q₂가 차단되면 I_m(t₄)에 의해 C_{oss2}는 충전되고 C_{oss3}는 방전된다. I_{ikg}(t)는 일정하게 유지되고, C_{oss2}가 충전됨에 따라서 V_p는 0에서 -V_s/2로 감소하게 된다. 이차 측에서는 V_s/2를 유지하던 다이오드 전압이 D₁의 경우에는 V_o가 되고, D₂는 0이 되어 도통하게 된다.

Mode 6~10은 mode 1~5의 동작과 동일하다.

3. 분석

3.1 입출력 관계식

입력과 출력의 관계는 다음과 같이 구할 수 있다. Mode 2는 전체 시간에 비해 매우 짧으므로, 입출력 관계에 영향을 주지 않는다고 가정한다. 아래에서 T는 제어 신호의 주기이고, t는 t₀부터 시작되는 시간이다.

I_{ikg}는 L_{ikg}와 공진 커패시터 C_{o1}/C_{o2}의 공진에 의한 전류와 I_m(t)의 합으로 주어지게 된다.

$$I_{ikg}(t) = I_p \sin w_r t + I_m(t) \quad (1)$$

$$\text{where } w_r = \frac{n}{\sqrt{L_{ikg}(C_{o1}/C_{o2})}}, I_p = \frac{V_s/2 - nV_{co1}}{Z},$$

$$Z = n\sqrt{\frac{L_{ikg}}{(C_{o1}/C_{o2})}}, n = N_p/N_s$$

Mode 1에서 I_{ikg}(t)와 I_m(t)의 차이가 이차 측으로 넘어간다.

$$I_{D1}(t) = n(I_{ikg}(t) - I_m(t)) = nI_p \sin w_r t \quad (2)$$

I_{D1}(t)/2의 반주기 평균이 출력 전류이고, 이 전류로 V_{co}(t)이 반주기에 2ΔV_{co}만큼 변화하므로,

$$I_o = \frac{1}{T/2} \int_0^{T/2} \frac{I_{D1}(t)}{2} dt$$

$$= \frac{1}{T} \frac{nI_p}{w_r} (1 - \cos w_r D_{eff} T) = \frac{V_o}{R_o} \quad (3)$$

$$2\Delta V_{co} = \frac{1}{C_{o1}} \int_0^{T/2} \frac{I_{D1}(t)}{2} dt = \frac{1}{C_{o1}} I_o \frac{T_s}{2} \quad (4)$$

(1), (2), (3), (4)를 정리하면,

$$V_o/V_s = \frac{1/2}{\frac{n}{2} \left(1 - \frac{T_s}{2C_o R_o}\right) + \frac{Z_o \omega_r T_s}{R_o n} \frac{1}{1 - \cos \omega_r D_{eff} T_s}} \quad (5)$$

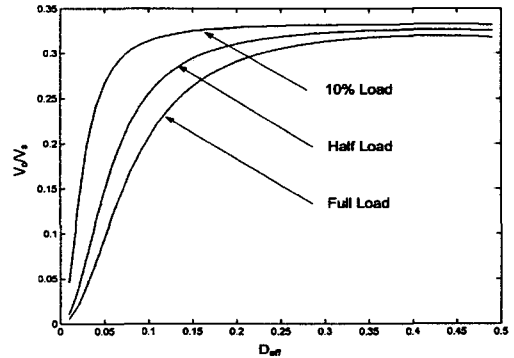


그림 3 시비율에 따른 전압 변환비
Fig. 3 Voltage Conversion Ratio

3.2 영전압 스위칭 조건

영전압 스위칭을 하기 위해서는 상보적인 두 스위치 간에 시간차이를 두어야 한다. 이 시간은 각 스위치의 기생 캐패시터가 충전되는데 걸리는 시간이다. Mode 2에서 I_{ikg}(t)를 공급하는 시간이 충분히 작다고 가정하면, 각 기생 캐패시터는 I_m(t)에 의해서 충전된다고 볼 수 있으며 다음과 같은 조건을 만족해야 한다.

$$T_{dead_ad} \approx \frac{2C_{oss} \cdot V_s/2}{I_m(t_2)} \quad (6)$$

$$T_{dead_lag} \approx \frac{2C_{oss} \cdot V_s/2}{I_m(t_4)} \quad (7)$$

4. 실험 결과

600W 급의 실험용 세트를 제작하여 제안된 컨버터의 동작을 검증하였다. 입력 V_s = 600V, 출력 V_o = 190V를 구현하기 위해서 L_{ikg} = 9uH, L_m = 400uH, C₁ = C₂ = 220uF/400V, C_{ss} = 2.2uF, D_{f1} = D_{f2} = APT30D60BCT, Q₁-Q₄ = FQP12N50, D₁ = D₂ = STTH3003, C_{o1} = C_{o2} = 3.7uF, C_{out} = 470uF/450V, N_p : N_s = 3 : 1, 스위칭 주파수 F_s = 60kHz 로 회로를 동작시켜 아래와 같은 결과를 얻었다.

그림 4는 주요 동작 파형을 나타내며 실험에서의 동작 파형과 분석한 주요 동작 파형이 일치함을 알 수 있다. 그림 5는 진상 스위치의 영전압 스위칭을 나타내며 전부하 조건에서부터 10% 부하 조건까지 모드 영전압 스위칭이 이루어짐을 볼 수 있다. 그림 6은 지상 스위치의 영전압 스위칭을 나타내며 10% 부하까지 영전압 스위칭을 확인할 수 있다.

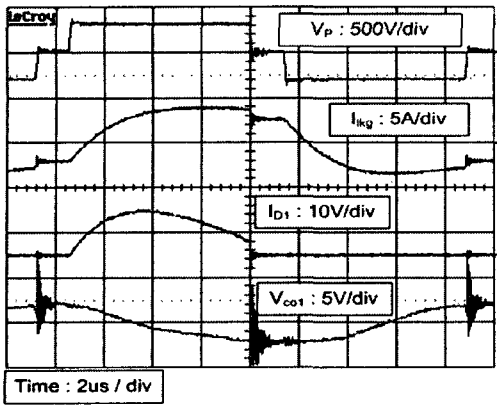


그림 4 전부하에서의 실험 동작 파형
Fig. 4 Experimental Waveforms at Full Load

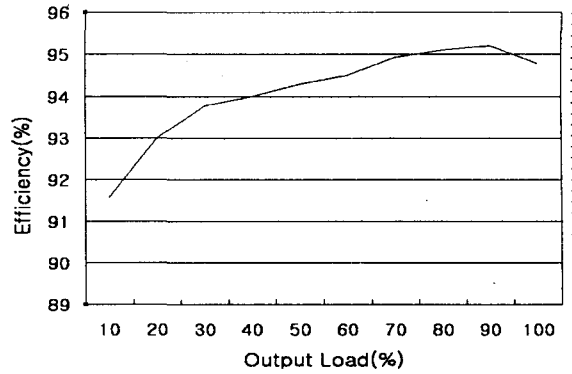


그림 7 효율
Fig. 7 Efficiency

5. 결론

위상천이 제어를 사용한 전압 배가기를 적용한 3-레벨 LLC 컨버터를 제안하였으며 600W의 시험 세트를 통해서 검증하였다. 제안된 컨버터는 스위치에 인가되는 전압이 입력 전압의 반이 되는 특성을 가지므로 소자의 스트레스를 줄여서 가격과 효율적인 면에서 장점을 가진다. 위상 천이 제어를 하여 자기 소자의 설계가 쉽고, 넓은 부하 범위에 걸쳐 영전압 스위칭이 구현되며, 전압 배가기를 사용하여 공진 캐패시터를 대체할 수 있다는 장점을 가진다. 그러므로 제안된 컨버터는 높은 효율을 필요로 하는 고전압 응용분야에서 유용하게 사용될 수 있다.

이 논문은 HWRS-ERC의 연구비 지원에 의하여 연구되었음.

참고 문헌

- [1] R.L. Steigerwald, "A Comparison of Half-Bridge Resonant Converter Topologies," IEEE Transactions on Power Electronics, Vol. 3, Issue 2, April 1988, pp. 174-182.
- [2] P.P. Roy, Doradla, S.R. "Analysis of the series resonant converter using a frequency domain model," PESC, 24-27 June 1991, pp. 482-489.
- [3] J.F. Lazar, Martinelli, R. "Steady-state analysis of the LLC series resonant converter," APEC 2001. Vol. 2, 4-8 March 2001, pp. 728-735.
- [4] J.A. Sabete, F.C. Lee, "Off-line application of the fixed frequency clamped mode series-resonant converter," APEC' 89. Conference Proceedings 1989., 13-17 March 1989, pp. 213-220.
- [5] F. Canales, P. Barbosa, "A zero-voltage and zero-current switching three-level DC/DC converter," IEEE Transactions on Power Electronics, Vol. 17, Issue 6, Nov. 2002, pp. 898-904.
- [6] Y. Gu, Z. Lu, "Three-level LLC series resonant DC/DC converter," IEEE Transactions on Power Electronics, Vol. 20, Issue 4, July 2005, pp. 781-789.
- [7] F. Canales, P. Barbosa, "A wide input voltage and load output variations fixed-frequency ZVS DC/DC LLC resonant converter for high-power applications," 37th IAS Annual Meeting. Conference Record of the Vol. 4, 13-18 Oct. 2002 pp. 2306-2313.

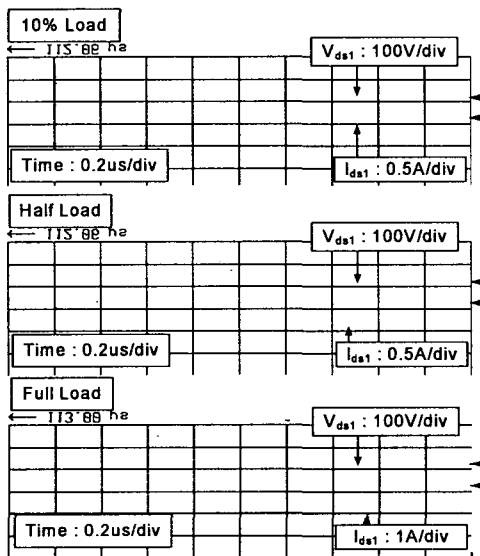


그림 5 진상 스위치 Q1의 영전압 스위칭
Fig. 5 ZVS of Lagging leg Switch Q1

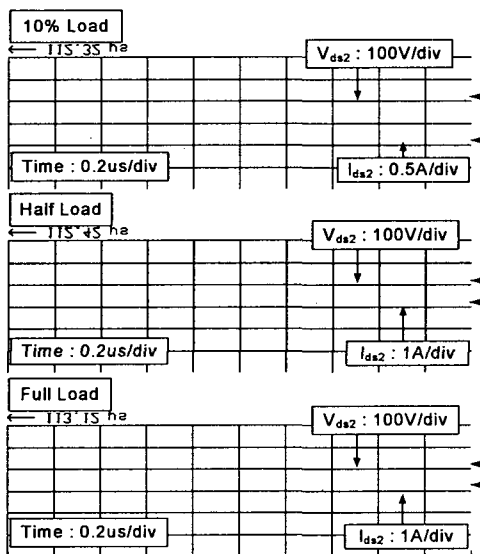


그림 6 지상 스위치 Q2의 영전압 스위칭
Fig. 6 ZVS of Lagging leg Switch Q2