

# PDP 구동 응용을 위한 저전압 스위칭 소자로 구성된 간단한 구조의 Multi-level 유지방전 회로

강순은\*, 남원석\*, 한상규\*, 홍성수\*, 사공석진\*, 양학철\*\*, 노정욱\*

\*: 국민대학교 전력전자연구소, \*\*: 삼성SDI(주) 중앙연구소,

## Multi-level sustain Circuit of simple structure using low voltage switching device for PDP driving application

Soon-Eun Kang\*, Won-Seok Nam\*, Sang-Kyu Han\*, Sung-Soo Hong\*, Suk-Jin Sakong\*, Hak-Chul Yang\*\*, Chung-Wook Roh\*

\*: Kookmin Univ. Power Electronics Center, \*\*: Samsung SDI CO., LTD.

### ABSTRACT

본 논문에서는 PDP 구동 응용을 위한 간단한 구조의 Multi-level 유지 방전 회로를 제안한다. 제안된 회로는 기존의 Multi-level 유지 방전 회로에 비해 적은 수의 스위칭 소자로 구현할 수 있어 간단한 구조를 가진다. 또한, 기존의 Multi-level 회로와 동일한 수준의 소자 전압 및 전류 스트레스를 가지므로, 저가의 고성능의 저전압 소자를 사용할 수 있어 PDP 구동 회로의 원가 저감과 고효율 동작을 이룰 수 있을 것으로 예상된다. 제안된 회로의 동작 원리를 설명하고, 42" HD급 PDP에 실제 적용 실험을 하여 제안된 회로의 우수성을 보인다.

### 1. 서론

플라즈마 디스플레이(PDP)는 고화질, 대화면 디스플레이로서 각광을 받고 있다. 그러나 PDP의 최대 단점들인 높은 소비 전력과 높은 가격은 보급형 PDP 시장 형성에 걸림돌로 작용한다. 플라즈마 디스플레이는 다른 디스플레이에 비해 높은 전압과 높은 전류, 복잡한 구동파형, 높은 등가 Capacitive 부하 등의 특성을 가진다. 이러한 패널 특성으로 인해, 구동 회로 및 시스템은 고전압, 고전류에 견딜 수 있는 반도체 소자를 사용해야 하므로 원가 상승의 원인이 된다.

기존의 Webber type의 구동회로의 경우 반도체 소자들의 내압은 Sustain 스위치의 경우  $V_s$ 이고 ERC(Energy Recovery Circuit)의 경우  $V_s/2$ 이다. 이는 반도체 소자들이 높은  $V_s$  전압을 견딜 수 있게 내압이 높은 소자들을 사용하여야 한다.

반면 기존 Multi-level 유지방전 회로는 전압 내압이 Webber type 비해 절반이 되기 때문에 반도체 소자를 저전압의 성능 좋은 소자를 사용할 수 있다. 그러나 소자의 수는 Webber type의 경우보다 두 배가 많은 8종의 스위칭 소자를 사용하게 되어 상대적으로 회로가 복잡해지게 된다.

본 논문에서는 Multi-level 유지방전 회로와 같이 저전압 스위칭 소자를 사용하고 소자의 수를 6종으로 줄여 간단한 구조를 가지는 PDP 구동회로를 제안하고 실제 42" HD급 PDP 패널에 장착하여 실험한 결과를 통해 제안회로의 우수성을 보인다.

### 2. 제안된 Multi-level 유지방전 회로

#### 2.1 제안 회로의 특징

제안 회로는 Sustain Switch의 내압을  $V_s/2$ 로 Clamp 시킴으로 패널의 Sustain 전압 상승에 따른 대응이 가능하고, 또한 낮은 내압의 특성이 좋은 소자의 적용을 통해 스위칭 손실을 줄일 수 있다. 특히 전력 회수 회로의 내압이  $V_s/4$ 로 줄어들어, 추가된 스위칭 손실 저감 효과와 원가 저감 효과를 얻을 수 있다. 또한 스위칭 소자의 수도 기존 Multi-level Sustain 회로에 비해 2종이 줄어든 6종으로 이로 인한 원가 저감 효과도 얻을 수 있고 구조도 간단하다.

그림 1과 그림 2는 제안 회로의 회로도 및 주요파형도이다.

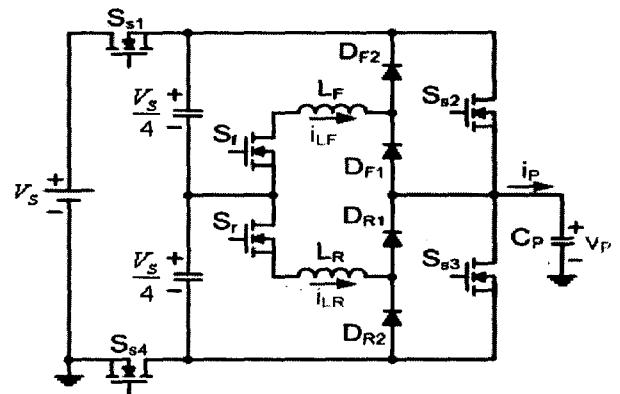


그림 1 제안 회로의 회로도

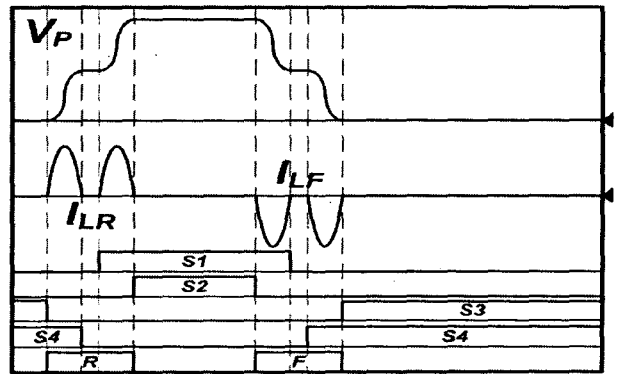


그림 2 제안 회로의 주요파형도

## 2.2 동작 설명

제안 회로의 동작 해석을 위해 다음의 가정을 한다.

1. ERC(Energy Recovery Circuit) 다이오드는 도통 시 도통 저항  $R_{ds,ER}$ , 스위치는 도통 시 도통 저항  $R_{ds,Sus}$  의 값을 갖는 이상적인 소자이다.
2. Sustain 스위치는 도통 시 도통저항  $R_{ds,Sus}$  의 값을 갖는 이상적인스위치 소자이다.
3.  $L_{P1}=L_{P2}=L$  이다.
4.  $t_{31}=T_r$ ,  $t_{74}=T_f$ ,  $t_{43}=T_{Sus}$  이고  $T_r=T_f$  이다.
5.  $t_{21}=t_{65} \ll T_r$  이다.

동작은 다음과 같다.

**Mode 0** [ $t_0$  이전] : 스위치  $S_{S4}$  와  $S_{S3}$  가 도통되어 있어, 패널 전압은  $0V$ , 패널 전류는  $0A$ 로 유지한다.

**Mode 1** [ $t_0 \sim t_1$ ] : 스위치  $S_{S3}$  가 차단,  $S_r$  이 도통되고 전류 Path 는  $S_{S4} - V_s/4 - S_r - L_R - D_{R1} - C_P$  와 같이 형성되어 LC 공진을 한다. 이때 패널의 전압과 인덕터 전류는 다음과 같다.

$$V_P(t) = \frac{V_S}{4} \left( 1 - \cos \frac{1}{\sqrt{L_R C_P}} t \right) \quad (1)$$

$$i_P(t) = -\frac{V_S}{4} \sqrt{\frac{C_P}{L_R}} \sin \frac{1}{\sqrt{L_R C_P}} t \quad (2)$$

**Mode 2** [ $t_1 \sim t_2$ ] : 패널 전압  $V_P$  가  $V_S/2$  가 되고, 패널 전류는 다시  $0A$ 로 유지된다.

**Mode 3** [ $t_2 \sim t_3$ ] : 스위치  $S_{S1}$  가 도통된 상태에서, 스위치  $S_{S4}$  가 차단이 되어 Mode 1 의 공진을 진행한다. 이때의 전류 Path 는  $V_s - S_{S1} - V_s/4 - S_r - L_R - D_{R1} - C_P$  의 경로를 형성한다. 패널의 전압과 인덕터 전류는 다음과 같다.

$$V_P(t) = \frac{V_S}{4} \left( 3 - \cos \frac{1}{\sqrt{L_R C_P}} t \right) \quad (3)$$

$$i_P(t) = -\frac{V_S}{4} \sqrt{\frac{C_P}{L_R}} \sin \frac{1}{\sqrt{L_R C_P}} t \quad (4)$$

이 때, 패널 전압은  $V_S/2$ 에서  $V_S$ 까지 상승 한다.

**Mode 4** [ $t_3 \sim t_4$ ] : 스위치  $S_{S2}$  이 도통되어 패널 전압은  $V_S$  을 유지한다.

**Mode 5** [ $t_4 \sim t_5$ ] : 스위치  $S_{S2}$  이 차단,  $S_f$  가 도통되어 전류 Path 는  $C_P - D_{F1} - L_F - S_f - V_s/4 - S_{S1} - V_s$  와 같이 형성되어 LC 공진을 한다. 이때 패널의 전압과 인덕터 전류는 다음과 같다.

$$V_P(t) = \frac{V_S}{4} \left( 3 + \cos \frac{1}{\sqrt{L_R C_P}} t \right) \quad (5)$$

$$i_P(t) = -\frac{V_S}{4} \sqrt{\frac{C_P}{L_R}} \sin \frac{1}{\sqrt{L_R C_P}} t \quad (6)$$

**Mode 6** [ $t_5 \sim t_6$ ] : 패널 전압  $V_P$  는  $V_S/2$ 로 유지하고, 전류는  $0A$ 를 유지한다.

**Mode 7** [ $t_6 \sim t_7$ ] : 스위치  $S_{S4}$  가 도통된 상태에서, 스위치  $S_{S1}$  가 차단이 되어 **Mode 5** 의 공진을 진행한다. 이때의 전류 Path 는  $C_P - D_{F1} - L_F - S_f - V_s/4 - S_{S4}$  의 경로를 형성한다. 패널의 전압과 인덕터 전류는 다음과 같다.

$$V_P(t) = \frac{V_S}{4} \left( 1 + \cos \frac{1}{\sqrt{L_R C_P}} t \right) \quad (7)$$

$$i_P(t) = -\frac{V_S}{4} \sqrt{\frac{C_P}{L_R}} \sin \frac{1}{\sqrt{L_R C_P}} t \quad (8)$$

**Mode 8** [ $t_7 \sim t_0$ ] : 스위치  $S_{S3}$  가 도통되어 패널 전압은  $0V$  를 유지한다. 전류도  $0A$ 를 유지한다.

다음의 그림 3은 각 동작 모드 별 회로도이다.

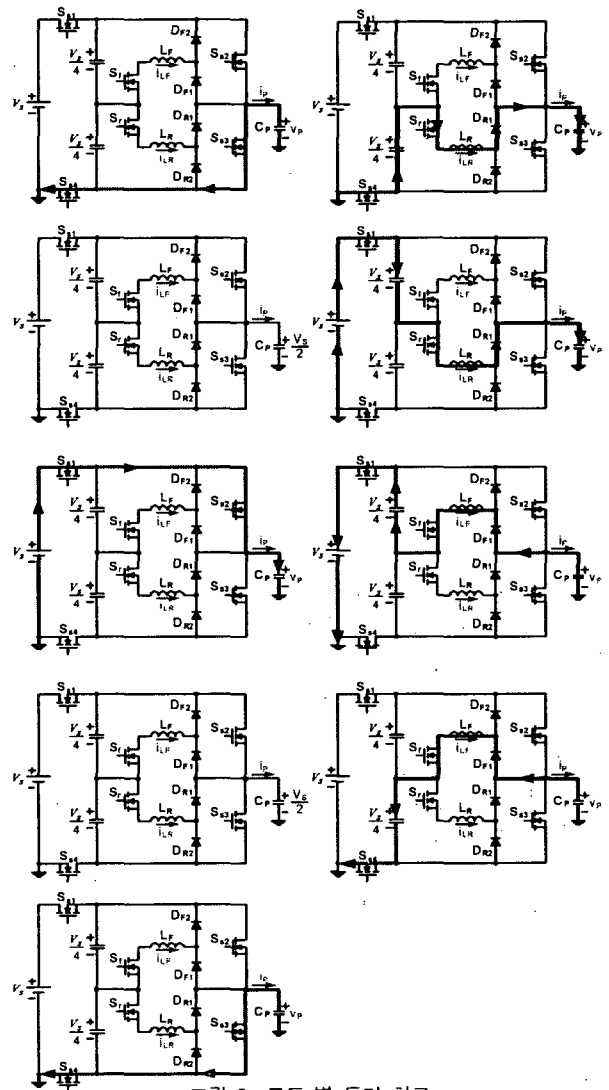


그림 3 모드 별 등가 회로

## 2.3 실험 조건

전 구간 동작을 시키기 위해 그림 4와 같이 회로를 구성하였고 이 회로로 구동 보드를 제작하여 42" HD급 PDP 패널에 장착하여 실험하였다.

실험 조건은 다음 표 1과 같다.

표 1. 실험 조건

$V_s$	$C_p$	$L_F=L_R$	$T_s$	$T_{sus}$	$T_{rising}=T_{falling}$
200V	69nF	120nH	6.14us	1.08us	940ns

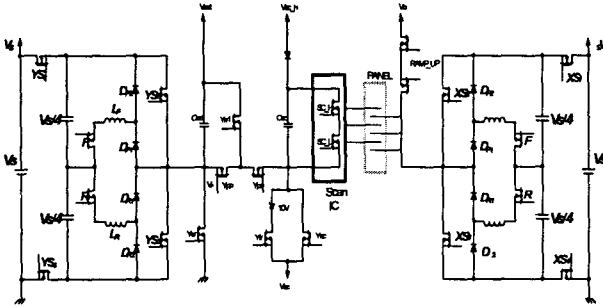


그림 4 전체 XY 구동 회로 블록도

그림 5는 이 회로의 1TV field 파형이다.

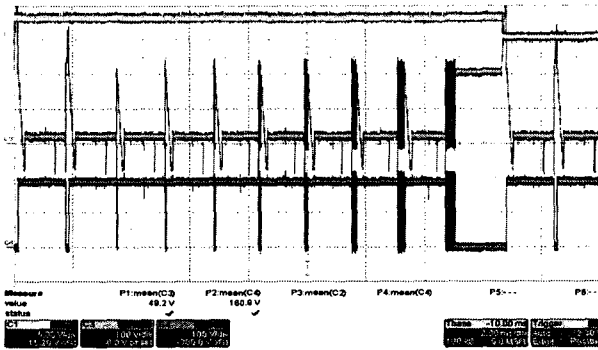


그림 5 1TV field 파형

### 2.4 실험 결과

우선 기존의 Webber type의 Sustain 구동 회로의 실험 결과이다. Sustain pulse 수가 180개인 Full-white pattern인 경우  $V_s=200V$ 일 때  $I_s=0.12A$ 가 측정되었다. 즉 소비 전력은 24W이다. 또한 Sustain pulse 수가 1180개인 Full-black pattern인 경우  $V_s=200V$ 일 때  $I_s=0.7A$ 로 소비전력은 140W이다. 이는 기존에 알려진 Webber type과 비슷하게 측정되었다.

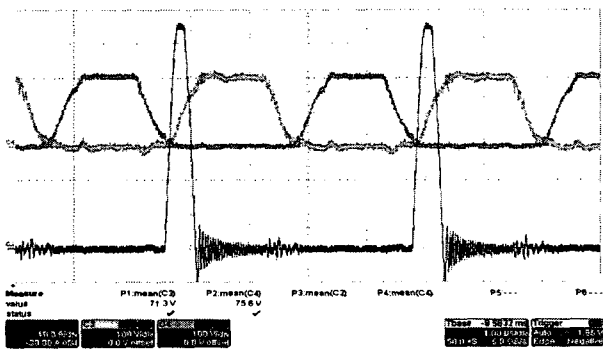


그림 6 Webber type XY Sustain 파형

같은 방법으로 제안된 간단한 구조의 Multi-level 유지 방전 회로를 실험한 결과이다. Sustain pulse의 수가 180개인 Full-White pattern의 경우에  $V_s=200V$ 시  $I_s=0.1A$ 로 소비전력은 20W로 측정이 되었다. Sustain Switch 소자의 내압은 전부  $V_s/2$  (=100V) 근방으로 측정되었고, Energy Recovery 소자의 경우 내압은 전부  $V_s/4$  (=50V) 근방으로 측정되었다. 또한 Sustain pulse 수가 1180개인 Full-black pattern인 경우  $V_s=200V$ 일 때  $I_s=0.54A$ 로 소비 전력은 108W로 측정되었다. 이는 기존 Webber type의 구동 회로에 비해 22.86%의 소비 전력이 감소하였다.

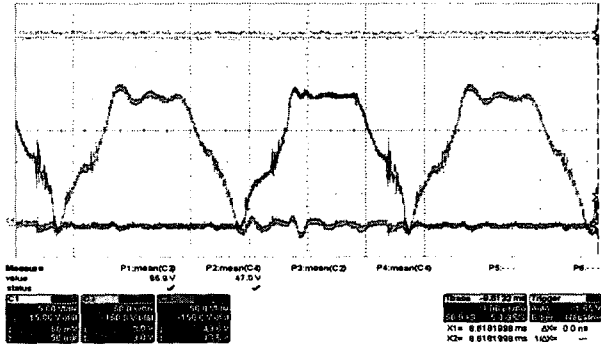


그림 7 제안 회로의 XY Sustain 파형

### 3. 결론

본 논문에서 제안된 저전압 스위칭 소자를 사용한 간단한 구조의 Multi-level sustain 회로는 기존 Multi-level sustain 회로의 특징인 반도체 소자의 낮은 전압 stress를 그대로 가지면서 소자의 수도 줄어들어 원가를 크게 줄일 수 있다. 또한 실험 결과에서 보았듯이 소비전력도 크게 줄어들어 PDP 시장의 가장 큰 걸림돌인 높은 소비전력과 높은 가격을 개선함으로써 앞으로 PDP 구동 회로 분야 연구에 크게 기여 할 것이다.

이 논문은 삼성SD(주)의 연구비 지원에 의하여 연구되었음.

### 참고 문헌

- [1] Chung-Wook Roh, Hye-Jeong Kim, Sang-Hoon Lee, and Myung-Joong Youn, "Multi-Level voltage wave-shaping display driver for AC plasma display panel application", IEEE Journal of Solid State Circuits, Vol.38, No.6, June 2003.
- [2] Chung-Wook Roh, "Novel Plasma Display Driver with Low voltage/Current Stresses" IEEE Transactions on Consumer Electronics, Vol. 49, No 4, pp.1360-1366, November 2003.
- [3] L.F. Webber, "Plasma Display Device Challenges," Asia Display '98 Digest, pp.15-271.