

위상 천이 풀-브릿지 컨버터의 디지털 제어기 설계

임 정 규*, 서 은 경*, 정 세 교*, 이 현 우**
 경상대학교 전기전자공학부*, 경남대학교 전기공학과**

Design of Digital Controller for Phase Shifted Full-Bridge Converter

Jeong-Gyu Lim*, Eun-Kyung Seo*, Se-Kyo Chung*, Hyun-Woo Lee**
 Dept. of Electrical & Electronic Engineering, Gyeongsang National University*
 Dept. of Electrical Engineering, Kyungnam University**

ABSTRACT

Of all the proposed resonant techniques, the well-known phase-shifted full bridge converter remains one of the most attractive because it offers an easy way of achieving ZVS with a minimum of extra components added, which is essential for the high power applications. This paper describes the design of a digital controller for a Phase Shifted Full-bridge PWM Converter. The small-signal model is derived incorporating the effects of phase-shift control and the utilization of the transformer leakage inductance and power FET junction capacitances to achieve the zero-voltage resonant switching. Based on the derived small-signal model, the digital controller is designed in the discrete domain. The performance of designed controller is verified through the simulation.

1. 서 론

위상 천이 풀-브릿지 컨버터(Phase Shifted Full-Bridge Converter)는 기존의 DC/DC 컨버터와 동일한 구조를 가지면서 지상, 진상 레그 스위칭 신호의 위상을 조절하여 소프트 스위칭을 얻을 수 있어 구조가 간단하고 제어가 용이하는 장점이 있다. 이 컨버터는 추가적인 회로의 구성없이 변압기의 누설 인덕턴스와 스위치의 출력 커패시터를 이용하여 모든 스위치의 턴-온 시 영전압 스위칭을 가능하게 한다. 따라서 스위칭 손실과 소자의 스트레스를 감소로 인해 고밀도 고효율의 컨버터를 구성할 수 있어 중급 이상의 용량에서 널리 사용되고 있으며, 이러한 위상 천이 풀-브릿지 컨버터를 제어하기 위한 아날로그 방식의 전용 컨트롤러 또한 상용화 되어 있다.

최근 마이크로프로세서 기술의 발전으로 고속 연산이 가능하면서 전력 변환 시스템에 필요한 주변 장치를 내장하고 있는 컨트롤러가 출시되고 있으며, 가격 또한 하락하고 있는 추세이다. 이에 따라 모터 드라이브, 인버터 등과 같은 분야에서 기존의 아날로그 제어 방식을 대체한 디지털 제어 방식이 폭넓게 사용되고 있으며, 아직 아날로그 방식이 주류를 이루는 DC/DC 컨버터 등에서도 디지털 방식의 사용을 넓혀가고 있다.

본 논문에서는 기존의 아날로그 컨트롤러가 아닌 FPGA, 마이크로프로세서 등을 이용하여 위상 천이 풀-브릿지를 디지털

방식으로 제어하기 위한 디지털 제어기를 설계하였다. 디지털 제어기 설계를 위상 천이 풀-브릿지의 소신호 등가회로를 벡 컨버터의 소신호 등가회로를 수정하여 구성하였다.^[2] 이 등가회로를 통해 얻어진 시스템 전달함수를 이산 영역의 전달함수로 변환하여 이산영역에서 제어기를 설계하였다. 설계된 제어기는 시뮬레이션을 통해 그 성능을 검증하였다.

2. 위상 천이 풀-브릿지 컨버터 동작 원리

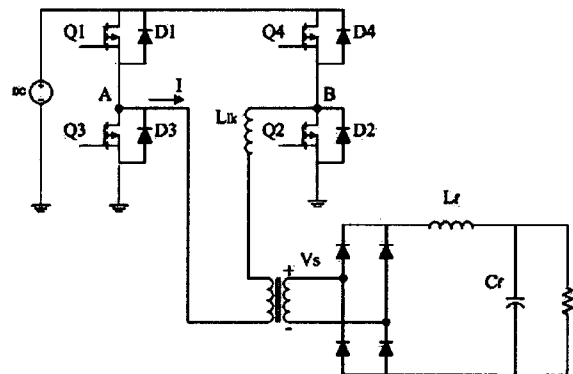


그림 1 위상 천이 풀-브릿지 컨버터
 Fig. 1 Phase-Shifted Full-Bridge Converter

그림 1은 위상 천이 풀-브릿지 회로를 나타내고 있다. 위상 천이 풀-브릿지는 영전압 스위칭을 위해 지상 및 진상 레그의 위상 제어를 통해 출력을 조절하며, 변압기의 누설 인덕터에 축적된 에너지와 스위치로 사용된 MOSFET의 기생 커패시터의 충·방전 에너지에 의해 영전압 스위칭이 이루어진다.^[1]

변압기의 일차측에서 이차측으로 에너지를 전달하는 구간에서 진상 레그의 스위치(Q1 또는 Q3)를 턴-오프 시키면 진상 레그 스위치의 기생 커패시터가 충·방전을 시작하고, 끝나는 시점에서 역병렬로 연결된 다이오드가 도통되면서 스위치 양단 전압이 0V가 된다. 이때 스위치가 턴-온 되면서 영전압 스위칭을 하게 된다. 지상 레그 스위치(Q4 또는 Q2) 또한 동일한 원리로 영전압 스위칭을 한다. 진상 및 지상 레그 스위치의 영전압 스위칭을 위해서는 기생 커패시터의 충·방전을 위한 시간이 필요하게 되며 진상 레그에 비해 지상 레그에서 더 긴 시간이 요구된다. 이는 진상 레그는 2차측의 필터 인덕터의 영향으로 충·방전을 하는 반면, 지상 레그는 변압기의 누설 인덕

터의 에너지로 충·방전을 하기 때문이다.

3. 디지털 제어기 설계

3.1 제어 대 출력 전달함수

위상 천이 풀-브릿지 컨버터의 소신호 등가회로는 백 컨버터 소신호 등가회로에 필터 인덕터 전류와 입력전압에 의한 시비를 변화를 고려하여 그림 2와 같이 나타낼 수 있다.^[2]

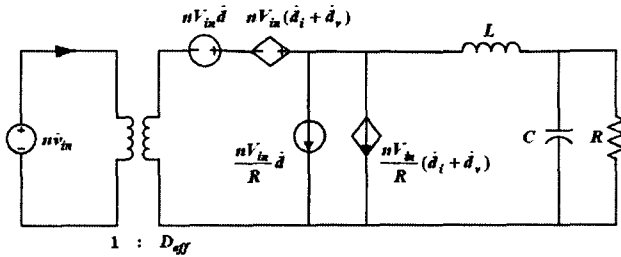


그림 2 위상 천이 풀-브릿지 컨버터의 소신호 등가회로
Fig. 2 Small-signal equivalent circuit of the Phase-Shifted Full Bridge Converter

유효시비율 ($d_{eff} = D_{eff} + \widehat{d}_{eff}$) 은 입력 전압 변화에 대한 시비율 d_v 과 출력 인덕터 전류 변화에 대한 시비율 d_i 일차측 시비율 \widehat{d} 의 변화만을 고려하여 다음과 같이 나타낼 수 있다.^[2]

$$\widehat{d}_{eff} = \widehat{d} + \widehat{d}_i + \widehat{d}_v \quad (1)$$

$$\widehat{d}_i = -\frac{4nL_{lk}f_s}{V_{in}} \widehat{i}_L \quad (2)$$

$$\widehat{d}_v = -\frac{4nL_{lk}f_s I_L}{V_{in}^2} \widehat{v}_{in} \quad (3)$$

여기서, n 은 변압기의 권선비, L_{lk} 는 1차측 누설 인덕턴스, f_s 는 스위칭 주파수, I_L 은 부하전류를 나타낸다.

3.2 제어기 설계

소신호 전달함수 표현을 간단히 하기위해 그림 2의 소신호 모델로부터 출력 필터의 입력 대 출력 전달함수 $H_0(s)$, 입력 임피던스 $Z_f(s)$ 를 다음과 같이 나타낸다.

$$H_0(s) = \frac{1}{4f} = \frac{1}{s^2LC + s\frac{L}{R} + 1} \quad (4)$$

$$Z_f(s) = \frac{R4f}{1 + sRC} \quad (5)$$

위 식을 이용하여 시비율에 대한 출력전압의 전달함수 ($G_{vd}(s) = \widehat{v}_o / \widehat{d}$)는 다음과 같이 나타낼 수 있다.

$$G_{vd}(s) = H_0 nV_{in} \frac{Z_f}{Z_f + R_d} \quad (6)$$

여기서, $R_d = 4n^2L_{lk}f_s$

$$G_{vd}(s) = \frac{nV_{in}}{s^2LC + s\left(\frac{L}{R} + R_d C\right) + \frac{R_d}{R} + 1} \quad (7)$$

그림 3은 디지털 제어기 설계를 위한 제어 시스템 블록도를 나타내고 있다. 전체 제어 시스템 블록은 식 (6)에서 얻어진 위상 천이 풀-브릿지 컨버터의 제어입력 대 출력 전달함수 $G_{vd}(s)$ 와 디지털 제어관련 전달함수 $G_{delay}(s)$, ZOH, $G_c(s)$, 전압 검출 이득 K_d 로 구성되어 있다. $G_{delay}(s)$ 는 디지털 제어기 구현 시 계산에 의한 지연을 고려한 전달함수를 나타내며, ZOH는 스위칭 주기 동안의 시비율을 나타낸다. 각 전달함수는 다음과 같이 나타낼 수 있다.^{[3][4][5]}

$$G_{delay}(s) = e^{-sT_d} \quad (8)$$

$$ZOH = \frac{1 - e^{-sT_s}}{s} \quad (9)$$

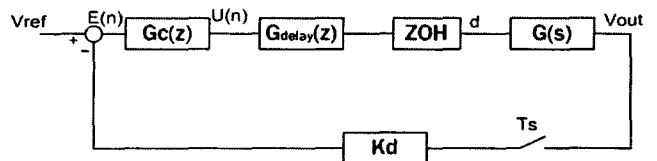


그림 3 디지털 제어 시스템 블록도
Fig. 3 Digital control loop block diagram

디지털 제어기 설계를 위해서는 연속시간 영역에서 표현된 전달함수를 이산시간 영역에서의 함수로 나타내어야 한다. ZOH, 계산 지연 함수 $G_{delay}(s)$, 그리고 전압 검출 이득 K_d 을 포함한 컨버터의 이산시간 개루프 전달함수 $G_{vd}(z)$ 는 다음과 같다.^[3]

$$G_{vd}(z) = Z \left[\frac{(1 - e^{-sT_s})}{s} G_{delay}(s) G_{vd}(s) \right] \quad (10)$$

표 1의 시스템 파라미터를 사용하여 계산된 전달함수는 다음 식과 같다. 여기서, 계산 지연시간 T_d 는 고려하지 않았으며, $K_d=1$ 로 설정하였다.

$$G_{vd}(z) = 0.3774 \frac{z + 0.9535}{z^2 - 1.81z + 0.8465} \quad (11)$$

그림 4는 구해진 개루프 전달함수 $G_{vd}(z)$ 의 보드선도를 나타내고 있다.

표 1 시스템 파라미터
Table 1 System parameters

입력전압 V_m	48[V]	출력 필터 인덕턴스 L	30[μH]
출력전압 V_{out}	12[V]	출력 필터 커패시턴스 C	100[μF]
권선비 n	0.5	정상상태 유효시비율 D_{eff}	0.6
변압기 누설인덕턴스 L_{lk}	2.5[μH]	부하저항 R	1.2[Ω]
스위칭 주파수 f_s	100[kHz]		

식(11)에서 구해진 전달함수 $G_{vd}(z)$ 에 대한 제어기 설계는 MATLAB의 sisotool을 이용하였다. 제어기는 전달함수의 영점과 극점을 적절히 배치하여 응답특성이 향상되면서 동시에 컨버터가 고주파 노이즈에 강한 특성을 갖도록 설계한다. MATLAB을 통해 계산된 제어기의 전달함수는 다음과 같으며, 그림 5는 이 제어기의 보드선도를 나타내고 있다.

$$G_c(z) = \frac{0.045 - 0.081z^{-1} + 0.368z^{-2}}{1 - 1.87z^{-1} + 0.87z^{-2}} \quad (12)$$

그림 6은 식(12)의 제어기를 갖는 폐루프 시스템의 루프전달 함수의 보드선도를 나타낸다. 시스템의 대역폭은 9.55 [kHz]이며 위상 여유는 54.6°로 폐루프가 안정적임을 알 수 있다.

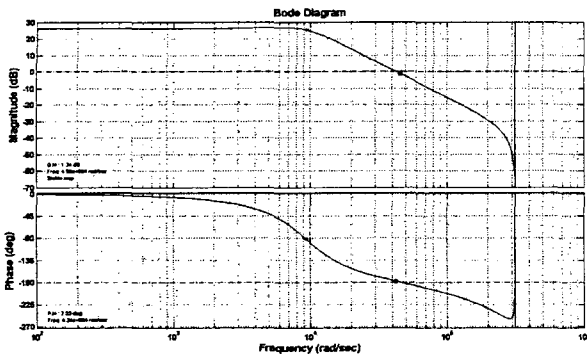


그림 4 개루프 전달함수 $G_{ol}(z)$ 의 보드선도
Fig. 4 Bode plot of the open loop transfer function $G_{ol}(z)$

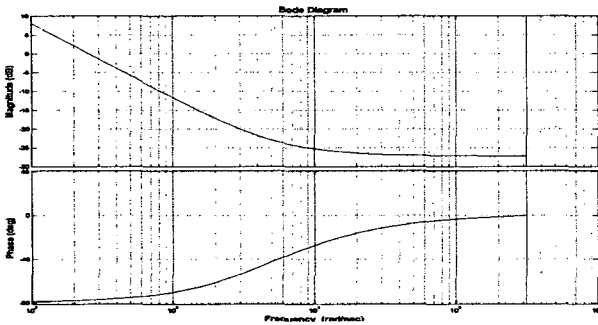


그림 5 제어기 $G_c(z)$ 의 보드선도
Fig. 5 Bode plot of the controller $G_c(z)$

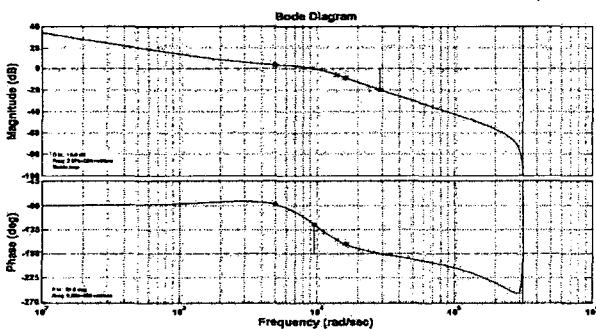


그림 6 루프 전달함수 $G_{ol}(z)G_c(z)$ 의 보드선도
Fig. 6 Bode plot of the loop transfer function $G_{ol}(z)G_c(z)$

4. 시뮬레이션 및 결과

앞 절에서 설계된 디지털 제어기의 성능을 확인하기 위하여 PSIM 6.0을 이용하여 시뮬레이션을 수행하였다. 시뮬레이션을 위해 사용된 파라미터는 표 1에 기술되어 있다. 그림 5는 부하가 50% 변동(10[A]↔5[A])되었을 때의 출력을 나타낸 것이다. 그림 5에서 (a)는 부하 변동에 따른 출력 전압을 나타낸 것이며, (b)는 출력 인덕터 전류를 나타낸 것이다. (c)의 파형은 부하 변동을 나타낸다.

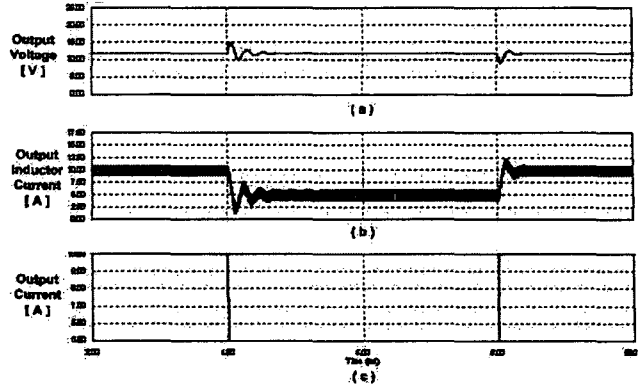


그림 7 부하 변동에 따른 출력 전압 및 전류
Fig. 7 Output voltage & current responses with the abrupt change of output load

5. 결론

본 논문에서는 위상 천이 폴-브릿지 컨버터의 소신호 모델을 이용하여 디지털 제어기를 설계하였다. 컨버터의 소신호 모델로부터 얻어진 전달함수를 이산 영역에서의 전달함수로 변환하여 이산 영역에서 제어기를 설계하였다. 이산 영역에서 직접 제어기를 설계함으로써 보다 정확한 시스템을 표현할 수 있게 된다. 설계된 제어기는 시뮬레이션을 통하여 그 성능을 검증하였다.

이 논문은 산업자원부에서 시행한 전력산업 인프라 구축 지원사업의 지원에 의하여 수행된 연구결과입니다.

참고 문헌

- [1] J. A. Sabate, V. Vlatkovic, R. B. Ridley, F. C. Lee, and B. H. Cho, "Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM converter", IEEE APEC'90 Proc., 1990, pp. 275-284.
- [2] J. A. Sabate, V. Vlatkovic, R. B. Ridley, F. C. Lee, and B. H. Cho, "Small-signal analysis of zero-voltage switched full-bridge PWM converter", High Frequency Power Conversion Conf.'90 Rec., 1990, pp. 262-272.
- [3] Texas Instruments, "Designing a TMS320F280x Based Digitally Controlled DC-DC Switching Power Supply", Application Report SPRAAB3, July 2005.
- [4] Y. Duan, H. Jin, "Digital controlled design for switch mode power converters", APEC '99, Volume:2, pp. 967-973.
- [5] Prodic, A.; Maksimovic, D.; Erickson, R.W., "Design and implementation of a digital PWM controller for a high-frequency switching DC-DC power converter", Industrial Electronics Society, 2001. IECON 2001, Volume:2, 29 Nov. - 2 Dec. 2001, pp. 893-898.