

MEMS 적용을 위한 폴리실리콘 CMP에서 디싱 감소에 대한 연구

박성민, 정해도*

부산대학교 정밀기계공학과, 부산대학교 기계공학부*

Dishing Reduction on Polysilicon CMP for MEMS Application

Sung-Min Park, Hae-Do Jeong*

Department of precision & Mechanical Engineering in PNU, School of Mechanical Engineering in PNU*

Abstract

Chemical Mechanical Planarization (CMP) has emerged as an enabling technology for the manufacturing of multi-level metal interconnects used in high-density Integrated Circuits (IC). Recently, multi-level structures have been also widely used in the MEMS device such as micro engines, pressure sensors, micromechanical fluid pumps, micro mirrors and micro lenses. Especially, among the thin films available in IC technologies, polysilicon has probably found the widest range of uses in silicon technology based MEMS. This paper presents the characteristic of polysilicon CMP for mutli-level MEMS structures. Two-step CMP process verifies that is possible to decrease dishing amount with two type of slurries characteristics. This approach is attractive because two-step CMP process can be decreased dishing amount considerably more then just one CMP process.

Key Words : MEMS, CMP, Polysilicon

1. 서 론

MEMS(microelectromechanical system)는 급속히 발전된 반도체 제조 기술과 실리콘이 가지고 있는 우수한 기계적 특성을 응용하여 센서(sensor) 및 액추에이터(actuator)를 제작하는 첨단 기술이다. 이와 같은 MEMS 기술은 초소형화, 고성능화, 저전력화를 추구하여 광범위한 응용분야를 포함한다. 특히, CMP(chemical mechanical planarization) 공정 적용을 통한 다층화된 MEMS 구조물의 제작은 미세 시스템의 특성을 보다 향상 시킬 수 있어 세계적으로 CMP 공정을 적용하는 연구가 진행되고 있다[1]. 그러나, CMP 공정을 통한 평탄화 과정에서 디싱(dishing)과 에로전(erosion)이라는 반도체 소자의 효율을 저하시키는 결함이 발생한다[2]. MEMS CMP를 수행하는 과정에서도 구조물을 형성하는 다결정 실리콘(poly-Si)과 희생층이 되는 산화막(SiO₂)에 디싱, 에로전 및 라운딩 등의 결함이 발생한다면 CMP공정의 효율은 크게 반감된다. 따라서, 본 실험에서는 이 결함을 최소화시키기 위해 CMP 공정에서 사용되는 다양한 소모재 중 큰 영향성을 미치는 인자인 슬러리의 물질에 따른 최적 선택비 조건을 산출하여 MEMS 패턴에 적용하였다. 이를 통해 MEMS 구조물에 적합한 조건을 찾아내고, 그 슬러리의 물질 선택비를 응용하여 두 가지 CMP 공정으로 광역 평탄화를 가능케 하였다.

2. 실험

MEMS 구조물에 가장 널리 쓰이고 있는 다결정 실리콘(Poly-Si)과 산화막(SiO₂) blanket 웨이퍼로 재료 제거율과 연마 선택비에 대한 실험을 실시하였다. 실험은 그림 1에서 G&P Technology사의 4~8인치 전용 CMP 장비인 G&P POLI-500을 사용하였다. 각 물질의 과다연마를 방지하고 연마 종점 및 연마 특성을 확인하기 위해 piezoelectric quartz sensor를 장비의 헤드부에 설치하여 센서의 변위를 전압값으로 출력하고 이를 증폭·변환시켜 실시간으로 마찰 신호값을 얻을 수 있도록 장치를 구성하였다. 마찰 신호 측정 프로그램은 G&P Technology 사의 CMP 모니터링 프로그램을 이용하였다. 자세한 실험 조건은 표 1에 나타내었다.

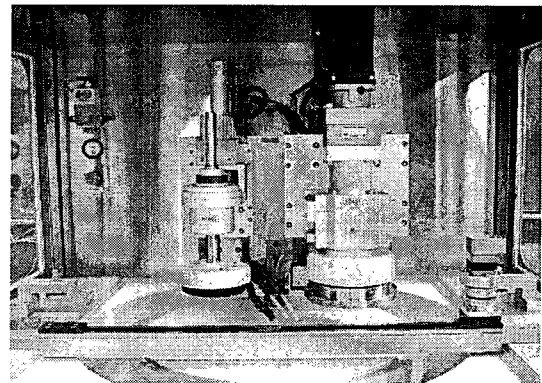


그림 1. CMP 실험 장비 (G&P POLI-500)

표 1. 실험 조건

Pressure	360g/cm ²
Velocity	Head and Table : 60rpm
Pad	IC1400 k-Groove
Slurry flow rate	120cc/min
Wafer	Poly-Si and SiO ₂ 4inch
Temperature	24℃

3. 결과 및 고찰

3.1 pH에 따른 연마 선택비 결과

선택비의 차이를 비교하기 위해 두가지 슬러리를 pH 조절을 하며, 각각 물질의 연마량을 비교하였다. 실험은 충분한 하계 슬러리를 교반하여 분산하였고, 각 물질에서 pH에 따른 실험을 진행하였다. 가장 높은 선택비를 가지는 조건은 Nalco2371™ 슬러리를 pH10으로 산화막 : 폴리실리콘 = 1: 90 이었으며, 가장 낮은 선택비를 나타낸 것은 ILD1300™ 슬러리를 pH9로 사용한 조건으로 산화막 : 폴리실리콘 = 1: 2.8 를 가지는 것으로 나타났다.

3.2 패턴 웨이퍼 연마 결과

pH조절을 통해 고·저 선택비로 선정된 두 가지 슬러리로써 패턴 폭에 따른 실험을 하였다. 실험에 사용된 패턴 웨이퍼는 IC 디바이스보다 큰 크기에서 사용되는 MEMS 구조물을 감안하여, 수μm에서 수십μm에 이르는 패턴 형태로 설계하였다. 실험에서 정확한 연마 종점 검출(end point detection)을 위해, 모니터링시스템을 사용하여 이종 재료의 출현으로 마찰 신호가 급격하게 변하는 부분을 확인하고 그 시간을 도출하여 웨이퍼의 불필요한 과다 연마(over-polishing)를 방지하였다. 최적화된 두 가지 슬러리를 통한 실험 결과는 그림 2과 같다. 고 선택비를 가지는 Nalco2371™ 슬러리가 높은 단차를 보이며, 선평이 증가할수록 더 큰 상승하는 결과를 보였다. 반면, 선택비가 낮은 ILD1300™ 슬러리는 앞선 슬러리에 비해 작은 단차를 보였으며, 선평이 증가할수록 완만한 단차 곡선을 보였다.

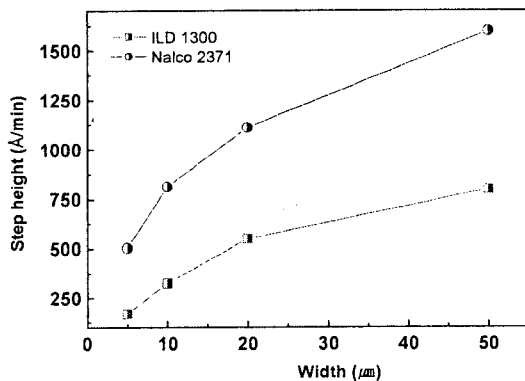


그림 2. 패턴 크기에 따른 단차량

3.3 2-step 공정으로 진행된 연마 결과

두 가지 슬러리의 물질에 따른 선택비. 즉, 물질에 따른 연마율이 크게 차이남을 응용하여 두 가지 공정을 사용하여 실험하였다. 먼저 기존의 패턴 웨이퍼에 30nm의 SiO₂를 추가적으로 증착하여 방어 산화막(protective oxide)를 형성시켰다. CMP공정은 먼저 산화막 연마율이 높은 ILD1300™ 슬러리로 10초간 제거한 후 Nalco2371™ 슬러리를 사용하여 폴리실리콘막을 연마하였다. 이렇게 두 가지 공정을 진행하게 되면 보호 산화막에 의해 디싱량이 크게 감소할하게 된다. 그림 3는 비접촉식 광학 현미경으로 측정된 디싱량의 비교 결과이다.

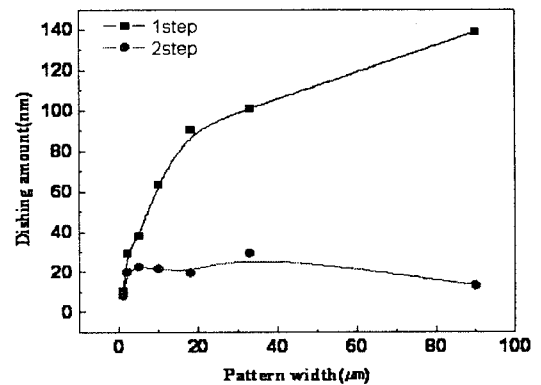


그림 3. 2-step 공정을 이용한 패턴 크기에 따른 단차량

4. 결론

본 연구에는 물질 연마율이 크게 차이 두 가지 슬러리를 이용하여 MEMS 패턴에 먼저 적용해 보았다. PH 조절과 적절한 교반으로 극히 상반된 물질 선택비를 가지도록 조절한 뒤 실험한 결과 전체적으로 ILD1300™ 슬러리가 Nalco2371™ 슬러리보다 양호한 결과를 나타냈지만 단차량은 증가함을 나타냈다. 하지만, 보호 산화막을 증착한 후 두 가지의 슬러리를 이용한 CMP 공정 결과는 단차를 크게 줄이고 패턴 폭이 증가 하더라도 단차량은 증가하지 않고 일정 수준 유지됨을 확인할 수 있었다. 이와 같은 결과를 활용한다면 단차를 감소시키는데 큰 역할을 할 수 있을 것이라 판단된다.

참고 문헌

- [1] J. M. Bustillo, R. T. Howe, R. S. Muller, "Surface Micromachining for Microelectromechanical System", Proceeding of the IEEE, VOL. 86, Aug 1998.
- [2] L. Trotha, G. Morsch, G. Zwicher, "Advanced MEMS Fabrication Using CMP", Semiconductor international, Aug 2004.
- [3] H. J. Kim, "A Study on the Interfacial Characteristics and Its Effect on Material Removal in CMP", ph. D. qualifying dissertation of Pusan National Univ., pp.1-6, 2004.