

스핀 코팅법으로 증착한 (Bi,La)₄Ti₃O₁₂ 박막의 후속 열공정에 따른 입자 크기 및 결정 방향성 변화

김영민, 김남경*, 염승진*, 장건익, 류성림**, 권순용**
충북대학교, *(주)하이닉스반도체, **충주대학교

Thermal Process Effects on Grain Size and Orientation in (Bi,La)₄Ti₃O₁₂ Thin Film Deposited by Spin-on Method

Young-min Kim, Nam-Kyeong Kim*, Seung-Jin Yeom*, Gun Eik Jang, Sung-Lim Ryu**, Soon-Yong Kweon**
Chungbuk Univ., *Hynix Semiconductor Inc., **Chungju Univ.

Abstract : A 16Mb 1T1C FeRAM device was fabricated with BLT capacitors. The average value of the switchable polarization obtained in the 32k-array (unit capacitor size: 0.68 μm²) capacitors was about 16 μC/cm² at 3V and the uniformity within an 8-inch wafer was about 2.8%. But a lot of cells were failed randomly during the measuring the bit-line signal of each cell. It was revealed that the grain size and orientation of the BLT thin film were severely non-uniform. Therefore, the uniformity of the grain size and orientation was improved by changing the process conditions of post heat treatment. The temperature of nucleation step was the very effective on varying the microstructure of the BLT thin film. The optimized temperature of the nucleation step was 560°C.

Key Words : (Bi,La)₄Ti₃O₁₂, Grain size, Crystallographic orientation, Ferroelectric properties, Spin-on method

1. 서론

강유전체를 활용한 비휘발성 메모리 FeRAM은 빠른 정보처리 속도와 전원 공급이 차단되었을 때도 계속 정보를 유지할 수 있는 비휘발성 특성과 더불어 저전압, 저전력 구동의 장점이 있어서, 차세대 메모리로 많은 주목을 받고 있다 [1,2]. 현재 FeRAM용 강유전체 재료로 Pb(ZrTi)O₃ (PZT) 및 (Bi,La)₄Ti₃O₁₂ (BLT) 등이 주로 사용되고 있다 [1,2]. BLT는 PZT에 비하여 분극 값은 다소 작지만, 소자의 신뢰성 특성이 우수한 것으로 평가되고 있다. 또, 향후의 환경 규제가 심화됨에 따라서 납 (Pb)을 함유하고 있는 PZT 대체 물질로도 주목을 받고 있다.

현재 제작되고 있는 FeRAM 소자는 1Mb 급이 대부분인데, 시장에서의 적용 분야를 확장시키기 위해서는 16MB~64MB 정도의 좀 더 고밀도 소자의 제작이 강력히 요구되고 있다. 이러한 고밀도 소자를 제작하기 위한 핵심 기술 중의 하나는 강유전체의 분극 값 및 균일도를 높이는 것이다. 특히 BLT의 경우에는 결정 방향에 따른 포화 분극 값의 이방성이 매우 크기 때문에, 박막 증착 공정 중의 입자 크기 및 방향성 조절이 매우 중요하다 [2]. 따라서 본 연구에서는 스핀 코팅법으로 증착한 BLT 박막에서, 결정 입자의 크기 및 결정 방향성에 후속 열처리 공정 조건이 미치는 영향에 대하여 평가하였다.

2. 실험 방법

16Mb 1T1C (1-transistor/1-capacitor) 형의 FeRAM 소자를 0.25 μm 디자인 룰을 적용하여 8인치 실리콘웨이퍼 위에 제작하였다 [2]. TiN/W 플러그 위에 Pt/IrOx/Ir 하부 전극을 형성하고, 그 위에 BLT 박막을 증착하였다.

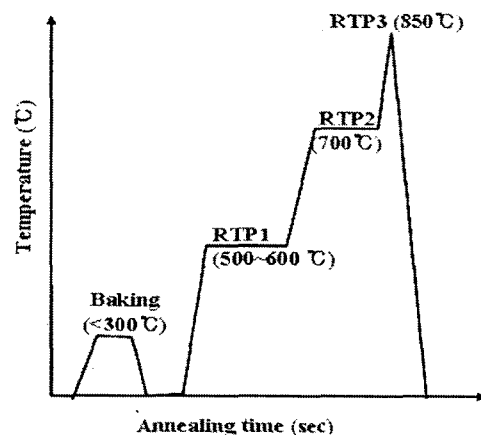


그림 1. BLT 박막 증착 후의 열공정 개략도

그림 1은 스핀 코팅법으로 BLT (100nm) 박막을 코팅한 후에 수행하는 후속 열공정의 개략도이다. 먼저 코팅된 BLT 박막은 300°C이하의 핫플레이트 (hot-plate) 위에서 baking 공정을 수행하였다. 그 다음의 BLT 박막의 결정화를 위한 핵생성 단계 (RTP1)는 500~600°C 사이의 온도에서 변화시켰다. 열처리 시간 (120초)과 분위기 (산소)는 동일한 조건으로 수행하였다. 입자 성장을 위한 RTP2 (700°C/120sec/O₂)와 RTP3 (850°C/1sec/O₂) 공정은 모든 실험에서 동일한 조건으로 수행하였다. 상부 전극으로 Pt (200nm)을 스퍼터링 법으로 증착한 후, RIE (reactive ion etching) 장비를 이용하여 BLT 커패시터를 형성하였다. 에칭 공정 후에는 650°C/30분/O₂ 조건으로 회복 열처리 공정을 수행하였다. 금속 배선은 Si를 이용하여 2단 (metal-1, metal-2)으로 형성하였다.

3. 결과 및 고찰

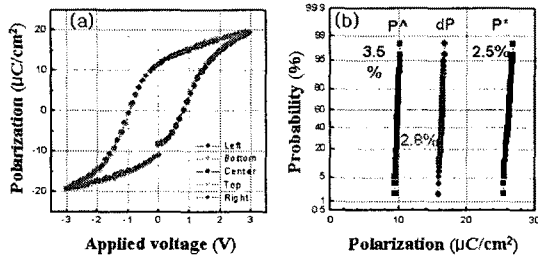


그림 2. 32,000개 어레이에서 측정한 BLT 커패시터의 강유전 특성: (a) 대표적인 이력곡선, (b) 8인치 웨이퍼에서의 커패시터 어레이들의 분극 값 분포.

RTP1 열처리 온도를 600°C 조건으로 제작한 BLT 커패시터의 전기적 특성을 금속 배선 공정 후에 평가하였다. 그림 2는 32,000개의 단위 셀 (면적: 0.68 μm²)이 서로 연결되어 있는 어레이에서 측정한 강유전체의 잔류분극 특성이다. (a)는 대표적인 분극-인가전압 이력곡선이고, (b)는 8인치 웨이퍼 내에서 어레이들의 분극 값 균일도 (uniformity)를 보여주고 있다. 반전 가능한 분극 값 (dP=P*-P[^]) 및 균일도는 각각 약 16 μC/cm² (at 3V) 및 2.8%로 매우 우수한 결과를 보여주고 있다.

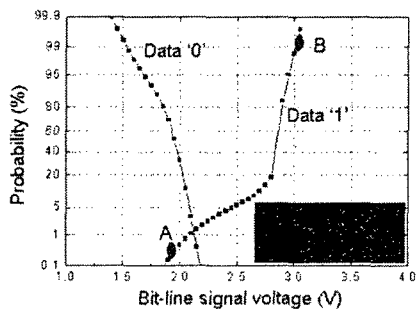


그림 3. FeRAM 소자 제작 후에 측정된 각 단위 커패시터들의 bit-line 전위 분포.

그림 3은 단위 셀들에서 발생하는 비트-라인 신호의 크기를 분석한 결과이다. 양호한 셀 (B)에서의 data "1" 신호는 data "0" 신호 보다 약 800 mV 정도 큰 값을 보이고 있다. 그러나 불량한 셀 (A)에서는 data "1"의 신호가 data "0" 신호보다 작은 경우가 발생한다. 그래프에 삽입된 그림은 이러한 불량 셀들의 위치를 보여주고 있는데, 특별한 규칙성이 없어 나타나고 있음을 알 수 있다.

그림 4는 불량 셀들이 발생하는 원인을 파악하기 위하여, 대표적인 불량 셀과 양호한 셀에서 BLT 위에 증착된 박막들을 다시 제거하고 BLT 박막의 미세구조를 관찰하였다. 양호한 셀의 결정입자는 작고 균일한 분포를 보이고 있는 것과는 대조적으로, 불량한 셀의 BLT 박막에서는 큰 입자들이 관찰되었다. 이러한 큰 입자들은 c-축으로 성장한 입자들로 확인되었다 [2].

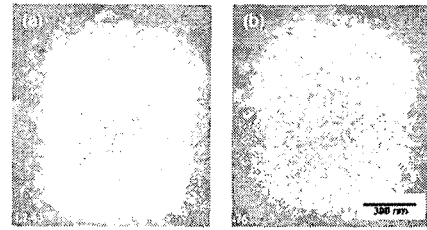


그림 4. 커패시터의 불량 분석을 위한 BLT 박막의 미세 구조 관찰: (a) 양호한 셀, (b) 불량한 셀.

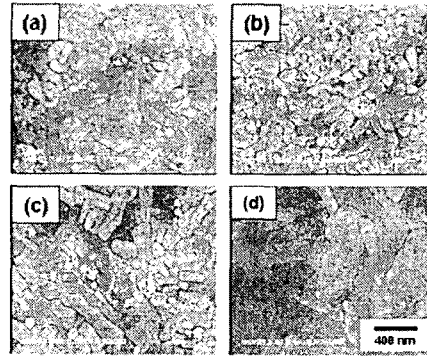


그림 5. RTP1 온도가 BLT 박막의 미세 구조에 미치는 영향: (a)540°C, (b)560°C, (c)580°C, (d)600°C.

그림 5는 후속 열공정 중에서 RTP1 온도가 BLT 박막의 미세 구조에 미치는 영향을 평가한 것이다. BLT 박막의 입자 구조는 핵생성 단계 (RTP1)의 온도에 매우 민감하게 변하고 있음을 관찰할 수 있다. 본 연구에서 최적의 핵생성 온도 조건은 560°C임을 알 수 있었다.

4. 결론

본 연구에서는 BLT 강유전체 박막을 적용하여 16Mb 1T1C FeRAM 소자를 제작하였다. 제작한 소자의 신호 크기 평가 시에 불량 셀들이 다량 관찰되었다. 분석 결과 불량 셀들의 발생 원인은 BLT 박막의 결정 방향 및 입자 크기의 불규칙성에서 기인함을 확인할 수 있었다. 따라서 BLT 박막 증착 후의 후속 열처리 공정 조건을 변화시켜 BLT 박막의 미세구조를 최적화시켰다. 최적의 열처리 온도는 560°C임을 알 수 있었다.

감사의 글

본 연구는 산업자원의 지역혁신센터사업 (RIC)의 지원에 의해 수행되었습니다.

참고 문헌

- [1] S.Y. Lee et al., IEDM Tech. Dig., p. 547, 2002.
- [2] N. K. Kim, et al., Appl. Phys. Lett., Vol. 85, p. 4118, 2004.