

# CMFB를 이용한 ITS 용 CMOS Single-Balanced Mixer 설계

## CMFB CMOS Single Balanced Mixer For ITS Applications

박준서

(광운대학교, 석사과정)

김태원

(광운대학교, 석사과정)

신이주

(광운대학교, 박사과정)

김복기

(광운대학교, 교수)

Key Words : Common Mode Feedback(CMFB), ITS, Single-Balanced Mixer

### 목 차

I. 서론

II. Mixer 회로 설계

III. 모의실험 결과

IV. 결론

참고문헌

## I. 서론

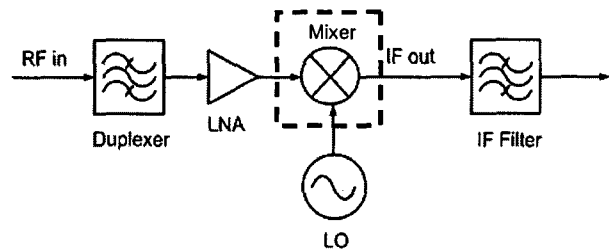
지능형 교통 시스템 (ITS, Intelligent Transport System) 은 기존의 교통 정보 시스템에 첨단 통신 기술을 접목하여 교통 혼잡도를 줄이고 안전 운행과 대기오염 감소 등을 실현하는 최적 교통 관리 체제로 정의된다. 따라서 사회생활과 경제활동을 지원하는 공공사회 기반구조로서 정보기술, 통신기술, 센서 기술 및 제어기술 등을 이용한 보다 향상된 운송효과를 기대할 수 있는 ITS의 도입이 필요하다. 이는 도로, 자동차, 이용자 등 교통체계 구성 요소 간 정보흐름을 원활하게 하여 단절된 교통흐름을 개선시키고 교통 이용자의 물류비용을 최소화 하고, 여행시간의 단축 및 활용을 가능하게 할 것이다. 현재 ITS 서비스에 적용되는 대표적인 단거리 무선통신기술인 DSRC (Dedicated Short-Range Communication) 통신방식이 있다. DSRC 통신방식은 고속으로 주행 중인 차량과 노면 안테나간의 양방향 통신을 통해 대용량의 데이터를 송신할 수 있는 시스템으로 통신 셀 크기는 수 미터에서 수백 미터이다. 현재의 발전된 정보통신기술을 이용한 ITS 전용 단거리 무선통신 (DSRC)기술이 그 대안으로 떠오르고 있다.

DSRC 통신방식을 구현하기 위한 RF 통신에서 Mixer는 통신시스템에서 RF 입력 단계에 위치하여 중요한 역할을 하고 있다.

그림. 1 은 이동통신기 고주파 블록의 수신 단을 간략화 하여 나타내었다. 그림에서 나타낸 것처럼 수신 단은 크게 저 잡음 증폭기 (LNA), Mixer, LO (Local Oscillation) 로 구성된다. Mixer 는 저 잡음 증폭기 에서 나오는 신호와 LO 의 신호가 혼합되어서 IF 출력으로 나간다. Mixer 는 저 잡음 증폭기에 비해 상대적으로 큰 신호가 입력되는 첫 번째의 주파수 혼합기에 의해 전체 시스템의 선형성에 영향을 미치므로 현대 통신 시스템의 RF front-end 에서 가장 중요한 부분 중 하나이다. 하향 주파수 변환기는 RF 수신기에서 수신되는 신호의 특성을 결정하는데 중요한 역할을 한다. Single Balanced Mixer 는 이론적으로 LO-IF isolation 은 Double Balanced Mixer 보다 좋지 못하다는 단점이 있는 반면에 회로가 간단하기 때문에 설계하기가 쉽고, 전력소모

가 1/2 정도로 적게 소모되고, 잡음 지수가 낮다는 장점이 있다 [1]. 또한 선형성이 우수하여 혼 변조 잡음이 적게 발생하며 이에 따라 작은 변환손실을 가진다는 것이다.

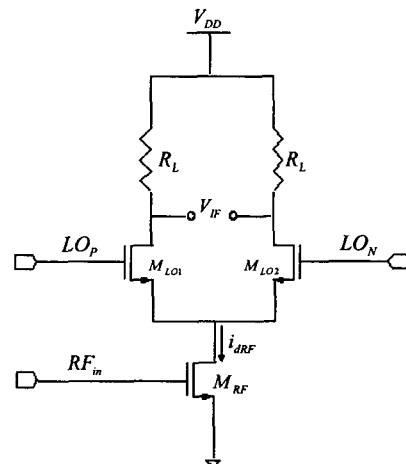
따라서 본 논문에서는 DSRC에 적용이 가능한 높은 이득과 선형성의 0.18  $\mu\text{m}$  RF CMOS 공정을 이용한 Single-Balanced Mixer 를 설계하였다.



<그림 1> 수신기의 간략한 Block Diagram

## II. Mixer 회로 설계

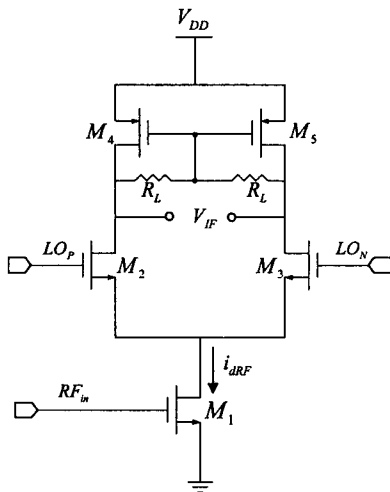
일반적인 Single Balanced Mixer 의 구조는 그림. 2 과 같다.



<그림 2> 일반적인 Single Balanced Mixer

일반적인 active Mixer 는 transconductance (또는 drive) stage( $M_{RF}$ )와 differential switching stage ( $M_{LO1}$ 과 $M_{LO2}$ )로 구성된다.

transconductance stage 는 입력 전압이 출력 전류로 변환된다. 그때 switching stage 에 의해서 LO 신호와 혼합 된다. transconductance stage 는 선형성을 개선하기 위해서 임피던스에 의해서 degenerate 된다. inductive degeneration 이 resistive 와 capacitive degeneration 보다 전류가 더욱 효율적이다 [2], [3]. 그리고 differential switching stage 는 LO 신호를 증폭시킨다. 그러나 일반적인 Single Balanced Mixer 는 높은 이득과 높은 선형성을 만족시키지 못한다.



<그림 3> CMFB를 이용한 Single Balanced Mixer

그래서 본 논문에서 적용한 Common mode feedback (CMFB) Single Balanced Mixer 는 일반적인 Single Balanced Mixer 보다 이득과 선형성을 개선시킬 수 있는 구조이다. 그림. 3 은 Common mode feedback (CMFB) 구조로 설계된 회로이다. CMFB 회로는 switching 하는 트랜지스터 NMOS (M2 와 M3) 에 의해 LO 신호와 RF 신호가 혼합되어서 switching 함에 따라서 동작 한다. 그리고 IF port 의 Common mode 신호를 억제할 수 있다. 그러므로 안정성을 유지시킬 수 있다. 변환 이득을 제공해 주기 위해서  $R_L$  이 증가될 때, 트랜지스터 PMOS (M4와 M5) 와  $R_L$  로 구성된 CMFB 회로는 Mixer 의 active load 이므로 switch 되는 트랜지스터의 drain 전압이 떨어지는 것을 막을 수 있다. 그래서 변환 이득이 증가할 때 선형성은 유지된다.

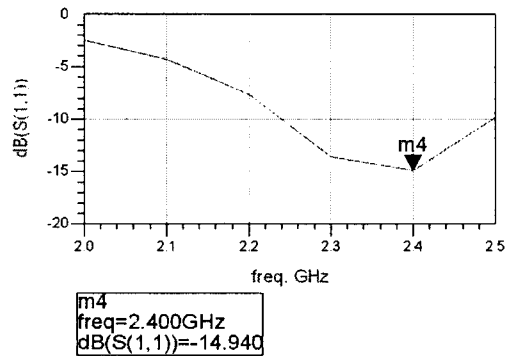
M2 과 M3 는 switching stage 의 트랜지스터로서, width 를 120  $\mu\text{m}$ 로 선택하였다. transconductance stage 인 트랜지스터 M1 의 크기는 낮은 잡음 지수와 높은 transconductance 를 위해서 주의 깊게 결정해야 한다 [7], [9]. 그리고 일정한 바이어스 전류의 최적의 잡음 지수를 찾기 위해서 M1의 width 를 102  $\mu\text{m}$  로 설정하였다. IF port는 Balanced and unbalanced (Balun) 과 두 off-chip lump 소자에 의해서 1k $\Omega$  으로 매칭 하였다.

### III. 모의실험 결과

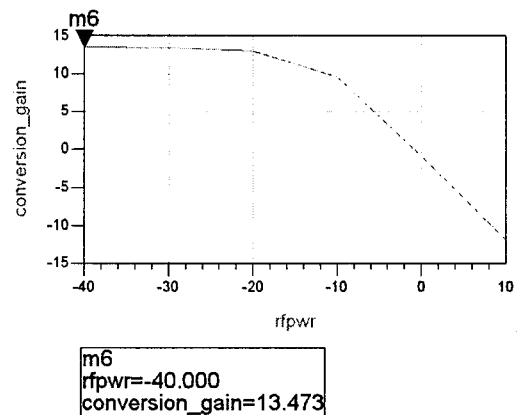
본 논문의 Mixer 는 두 IF port 를 각각 Balun 으로 연결시켜서 Single-ended 출력으로 변환된다. 그리고 LO port 또한 Balun 으로 연결시켜서 설계하였다.

애질런트 사의 Advanced Design System (ADS) 설계 툴을 이용해서 TSMC 0.18  $\mu\text{m}$  CMOS 공정으로 모의실험 하였다.

모의실험 결과는 그림. 4 부터 그림. 8 까지 나타낸다. Single Balanced Mixer 는 -14.9 dB의 입력 반사 손실 ( $S_{11}$ ), 13.4 dB 의 변환 이득, -3.8 dBm 의 P1dB, 그리고 0.77 dBm 의 IIP3, NFdsb 는 10 MHz 대역에서 6.4 dB 로 나타났다. LO-to-RF 와 LO-to-IF 격리도는 각각 43 dB, 32 dB 이다. DC 전류는 5.19 mA 이고,  $V_{DD}$ 는 1.8 V 이다. 전력소모는 9.3 mW 이다. 표. 1 은 2.4 GHz CMOS Single Balanced Mixer로 설계된 특성의 결과를 종합적으로 나타내었다.

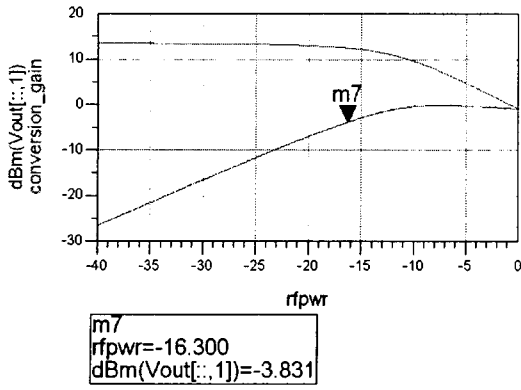


<그림 4> Mixer의 입력 반사손실 ( $S_{11}$ )

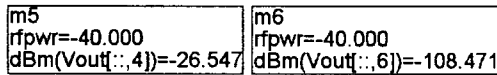
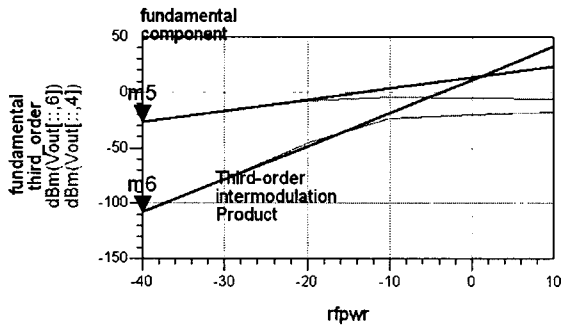


<그림 5> Mixer의 전력 변환 이득

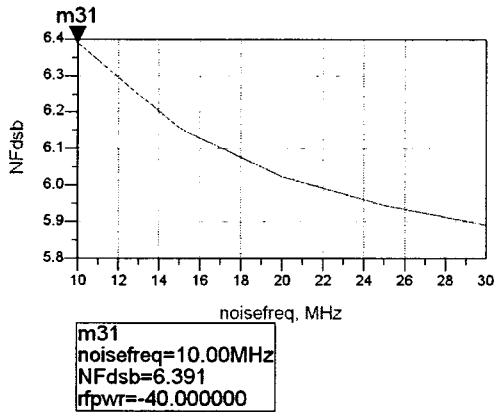
그림. 5 와 같이 실제 Mixer 의 변환 이득은 출력 전력 / 입력 전력의 비율이다. 일반적으로 전압 이득 이나 전류 이득 대신에 전력 이득 이 주로 쓰인다. 그 이유는 IF stage 의 잡음 지수로 더 쉽게 전환하기 하기 위해서이다 [2].



<그림 6> Mixer의 P1dB



<그림 7> Mixer의 IIP3



<그림 8> Mixer의 잡음 지수

<표 1> Mixer의 특성 결과

Parameter	모의실험 결과
Technology	0.18 $\mu$ m CMOS
공급 전압 (V)	1.8
DC 전류 (mA)	5.19
RF 주파수 (GHz)	2.4
LO 주파수 (GHz)	2.39
IF 주파수 (GHz)	10
전력 소모 (mW)	9.3
변환 이득 (dB)	13.4
입력 반사 손실( $S_{11}$ ) (dB)	-14.9
LO-to-RF 격리도(LO=0 dBm) (dB)	43
LO-to-IF 격리도(LO=0 dBm) (dB)	32
DSB Noise Figure (dB)	6.4
P1dB (dBm)	-3.8
IIP3 (dBm)	0.77

#### IV. 결론

본 논문에서 적용한 Mixer 는 선형성을 개선시킬 수 있는 방법인 CMFB 를 이용해서 높은 변환 이득 과 높은 선형성을 얻을 수 있도록 최적화 하였고, 2.4 GHz TSMC 0.18  $\mu$ m CMOS 공정의 Single Balanced Mixer 로 설계하였다.

CMFB 는 Mixer 의 active load 를 위해서 사용되었다. Mixer 의 RF 입력 주파수는 2.4 GHz 이고, LO 주파수는 2.39 GHz, IF 주파수는 10 MHz이다. 13.4 dB 의 변환 이득, 6.4 dB 의 Double-Sideband Noise Figure, IIP3 는 0.77 dBm 을 얻을 수 있었고, 1.8 V 전압 에서 동작하였다. 또한 DC 전류는 5.19 mA 가 흘렀다.

#### 참고문헌

1. Yuan-Kai Chu, Che-Hong Liao, Huey-Ru Chuang, "5.7 GHz 0.18  $\mu$ m CMOS gain-controlled LNA and mixer for 802.11a WLAN applications" Radio Frequency Integrated Circuits (RFIC) Symposium, 2003 IEEE, pp.221-224, June 2003
2. Keng Leong Fong, Meyer, R.G, "Monolithic RF active mixer design" IEEE Trans. Circuits Syst. II, vol. 46, pp.231-239, March 1999
3. Pavaluta, C.M., Neacsu, C.M., Dimitriu, B, Ionascu, "Low noise CMOS mixers" Signals, Circuits and Systems, ISSCS 2005. International Symposium on, vol. 2, pp.685-688, July 2005
4. B. Razavi, "RF Microelectronics", Prentice-Hall, 1998

5. T.H. Lee, "The Design of CMOS Radio-Frequency Integrated Circuits", New York : Cambridge University Press, 1998
6. B. Razavi, "Design of Analog CMOS Integrated Circuits" New York : McGraw-Hill, 2001
7. C.H. Liao, Y.K. Chu, D.R. Huang, and H.R. Chuang, "A 5.7 GHz Low-Power and High-Gain 0.18 $\mu$ m CMOS Double-Balanced Mixer for WLAN" European Microwave Conference, Vol.3, pp285-288, Oct 2005
8. B. Razavi, "Design Considerations for direct conversion receivers", IEEE Trans. Circuits Syst. II, vol. 44, pp.428-435, June 1997
9. Xuezheng Wang, Robert Weber and Degang Chen "A novel 1.5 V CMFB CMOS down-conversion mixer design for IEEE 802.11 A WLAN system", International Symposium on Circuits and System, ISCAS '04. Proceeding, vol. 4, pp. 373-376, May 2004
10. Tae Wook Kim, Bonkee Kim and Kwiro Lee "A New Mixer Linearization method and Optimization of Integrated Inductor for Single balance mixer LO buffer", Radio Frequency Integrated Circuits (RFIC) Symposium, IEEE, Page(s):43 - 46, June 2004
11. "2004년 겨울 CMOS RF IC 설계 학교 (실습교육 시물레이션)", 한국정보통신대학교, 2004