

탭 선로의 새로운 등가 회로를 이용한 결합 선로 대역 통과 필터 설계

Design of Coupled-line Band-pass Filter Using New Equivalent Circuit of Tapped-line

이일우

한승현

윤태순

권성수

홍태의

이종철

(Il-Woo Lee) (Seung-Hyun Han) (Tae-Soon Yun) (Sung-Su Kwoun) (Tae-Ui Hong) (Jong-Chul Lee)

Key Words : tapped-line, equivalent circuit, coupled-line band-pass filter

목 차

I. 서론

II. 탭 선로(tapped-line)의 새로운 등가 회로

III. 결합 선로 대역 통과 여파기 설계 및 결과

IV. 결론

참고문헌

요약

본 논문에서는 높은 커플링 값을 필요로 하는 대역 통과 필터의 입력부에 응용되는 탭 선로의 등가 회로를 제시하였고, 그 변수 값을 수식적으로 제시한다. 탭 선로의 등가 회로는 개방형 스텐브와 부가적인 전송 선로로 나타내어지며, 개방형 스텐브와 전송 선로의 전기적 길이는 공진기의 선로 임피던스와 인버터 값으로 구할 수 있다. 이러한 탭 선로의 새로운 등가 회로는 간단한 방법으로 탭 선로를 이용한 필터 설계를 가능하게 하며 이론적으로 근접한 결과를 얻을 수 있게 한다. 새로운 탭 선로의 등가 회로를 이용한 결합 선로 대역 통과 필터는 중심 주파수 5.8 GHz 에서 1.97 dB의 삽입 손실과 18.5 dB의 반사 손실 특성을 나타낸다.

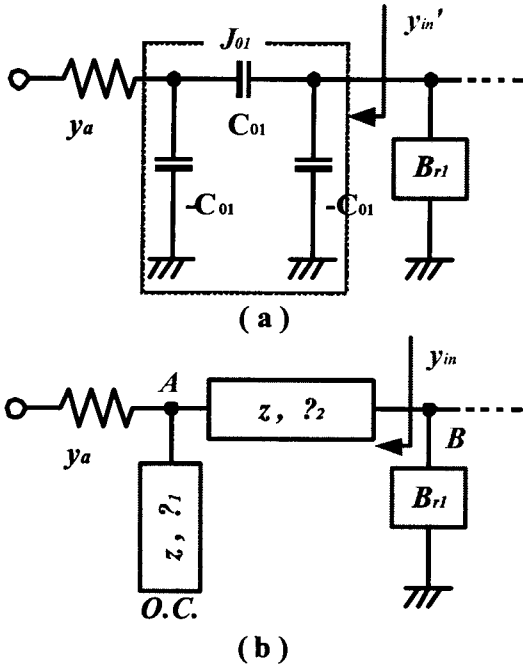
Abstract

In this paper, the equivalent circuit of tapped-line that is applied in the feeding of the band-pass filter with high coupling is suggested and the value of an equivalent circuit is mathematically defined. An equivalent circuit of tapped-line is composed by open stub and additional transmission line, and the electrical lengths of stub and line can be obtained by the impedance of resonator and the inverter. The new equivalent circuit of tapped-line can be simply applied of design of band-pass filter and leads to very good agreement compared with theoretical value. The coupled-line band-pass filter using equivalent circuit of tapped-line shows the insertion loss of 1.97 dB and the return loss of 18.5 dB at the center frequency of 5.8 GHz.

I. 서론

이동 통신 시스템에서 원하는 주파수를 선택하는 대역 통과 여파기는 동영상 중계나 실시간 중계와 같은 고품질의 서비스가 요구되는 현대의 시스템에서 더욱 중요한 부품이 되고 있다. 대역 통과 여파기를 설계하는 방법 중에 일반적인 것은 마이크로스트립선로, CPW 선로, 도파관 선로 등과 같은 전송 선로를 기반으로 하여 설계하는 것이다. 전송 선로를 이용하는 여파기 설계 방법의 하나인 탭 선로(tapped-line)를 이용한 대역 통과 여파기는 1970년대 이후 콤파인(combine) 여파기와 인터디지탈(interdigital) 여파기에 응용되면서 입, 출력 결합부의 높은커플링 값을 해결하는 방법으로 제시되어 왔으며 현재는 전송선로 구조를 갖는 대부분의 여파기에서 응용되고 있다 [1-4]. 특히, 결합 선로를 이용하여 대역 통과 여파기를 설계할 때, 여파기의 입, 출력 결합부의 인버터 값과 커플링 값은 매우 크게 나타나므로 여파기 설계에 제한 요소로 나타나게 된다. 탭 선로는 이러한 한계를 극복할 수 있는 좋은 대안이 되고 있다. 그러나, 탭 선로의 등가 회로가 명확히 제시되고 있지 않으며, 제시된 open-wire-line [1] 등가 회로와 같은 경우 등가 회로의 변수들의 해석이 난해하고 제한적인 상황에서만 적용이 되고 있다. 따라서, 탭 선로를 이용하여 대역 통과 여파기를 설계할 때에는 EM 해석을 여러 번 반복함으로써 탭 선로에서 구할 수 있는 external quality factor (Q_e)를 구하여 근사적으로 해법을 제시하고 있다 [2, 3]. 이러한 방법은 입, 출력부와 결합되는 여파기의 커플링 값을 Q_e 로 추출하는 방법이며, 비교적 정확한 해법을 제시하기는 하나, 기판의 종류, 구조의 종류, 주파수 등과 같은 모든종류의 변수에 따라 변하는 값으로 각각의 경우에 EM 해석이 필요하고, 원하는 Q_e 를 얻기 위해서는 수 차례 반복적인 작업이 요구된다. 본 논문에서는 탭 선로의 등가회로를 제시하여 간단한 수식으로 탭 선로를 이용한 여파기 설계가 가능한 방법을 제시하고, 지능형 교통 시스템에 사용되고 있는 5.8 GHz에 맞춰 결합 선로를 이용한 대역 통과

여파기를 설계하였다.



<그림 1> 여파기에서의 (a) J 인버터와 (b) 탭 선로의 등가 회로
 <Fig. 1> Equivalent circuit of (a) J-inverter and (b) a tapped-line for the band-pass filter

II. 탭 선로(tapped-line)의 새로운 등가 회로

본 논문에서는 여파기 설계에 있어, 출력단의 탭 선로의 등가 회로를 그림 1과 같이 제안하여 탭 선로를 사용하는 여파기 설계를 보다 간편화 하였다. 그림 1은 여파기에서의 입력부와 연결되는 첫 인버터(J_{01})와 탭 선로의 등가 회로를 나타내고 있다. 일반적으로 인버터는 그림 1(a)와 같이 음의성분을 필요로 하므로 [3], 탭 선로의 등가 회로는 개방형 스텐브(open stub)와 음의 길이를 갖는 전송 선로로 구성된다. 음의 길이를 갖는 전송 선로는 독립적으로는 의미를 갖지는 않으나, 여파기 설계에 있어 탭 선로와 인접한 공진기의 길이를 감소시키는 역할을 하게 된다. 이와 같은 탭 선로의 등가 회로는 선로의 임피던스와 스텐브 및 전송 선로의 전기적 길이라는 3개의 변수를 갖는다. 각각의 변수값은 그림 1(b)에 나타난 B 점의 어드미턴스를 구함으로써 얻어진다.

<그림 1(b)>에서 전송 선로의 정규화된 임피던스는 z 이고 개방형 스텐브의 전기적 길이는 θ_2 이라 할 때, 점 A에서 개방형 전송 선로를 바라보는 임피던스는 아래의 식으로 주어진다.

$$z_{stub} = \frac{z}{j \tan \theta_1} \quad (1)$$

개방형 스텐브와 입력어드미턴스는 병렬이므로 식 (1)에 의 해점 A에서 입력을 바라 보는 임피던스를 구할 수 있고, 음의 길이를 갖는 전송 선로의 전기적 길이를 θ_2 라 하면 전송 선로 임피던스 공식에 의하여 점 B에서 입력단 방향의 입력 어드미턴스를 구할 수 있다.

$$y_{in} = y \frac{z + j(\tan \theta_1 + \tan \theta_2)}{1 - \tan \theta_1 \tan \theta_2 + jz \tan \theta_2} \quad (2)$$

일반적인 여파기 이론에서 탭 선로는 인버터와 대체된 것이므로 여파기의 입력단의 J 인버터 값(J_{01})을 이용하여 입력 어드미턴스를 구하면 정규화시켰을 때 $y_{in} = J_{01}^2$ 을 얻을 수 있다. 탭 선로의 등가 회로는 인버터가 연결된 경우와 동일한 값을 얻어야 하므로, 입력 어드미턴스의 실수값과 허수값을 통해 아래 식을 얻을 수 있다.

$$\begin{aligned} \operatorname{Re}[y_{in}] &= \frac{(1 - \tan \theta_1 \tan \theta_2) + \tan \theta_2 (\tan \theta_1 + \tan \theta_2)}{(1 - \tan \theta_1 \tan \theta_2)^2 + (z \tan \theta_2)^2} \\ &= \frac{1 + \tan^2 \theta_2}{(1 - \tan \theta_1 \tan \theta_2)^2 + (z \tan \theta_2)^2} \\ &= J_{01}^2 \end{aligned} \quad (3a)$$

$$\begin{aligned} \operatorname{Im}[y_{in}] &= y \frac{(\tan \theta_1 + \tan \theta_2)(1 - \tan \theta_1 \tan \theta_2) - z^2 \tan \theta_2}{(1 - \tan \theta_1 \tan \theta_2)^2 + (z \tan \theta_2)^2} \\ &= 0 \end{aligned} \quad (3b)$$

입력 어드미턴스의 허수값이 '0' 이라는 식 (6)에서 아래 식을 유도할 수 있다.

$$(\tan \theta_1 + \tan \theta_2)(1 - \tan \theta_1 \tan \theta_2) = z^2 \tan \theta_2 \quad (4)$$

또한, 위 식 (4)을 입력 어드미턴스의 실수값을 구한 식 (3a)에 대입하면 아래 식 (5)을 구할 수 있다.

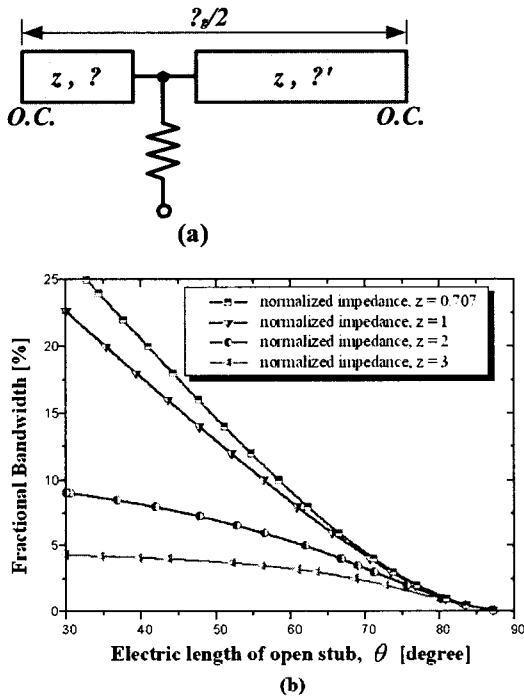
$$J_{01}^2 = \frac{1}{1 - \tan \theta_1 \tan \theta_2} \quad (5)$$

개방형 스텐브는 양의 전기적 길이를 갖고, 전송 선로는 음의 전기적 길이를 가지므로, 식 (4)와 (5)를 연립하여 θ_1 과 θ_2 를 구할 수 있다.

$$\theta_1 = \tan^{-1} \left\{ \frac{1 - J_{01}^2}{J_{01}} \sqrt{\frac{1 - (zJ_{01})^2}{1 - J_{01}^2}} \right\} \quad (6a)$$

$$\theta_2 = -\tan^{-1} \left\{ \frac{1}{J_{01}} \sqrt{\frac{1 - J_{01}^2}{1 - (zJ_{01})^2}} \right\} \quad (6b)$$

식 (6)에서 알 수 있듯이, 여파기 설계 변수로 주어지는 인버터 값과 각 선로의 임피던스 값에 의해 탭 선로의 등가회로의 변수인 개방형 스테르브와 음의 길이를 갖는 전송 선로의 전기적 길이를 구할 수 있다. 식 (6)에서 인버터 값은 여파기의 대역폭의 함수로 주어진다. 그림 2에서는 반파장 공진기에서 여러 가지 공진기의 임피던스에서의 탭 선로 위치에 따른 대역폭의 크기를 알아 보았다.



<그림 2> (a) 탭 선로 입력을 갖는 반파장 공진기의 등가 회로와 (b) 여러 가지 공진기 임피던스에서의 탭 선로 위치에 따른 대역폭

<Fig. 2> (a) Equivalent circuit of the half-wavelength resonator with tapped feeding and (b) fractional bandwidth as a function of the position of tapped-line, θ for several normalized line impedances

그림 2에서 θ 는 짧은 개방형 스테르브의 전기적 길이로써 탭 선로의 위치를 가리킨다. 그림 2에 의해 개방형 스테르브의 길이와 대역폭은 반비례 관계임을 알 수 있고, 공진기의 임피던스가 증가함에 따라 대역폭은 더 낮은 값으로 제한됨을 알 수 있다.

개방형 스테르브와 음의 길이를 갖는 전송 선로를 갖는 탭 선로의 등가 회로는 그 변수 값을 위 식 (6)에서와 같이 간단하게 구할 수 있을 뿐 아니라, 탭 선로를 사용함에 따라 부가적으로 생기는 여파기의 제로(zero) 주파수를 식 (7)에 의해 수식

적으로 도출할 수 있다.

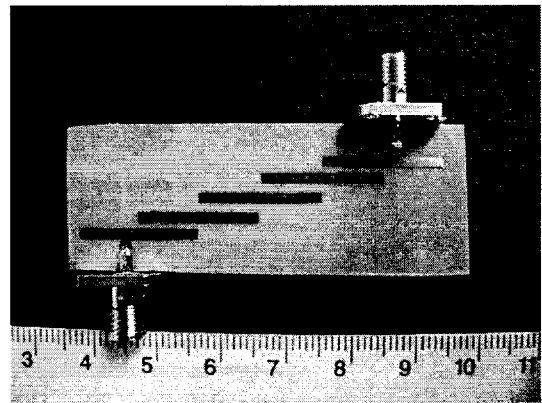
$$f_{zero} = \frac{\pi/2}{\tan^{-1} \left\{ \frac{y_a - J_{01}^2}{J_{01}} \sqrt{\frac{1}{y_a} \cdot \frac{y_a - (zJ_{01})^2}{y_a - J_{01}^2}} \right\}} \cdot f_0 \quad (7)$$

식 (7)에서 f_{zero} 와 f_0 는 각각 여파기의 제로 주파수와 중심 주파수를 가리킨다.

III. 결합 선로 대역 통과 여파기 설계 및 결과

결합 선로 대역 통과 여파기는 전송 선로를 이용한 일반적인 여파기 구조로 많은 연구가 진행되어 왔다. 그러나, 결합 선로 대역 통과 여파기는 여파기의 매우 큰 입, 출력 결합부의 인버터 값과 커플링 값으로 인하여 여파기 설계에 한계를 가지고 있다. 이러한 한계를 극복하기 위해 탭 선로를 이용하는 방법이 제시되었다. 본 논문에서는 탭 선로를 이용하여 결합 선로 대역 통과 여파기를 설계함으로써 앞에서 제시된 탭 선로의 등가 회로를 검증하였다.

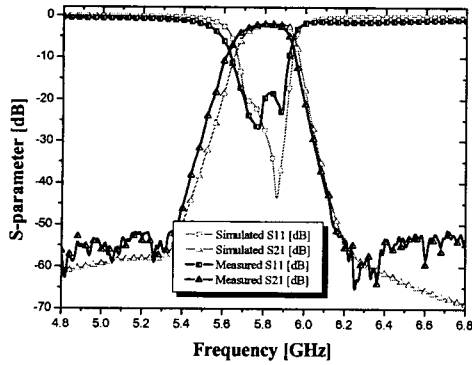
결합 선로 대역 통과 여파기는 0.01 dB의 리플(ripple)을 갖는 5차의 체비세프 타입으로 설계되었고, 대역폭을 5%로 하였을 때, 입, 출력부의 결합 선로는 even-모드와 odd-모드 임피던스가 각각 71.30 옴과 39.08 옴으로 좁은 갭을 필요로 하므로 구현에 어려움이 있다. 이러한 어려움을 극복하기 위해 본 논문에서 제시된 탭 선로의 등가 회로를 이용하였을 때, 식 6을 통하여 개방형 스테르브의 길이와 첫째 공진기의 전기적 길이를 각각 70.22°와 178.08°로 쉽게 구할 수 있다.



<그림 3> 탭 선로를 이용한 결합 선로 대역 통과 여파기의 사진

<Fig. 3> Photograph of the coupled-line band-pass filter using tapped-line

그림 3는 탭 선로를 이용한 결합 선로 대역 통과 여파기의 제작된 사진이다. 여파기는 유전율 2.54이고 두께 0.54 mm를 갖는 테프론 기판을 이용하여 제작되었고, 그 크기는 11.68 * 53.04 mm²이다.



<그림 4> 탭 선로를 이용한 결합 선로 대역 통과 여파기의 설계 및 측정 결과

<Fig. 4> Simulation and measured results of the coupled-line band-pass filter using tapped-line

그림 4는 탭 선로를 이용한 결합 선로 대역 통과 여파기의 설계 및 측정 결과를 보여 주고 있다. 5 %의 대역폭을 갖도록 설계된 여파기는 삽입 손실 1.97 dB와 반사 손실 18 dB 이상의 특성을 가지며 설계 결과와 유사하게 측정되었다.

IV. 결론

본 논문에서는 높은 커플링 특성을 가지며, 구현이 간단한 탭 선로 (tapped-line)의 등가 회로 및 변수의 수식적 해석과, 이러한 탭 선로의 등가 회로를 이용한 결합 선로 대역통과 여파기의 설계 방법을 제시하였다. 또한, 제안된 등가 회로를 통하여 결합 선로 대역 통과 여파기를 설계, 제작하였으며, 설계 값과 유사한 결과를 얻을 수 있었다. 제안된 탭 선로의 등가 회로는 개방형 스텐브(open stub)와 음의전기적 길이를 갖는 전송선로로 구현 되었으며, 전송 선로의 임피던스와 개방형 스텐브, 그리고 전송선로의 전기적 길이라는 변수를 갖는다. 변수 값이 간단한 수식으로 전개됨에 따라. 기존의 반복적인 EM 설계에 의존하여 설계되었던 탭 선로에 비해, 본 논문에서 제안된 탭 선로의 등가 회로는 여러구조의 대역 통과 여파기 설계에 이론적으로 접근하여 쉽게 응용될 수 있다.

참고문헌

- 1 E. G. Cristal, "Tapped-Line Coupled Transmission Lines with Applications to Interdigital and Compline Filters," *IEEE Trans. Microwave Theory Tech*, vol. 23, no. 12, pp. 1007-1012, Dec. 1975.
- 2 S. Caspi and J. Adelman, "Design of Compline and Interdigital Filters with Tapped-Line Input," *IEEE Trans. Microwave Theory Tech*, vol. 36, no. 4, pp. 759-763, April 1988.
3. J. S. Hong and M. J. Lancaster, *Microwave Filters for*

RF/Microwave Applications, John Wiley & Sons, 2001.

4. J. S. Wong, "Microstrip Tapped-Line Filter Design," *IEEE Trans. Microwave Theory Tech*, vol. 27, no. 1, pp. 44-50, Jan. 1979.

5. *IE3D*, ver. 10.2, Zeland Corp., CA, 2004.