

**비선형부하에 의해 발생한 전원 전류의 고조파를 제거하기 위한 단상 병렬형 Active Power Filter의 구현**

장목순 이후찬 김상훈 박종연  
강원대학교 전기전자 공학과

**The Realization of a Single-Phase Parallel Active Power Filter to Eliminate Harmonics of Source Current Generated by Nonlinear Loads**

Moksoon Jang HuChan Lee SangHoon Kim JongYeon Park  
Dept. of Electrical and Electronic Engineering, Kangwon National University.

**Abstract** - This paper presents a single-phase parallel active power filter with an analog control circuit to eliminate for harmonic source currents generated by nonlinear loads. The proposed system removes the harmonic source currents by injecting a compensation current that is 180° out of phase with the load harmonic current. The detection of the load harmonics is realized by a simple new structure, referred to the Notch Filter with GIC (Generalized Impedance Converter), which has higher Q than existing harmonic detectors and a simpler structure. The compensation current is obtained using the proposed harmonic detection circuit, DC-Link voltage, and output current of the full-bridge inverter controlled current mode PWM controller. The operation of the proposed system is verified experimentally.

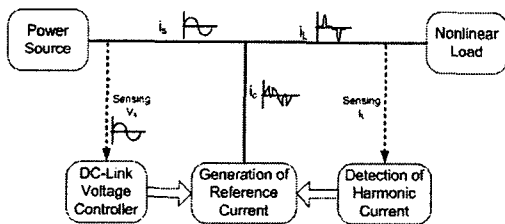
**1. 서 론**

비선형 소자에 의해 발생하는 고조파는 전원의 역률을 감소시킬 뿐 아니라 전력의 효율을 감소시키고, 높은 차수의 고조파 전류는 전자기기의 소자에 영향을 미쳐 오동작을 일으키게 할 수 있다.[1] 이러한 비선형부하에 의해 발생하는 고조파를 제거하기 위해서 APF(Active Power Filter)가 가장 효과적인 방법으로 발표되었다.[1] 전원의 고조파 전류 제거를 위한 APF는 부하 측의 고조파 전류를 기준보상 전류로하여 전원측에 보상전류를 공급함으로써 고조파를 제거한다. 이때 정확한 기준 보상전류의 검출과, 보상 전류의 생성이 APF의 핵심적인 동작이다. 이를 위해서 많은 연구가 수행되었으며, DSP를 이용하여 기준보상전류를 검출하고, 이것에 의해서 보상전류를 생성하는 연구가 수행되었다.[2]-[4]. DSP를 사용한 경우 고속의 DSP 칩과 A/D 변환기가 필요하게 되어 시스템의 민감도가 높아지고 가격이 높아지는 단점이 있다.[5]

따라서 본 연구에서는 기준 전류 보상 회로를 위해 구조가 간단 하면서 첨예도가 높은 대역 통과 필터를 수동의 인덕터 대신에 Generalized Impedance Converter(GIC)를 사용하여 구현하였으며, 보상 전류를 생성하는 Full Bridge Inverter의 제어를 위해서 Hysteresis에 의한 PWM 제어 회로를 제안하였다. 또한 안정된 DC-Link전압을 위해서 전원 전압과 인버터 전류를 검출하여 인버터의 스위칭 듀티(Switching Duty)를 제어하는 방식을 제안하였다. 논문은 II.제안된 Active Power Filter III. 시스템 구성 IV.실험 및 결과 V.결론으로 구성 되었다

**2. 제안된 Active Power Filter**

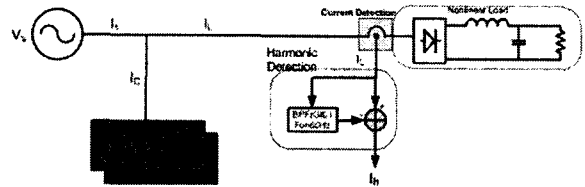
병렬 APF는 그림 1과 같이 기준보상전류 검출부와 보상전류 생성부 그리고 DC-Link 전압 제어부로 구성된다.



**〈그림 1〉 제안된 APF의 구성도**

**2.1 기준 보상전류 검출**

기준보상전류 검출은 비선형 부하로 인해 발생한 고조파 전류를 검출하는 것으로 기본 주파수인 60Hz 전류를 제외한 나머지 전류를 기준보상 전류로 검출한다. 회로 구성은 그림 2와 같이 부하 전류 검출부와 대역 저지 필터로 구성된다.



**〈그림 2〉 기준 보상전류 검출 회로**

대역저지 필터는 대역 통과 필터와 차동 증폭회로로 구성된다. 대역통과 필터는 통과 대역이 높은 첨예도를 갖도록 하고, 중심주파수를 전원 전류의 기본 주파수로 설정하였다. 검출된 부하전류 신호와 대역통과 필터를 통과한 전원 전류와 주파수와 위상이 같은 전류 신호를 차동 증폭회로의 두 입력으로 하여 전원 전류 성분이 제거된 고조파 성분만을 얻을 수 있다.

$$i_L(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t + \theta_n) \dots\dots\dots(1)$$

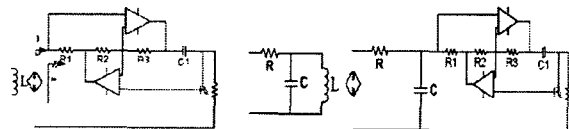
$$= I_1 \sin(\omega t + \theta_1) + \sum_{n=2}^{\infty} I_n \sin(n\omega t + \theta_n)$$

여기서  $\omega$ 는 전원의 각주파수이다. 식(1)에서 기본파성분을  $i_p(t) = I_1 \sin(\omega t + \theta_1)$ 라할 때 기준 보상전류  $i_c(t)$ 는 식(2)와 같다.

$$i_c(t) = i_L(t) - i_p(t) = i_h(t) \dots\dots\dots(2)$$

기준보상전류는 부하전류에서 그림 2.에서의 같이 대역통과 필터를 통과한 전류를 감산하므로써 크기가  $i_h(t)$ 와 같은  $i_c(t)$ 를 얻을 수 있다.

대역통과 필터는 인덕터와 커패시터의 병렬 결합에 의해서 구현하였다. 여기서 구현하기 어려울 뿐 아니라 기생 인덕턴스 성분에 의한 잠음과 부정확한 인덕턴스 값을 갖는 수동 인덕터를 사용하지 않고 식(3)과 같은 인덕턴스 성분을 갖는 GIC(Generalized Impedance Converter)로 그림 3의 (a)와 같이 대체하였다. 이것에 의해서 그림 3의 (b)와 같은 대역통과 필터를 구현하였으며, 제안된 구조는 기존의 Twin-T형의 구조보다 좋은 대역통과 특성을 갖는 것으로 나타났다.[6]



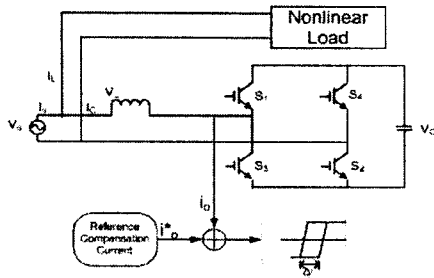
**〈그림 3〉 GIC 회로와 대역통과 필터 (a) GIC 회로 (b) GIC를 사용한 대역통과 필터**

$$Z_{in} = \frac{R_1 R_3 R_L C_1}{R_2} s = L_{eq} s \dots\dots\dots(3)$$

그림 3(b)의 대역통과필터의 공진 주파수는 60Hz로 설정하여 전원 전류만 통과하도록 하였다. 따라서 그림 2의 기준 전류 검출회로는 대역통과 필터에 의해 설정된 주파수만을 제외시키고 나머지 주파수 대역만을 통과하는 대역 저지 필터로 구현되었으며, 이것에 의해서 60Hz 전원 전류를 제외한 고조파 전류만을 검출하였다.

## 2.2 보상 전류 생성부

보상전류 생성부는 인버터와 히스테리시스제어기로 구성된다. 히스테리시스 제어기는 기준보상 전류 검출부의 출력과 인버터에 의해 생성된 전류를 검출한 신호의 차가 히스테리시스 밴드 내에 존재하도록 인버터의 게이트 신호를 발생시키며 그 구조는 그림 4과 같다.



<그림 4> 보상 전류 생성회로

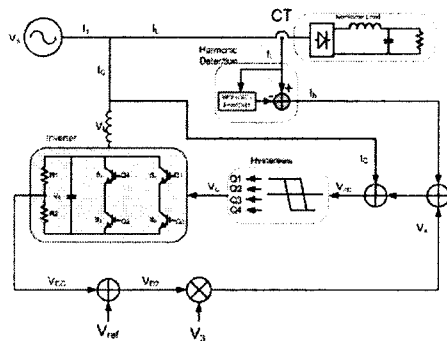
그림 4에서  $i_0^*$ 는 기준 전류,  $i_0$ 는 검출된 실제 보상전류이다. 히스테리시스 제어기는 기준 전류  $i_0^*$ 와 실제 전류  $i_0$ 의 차이 즉 오차 전류  $i_e$ 로부터 인버터의 스위칭 상태를 결정한다.

## 2.3 DC-Link 전압 제어

DC-Link 전압 제어부는 인버터의 DC-Link 전압을 전원 전압의 퍼크 값보다 크게 하면서 그 전압 값을 일정하게 유지 시키도록 한다.[6]

## 3.시스템 구성

제한된 APF의 구성은 기준 보상 전류 검출부와 보상전류 생성부 그리고 DC-Link 전압 제어부로 구성되었으며 그림 5과 같다.

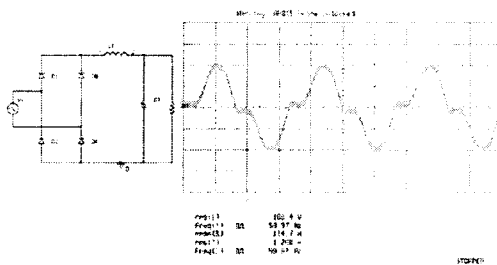


<그림 5> 제한된 시스템

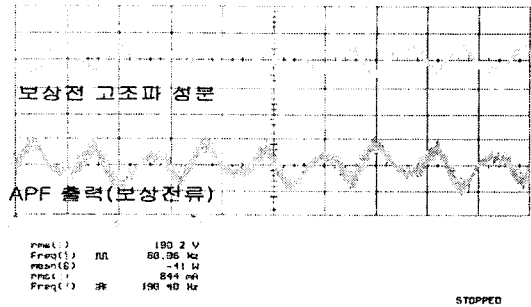
## 4. 실험 및 결과

실험으로 사용된 부하는 그림 6의(좌)와 같은 비선형부하이며 그림 6(우)는 부하전류 검출부의 파형이고, 그림7(상)은 대역저지필터를 통과한 파형이다. 제한된 시스템의 보상된 전류는 그림8과 같다.

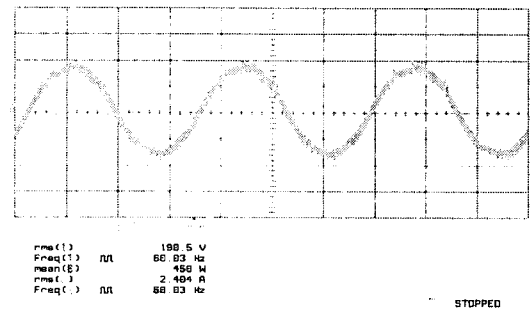
본 시스템을 적용하여 60%의 THD를 갖는 전원 전류를 5%이내로 보상하는 것을 확인하였다.



<그림 6> 비선형 부하(좌) 부하전류 파형(우)



<그림 7> Notch필터 출력(상) 인버터 출력 전류(하)



<그림 8> 보상 후 전원 전류

## 5. 결론

제한된 시스템은 기준 보상전류 검출 회로와 보상전류 생성부분을 아날로그 방식 회로에 의해서 구현하였다. 기준 보상전류의 검출을 위해서 첨예도가 높고 구조가 간단한 능동 필터를 GIC를 사용하여 구현하였다. 보상전류의 생성을 위해 히스테리시스 구조를 갖는 전류제어 PWM제어기에 의해 Full-Bridge 인버터를 제어하였으며, 생성된 보상 전류를 전원에 투입하여 전원에 포함된 고조파를 제거하였다. 제한된 시스템을 하드웨어로 구성하여 실제 실험을 통하여 시스템의 성능을 확인하였다.

## 감사의 글

본 연구는 2006년도 기초전력연구원의 학술연구비 지원에 의하여 수행되었으며 기초전력연구원에 감사드립니다.

## [참고 문헌]

- [1] Chongqing Qiao, Keyue M. Smedley, Franco Maddeleno, "A Comprehensive Analysis and Design of a Single Phase Active Power Filter with Unified Constant-frequency Integration Control", p.1619-1625. 2001
- [2] "J. S. Tepper, J. W. Dixon, G. Venegas, and L. Moran, "A simple frequency independent method for calculating the reactive and harmonic current in a nonlinear load", IEEE Tran. Ind. Electron., Vol. 43, pp.647-654, Dec. 1996
- [3] Mohammad S., Shashi B. Dewan, and Francis P. Dawson, "A robust digital current control method for active power filters", IEEE Trans. Industry Applications, Vol. 36, No. 4, Jul/Aug., 2000
- [4] R.A.M. Braga, F.B. Libano and F.A.B.Lemos, "Development environment for control strategies of hybrid active power filters using Matlab and dSpace DSP", 2001 IEEE Porto Power Tech conference Sep. 2001
- [5]Keyue M. Smedley, Luowei Zhou, and Chongming Qiao, "Unified Constant-Frequency Integration Control of Active Power Filters-Steady-State and Dynamics", IEEE Trans. On Power Electronics, Vol. 16, No.3 May 2001. p.428-436
- [6] 정동열, 박종연, 김상훈, 최원호, "단상 전원 고조파 제거 시스템을 위한 기준 전류 생성회로에 대한 연구", 전기학회 논문집, 54B권, 7호, 2005년 7월