

H-Bridge 멀티-레벨 인버터 시스템

윤홍민, 전재현, 이정표, 장동제, 나승호, 권봉현
LS산전 자동화 연구소

H-Bridge Multi-Level Inverter System

H.M.Yun, J.H.Jeon, J.P.Lee, D.J.Jang, S.H.Na, B.H.Kwon
Automation R&D Center LS Industrial System Co.,Ltd

ABSTRACT

본 논문은 대용량 전력변환장치인 멀티-레벨 인버터 시스템에서 출력 전압가변이 손쉬운 HBML (H-Bridge Multi-Level) 인버터의 Master와 Cell 제어기 구성에 관한 것이다. HBML 인버터는 각각의 단위 Cell을 저압에서 사용하는 인버터로 구성하며, 구조적으로 풀-브릿지(Full-Bridge) 인버터를 캐스케이드 방식으로 연결하여 고압출력을 얻을 수 있는 토폴로지이다. 시스템에서 Master와 Cell의 제어 처리를 한곳에 집중하지 않는 분산 제어 방식을 적용하여 통신 Data를 최적화하도록 구성하고, 이를 바탕으로 두 제어기를 고성능 원-칩(One-Chip) DSP로만 설계하였다. 모든 외부 모듈을 내장한 CPU로 제어기가 구성될 경우, 외부 노이즈에 강하며, 추가되는 하드웨어 결선을 최소화할 수 있다. 본 논문에서는 HBML 인버터 출력 생성 시 반드시 요구되는 출력 PWM 동기 및 위상전이(Phase Shift)를 각 제어기 자체에 내장된 모듈만을 이용해서 구현하였다.

1. 서 론

1980년대 이후 전력용 반도체 소자 기술 분야의 비약적인 발전에 힘입어 전력전자기술은 고도로 성장하였으며, 특히 전력용 반도체 소자의 스위칭 속도, 전압정격 및 전류정격의 증대는 대용량 전력변환장치인 멀티-레벨 인버터 시스템을 가변속 전동기 구동 시스템에 적용가능하게 하였다. 고압 대용량 인버터를 구현하는 방식으로 소자의 직렬 연결에 의한 방법과 최근에 많이 적용되고 있는 멀티레벨 인버터 방식이 있다. 현재까지 발표된 멀티레벨 인버터의 구조는 크게 Diode Clamped Multi-Level (DCML) 인버터, Capacitor Clamped Multi-Level (CCML) 인버터, H-Bridge Multi-Level(HBML)

인버터로 분류된다. 이 중에서 HBML 인버터는 1989년 Marchesoni에 의해 처음 제안되었으며, 구조적으로 풀-브리지 (Full -Bridge) 인버터를 캐스케이드(Cascade) 형태로 직렬 연결하기 때문에 캐스케이드 인버터라고도 불린다. 이 토폴로지의 가장 큰 장점은 저압 반도체 소자를 사용한 Cell을 이용하여 고압출력을 손쉽게 얻을 수 있으며, 얻어진 고압전압은 여러 단계의 전압 Step이므로 정현파에 가까운 전압파형은 얻을 수 있다는 것이다. 이런 출력 전압형태는 전압 반사파 영향이 적게 되고 인버터와 전동기 사이가 먼 부하에도 추가적인 출력 필터 없이 사용이 가능하게 된다. 전압의 레벨이 증가함에 따라 같은 스위칭 주파수에서 출력전압의 고조파 특성이 비례적으로 감소하게 된다^{[1],[2]}. 또한, 멀티 레벨 인버터 토폴로지 중에서 가장 적은 소자로 구성이 가능하고 Cell을 직렬로 연결하는 수에 따라서 전압이 결정되므로 소비자의 다양한 전압 및 용량에 대한 요구를 손쉽게 대응할 수 있다. 반면, 여러 가지 장점이 있지만 H-bridge 인버터의 최대 단점은 각각 Cell에 독립된 절연 전원을 공급해 주어야 한다는 것이다^[3]. 일반적으로 HBML 인버터는 각각 독립된 전원 공급을 위해서 2차측이 여러 개의 탭을 갖는 Phase-Shift 변압기를 통해 입력 전압을 공급하며, 이러한 특수 변압기에 의해서 기존의 6-Pulse 정류 방식에 비하여 낮은 입력단 THD(Total Harmonic Distortion)를 얻을 수 있다.

2. H-Bridge Multi-Level 인버터

2.1 고압 인버터

현재 인버터 시장에서 중/대용량 고압인버터 시장이 급성장하고 있으며, 그 응용분야의 70% 이상이 Fan/Pump 분야이고, 요구되는 전압 및 용량이 사

용부하에 따라서 다양하게 요구되는 상황이다. 이에 응용분야에 집중화된 고압 제품을 개발하기 위해서 고객의 다양한 출력 전압 및 용량의 대응요구를 손쉽게 충족시킬 수 있는 HBML 인버터가 개발되어야 한다. 또한, 전체 시스템의 제어방식으로는 Master와 각각 Cell 제어가 각자의 능력을 최대한 이용하는 분산 제어 방식이 적용되어야 한다.

2.2 HBML 인버터의 시스템

그림 1은 HBML 인버터의 시스템의 전체 구성도를 나타낸 것이며, 전체적으로는 크게 고압 부분과 저압 부분으로 나뉘어져 있다. 먼저 고압 부분은 고압 전원 라인을 입력 받아 필요한 전원으로 처리를 담당하는 Input Control & Sensing 부, 각각 Cell에 독립된 저압 전원을 공급하며 입력단 THD를 크게 낮출 수 있는 다중 펄스 변압기부, 직렬로 연결된 Cell의 출력과 부하 모터가 연결되는 출력 연결부로 구성되어 있다. 저압부분은 최악에 상황에서 일정시간동안 안정된 제어 전원확보를 위한 Master UPS부, 제어 전원 공급용 SMPS부, 시스템에서 제어를 주관하는 Master 제어부, 각 Cell에서 독립적인 제어를 담당하는 Cell 제어부, 입/출력부, 등으로 구성되어 있다. 시스템에 사용되는 제어기는 용량에 무관하게 설계하여 동일하게 사용될 수 있으며, 출력전압 및 용량은 고객의 요구에 따라서 Cell의 수와 용량을 조합하여 다양하게 구성될 수 있다.

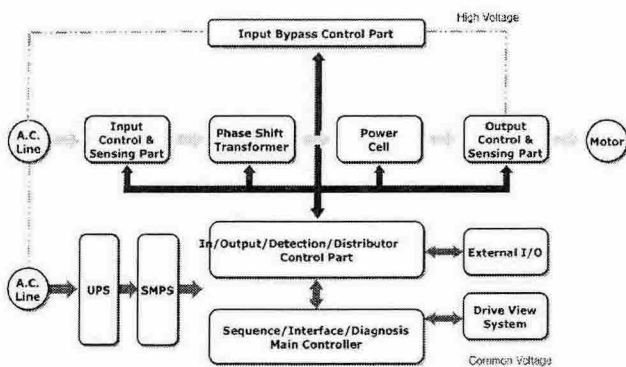


그림 1 HBML 인버터의 시스템 구성도
Fig. 1 HBML Inverter System Blocks

2.3 Master 와 Cell 의 구성

그림 2는 Master와 Cell 제어기 연결하는 방식과 각 Cell의 구성을 나타낸 것이다. Master 제어기는 MC56F83xx로, Cell 제어기는 DSP56F80x로 구성하였으며, 두 CPU 모두 CAN 통신을 위한 모듈뿐 아니라 제어 시 필요한 주변에 회로를 내장하고 있

는 모터 제어용 고성능 원-칩(One-Chip) DSP로 구성하였다. 전체시스템을 제어하는 MASTER 부와 각 Cell 제어부는 절연 및 노이즈 신뢰성 향상을 위해 광케이블로 연결되어 있으며, 통신방식은 산업체에서 안정성을 인정받아 많이 사용되고 있는 CAN을 이용했다. 그림 2와 같이 Cell의 파워부 구성은 저압 인버터와 동일하게 입력단 SCR+Diode 모듈을 사용했고, 스위칭 소자는 저압에서 사용하는 1200V급 IGBT를 사용했다. 개발 중인 HBML 인버터는 저압인버터를 Cell로 사용함으로써, UL 및 CE 인증에 의해 신뢰성을 검증받은 하드웨어로 시스템을 구성할 수 있다. 또한, 유지 보수 측면에서도 구조적으로 Cell 만 확보하면 불량발생시 대처가 가능하게 된다. 그림 2와 같이 Master와 Cell 제어기의 통신은 고속 광통신인 CAN이 이용되고 서로 광케이블 2단자로만 연결된다.

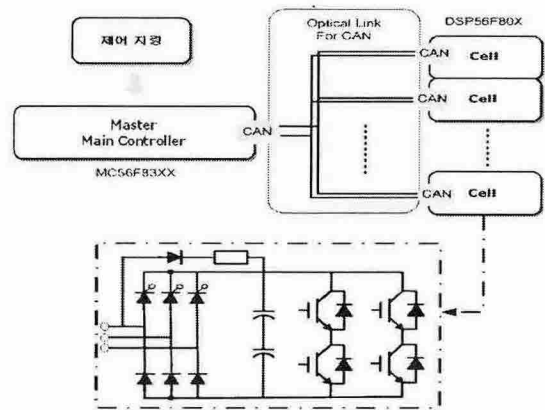


그림 2 Master 와 Cell 구성도
Fig. 2 Master and Cell Block

본 논문에서는 Master가 외부 신호를 입력받아 최종 출력신호까지 모든 출력 제어를 담당하는 방식이 아니라, 각 Cell 제어기에서 일정한 Master 신호에 따라 동기된 PWM신호를 발생하고 독립적인 보호동작을 행하는 방식이다. Cell 제어기에서 많은 부분을 자체적으로 제어하기 때문에 Master 제어기는 부담이 줄어들게 되고, 따라서 전체 제어 시스템은 부가적인 하드웨어가 불필요하며, 기존 시스템보다 신뢰성 면에서도 매우 안정적인 시스템을 구성할 수 있다.

그림 3은 본 논문에서 제시한 Master 제어기와 Cell 제어기 사이에 출력 생성을 위한 통신 Data입니다. Master와 Cell 사이에 통신 데이터를 최적화함으로써 제어기에 내장된 CAN 통신 모듈 1개만 이용하여 24대의 Cell과 동시 및 개별 통신이 가능하였다. 기본적으로 동기화된 출력 생성을 위하여 CAN 통신의 인터럽트 신호를 이용하고, Cell 제어기에는 자체적으로 통신 신호에 대한 Error를 검증

하는 부분, 동기 신호에 대한 Data 보정 부분, Cell 에 위치와 상에 따라서 출력 PWM 위상 전이하는 부분이 있다.

본 논문에서는 상전압 기준값을 상별 전달하는 방식이 아니라 Master 제어기가 모든 Cell 제어기에 동일한 전압 Reference와 Angle 값을 전달하는 방식을 제안하였다. Master 제어기가 상전압을 전달하기 위해서는 각각의 Cell 제어기로부터 전압, 전류, Cell 번호, 등과 같은 Data를 필연적으로 주고 받아야하며 동시에 상전압 값을 상 별로 다르게 전달하기 위해서 3개의 CAN 통신이 동시에 이용되어야 한다. 이를 개선하기 위해서 본 논문에서는 각 Cell 제어기에 동일한 전압 지령값으로 전달하는 방식을 택하여 제어기에 내장된 하나의 CAN 통신모듈을 이용하여 동기가 맞춰진 PWM을 Cell 자체적으로 출력하게 구성하였다. Cell의 위치에 따라서 위상 전이된 PWM 출력이 발생되므로 자동 전압조정(AVR)과 같은 제어기가 Cell 제어기 자체적으로 수행된다. 이로 인해 보다 정확한 제어가 가능하고 마스터와의 통신 Data를 줄일 수 있다. 또한, Cell 제어기는 자체적으로 Master와 동기 신호를 비교/보정하여 통신 Error 발생 시에도 안전하게 대처하도록 구성되어 있으며, 최악의 경우 자체적으로 보호동작을 기능을 수행하게 된다.

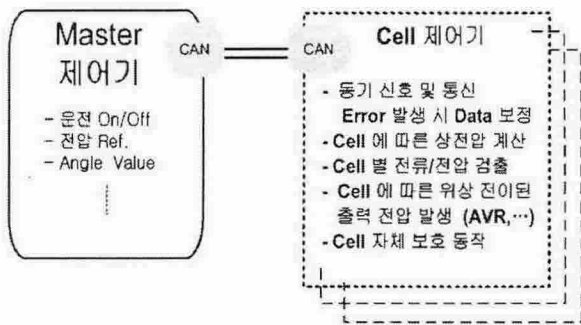


그림 3 Master와 Cell 제어기
Fig. 3 Master & Cell Controller

3. 실험 및 검증

3.1 미니어처

그림 4는 Cascade 형태의 인버터가 출력하는 전압 Pattern과 기능 시험 검증용 미니어처의 구성을 나타낸 것이다. 9개의 Cell로 구성되어 있으며 결선에 따라서 한 상을 9층으로 구성하여 상전압 관련 시험을 할 수 있고, 그림 4와 같이 한 상에 3층씩 3상을 구성하여 Master와 Cell의 기능 및 성능을 실험할 수 있다.

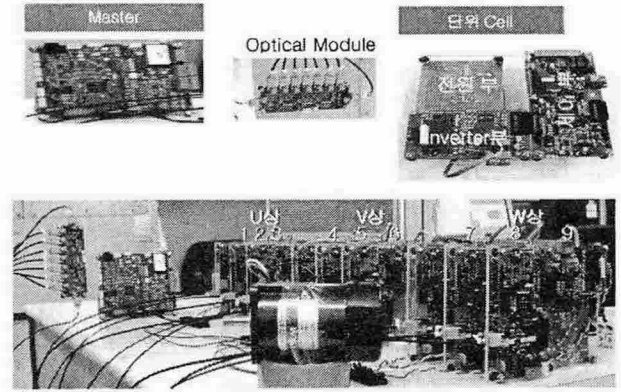


그림 4 Master와 Cell의 미니어처
Fig. 4 Master and Cell Miniature

그림 5는 2층으로 구성된 미니어처에서 50Hz 운전 시 선간 전압 및 전류 파형은 나타낸 것이다. Cell를 2층으로 한 상을 연결하면 선간 전압의 단계는 Cell 층수 * 4 + 1 로 그림 5과 같이 9단계의 스텝을 가진 전압으로 출력되며, CH4는 이때 전동기에 흐르는 한상 전류파형을 나타낸다. 개발될 제품의 최종 목표는 한 상이 8 개의 Cell로 구성되며, 출력 전압의 단계는 $8 * 4 + 1 = 33$ 으로 Sine 파에 가까운 출력 전압을 만드는 것이 최종 목표이다.

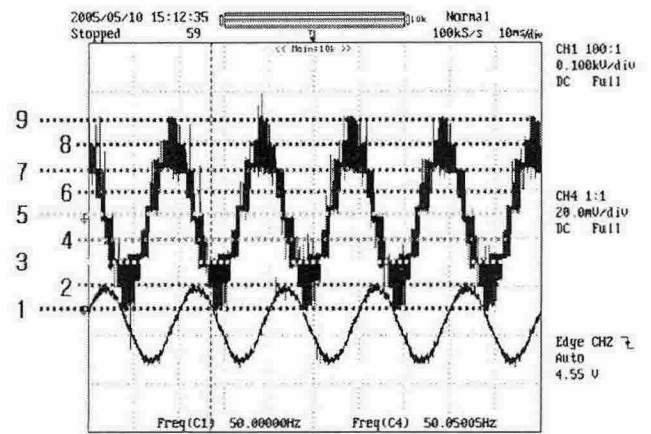


그림 5 선간 전압 및 전류
Fig. 5 Line Voltage and Output Current

3.2 저압 인버터로 구성된 미니어처

그림 6은 독립 전원을 이용한 단위 CELL 운전 에 따른 캐스케이드 방식 자체의 문제점을 발굴하고, 인버터로서의 기능 및 성능을 구현, 검증하는 시험 장비로 하드웨어의 신뢰성이 이미 확보된 기존 저압 인버터 양산품을 이용하여 구성하였다. 구성된 미니어처는 절연된 입력 전압을 공급을 위하여 일반적인 1:1 변압기를 사용하였으며, 각각 CELL은 200V급 저압 인버터(iP5A)를 이용하였다. 마스터와 셀 제어기는 실제 설계된 제어기로 사용하였고, 고

속 광 통신을 사용한 CAN을 통해서 연결하였다. 미니어처를 18.5kW급 부하설비와 연결하여 MV 인버터에서 요구되는 다양한 기능 및 성능을 시험 중에 있다.

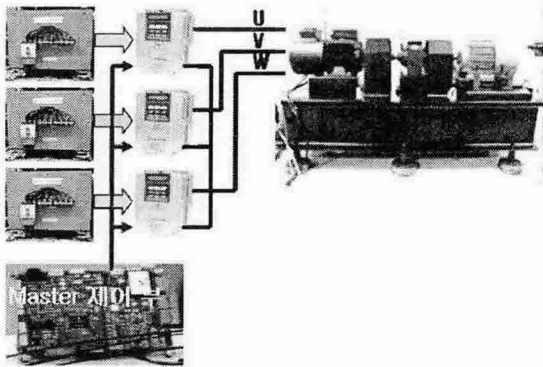


그림 6 저압 인버터를 이용한 테스트용 미니어처
Fig. 6 Using Low Voltage Inverter Test Miniature

3.3 제작된 인버터 패널 및 Cell

그림 7은 패널 제작시 요구되는 Data로 습득하기 위하여 실제 사용될 용량에 맞는 Cell을 설계, 제작하여 각종 시험을 실시 중인 패널과 Cell을 나타낸다. Cell의 수에 따라서 출력 전압이 손쉽게 변하므로 순차적으로 Cell을 결선하여 미니어처에서 검증된 알고리즘 및 기능을 시험 중에 있다.

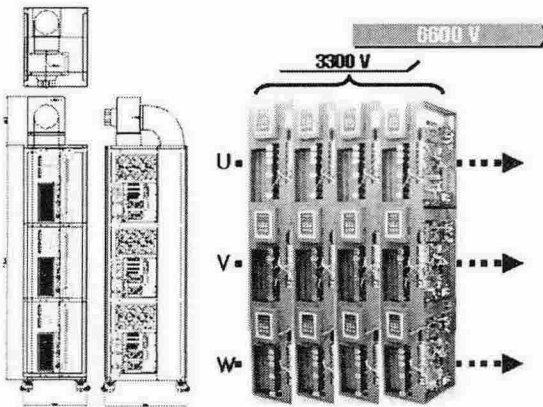


그림 7 저압 인버터를 이용한 테스트용 미니어처
Fig. 7 Using Low Voltage Inverter Test Miniature

그림 8은 단층으로 구성된 CELL의 선간전압 및 출력 전류를 나타낸다. 입력전원이 480[V]이고 충전된 DC-Link 전압은 680[V], 출력 되는 선간 전압 830[V]이며, 무부하 40Hz 운전시 파형을 나타낸다.

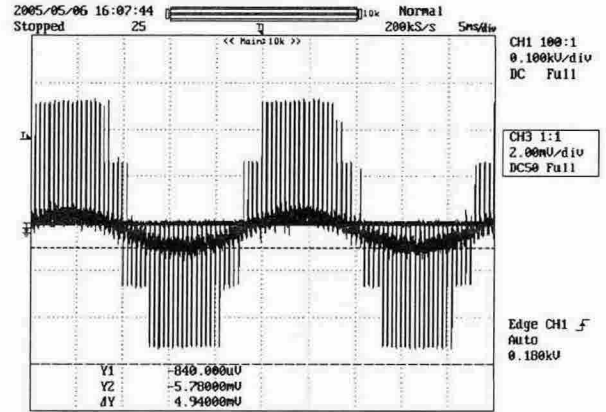


그림 8 Cell의 선간전압 및 전류
Fig. 8 Output Current and Line Voltage

4. 결론

본 논문은 HBML 인버터의 마스터와 셀 제어기 구성 방식에 관한 것으로, 기존에 상 전압 전달 방식을 개선시켜 Cell 제어기에 성능을 최대한 이용하여 내장된 하나의 CAN모듈을 통해 출력 제어를 가능하게 설계하였으며, 이를 실험을 통해서 검증하였다. 자체적으로 더 많은 실험과 검증이 필요하지만 신뢰성과 안전성이 입증되는 UL 및 CE 등의 국제규격을 취득한 저압인버터를 Cell로 이용함으로써 우수한 성능과 안정성이 확보된 HBML 인버터를 구성할 수 있다.

참고 문헌

- [1] T. A. Meynard, H. Foch, "Multi-level conversion: High voltage choppers and voltage-source inverter", in *Proc. IEEE Power Electron. Spec. Conf.*, vol. 1, pp. 397-403, 1992.
- [2] J. Rodriguez, Jih-Sheng Lai, Fang Zheng Peng, "Multilevel inverter: a survey of topologies, controls, and applications", *IEEE Trans. on Industrial Electronics.*, vol. 49, pp. 724-738, Aug. 2002.
- [3] Bor-Ren Lin; Yuan-Po Chien; Hsin-Hung Lu; "Multilevel inverter with series connection of H-bridge cell", *Power Electronics and Drive System, 1999. Proceedings of the IEEE 1999 International Conference*, Volume: 2, pp.859-864.