

AB급 증폭기를 위한 Envelope Detection을 이용한 바이어스 조정

이희민^o, 강상기^{*}, 홍성용
충남대학교 전파공학과, 군산대학교 정보통신공학부^{*}
hm_yi@hanmail.net

Bias Control for Linearizing Class AB Amplifier Using Envelope Detection

Huimin Yi, Sanggee Kang^{*}, Sungyong Hong
Radio Science and Engineering Department Chungnam National Univ.,
Electronic & Information Engineering Department KunSan National Univ.^{*}

Abstract

This paper proposes a linearization method that is to control the operating point of a class AB amplifier according to its output power. The proposed linearization method is presented in this paper and the performance test results using two-tone signal are presented also.

Key words : Bias control, Linearization, Envelope detection

I. Introduction

1990년대 초 이후 LDMOS(Laterally Diffused Metal Oxide-Semiconductor) 트랜지스터는 2GHz 이하 상용 주파수대역의 고출력 증폭기에 널리 사용되었다. 이전에 주로 사용되던 GaAs FET에 비해 가격이 싸고, 실리콘 BJT에 비해 이득이 높고, 선형성이 좋은 장점을 갖고 있어서 LDMOS 트랜지스터는 빠른 속도로 BJT와 GaAs FET를 대체하게 되었다[1].

LDMOS 트랜지스터를 사용한 고출력 증폭기는 DC-to-RF 효율을 높이기 위해 주로 AB급 바이어스를 인가한다. AB급 바이어스를 사용하면 입력전력의 변화에 따라 출력전력과 출력 IMD(Inter-

Modulation Distortion)가 그림1의 실선과 같이 변한다.

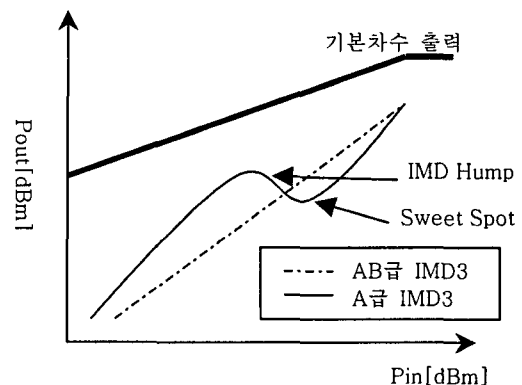


그림 1. 바이어스에 따른 IMD 특성

A급 바이어스 증폭기인 경우 기본차수 출력에 대

하여 IMD3(점선) 출력은 기울기가 기본차수의 3배에 비례하여 증가하나 AB급 바이어스를 인가한 결과는 그림 1의 실선과 같이 좁은 출력 동작범위에서 다른 영역에 비해 상대적으로 선형성이 매우 좋은 특성을 갖는 영역과 출력이 낮음에도 불구하고 IMD 특성이 나빠지는 영역이 발생한다.

상대적으로 선형성이 좋은 영역을 Sweet Spot이라고 하고, 반대로 IMD 특성이 나쁜 영역을 IMD Hump라고 한다[1].

고출력 증폭기를 설계할 때 원하는 출력에 Sweet spot을 맞추고, IMD Hump를 최소화 한다면 증폭기의 선형성면에서 최적의 결과를 얻을 수 있다. 하지만 Sweet spot은 명확하게 어느 지점이라고 정의하기 어렵고, 주파수, 인가전압, 바이어스 조건, 온도, 부하 등의 작은 변화에도 폭과 위치가 변화하므로 최적화 설계가 어렵다.

II. Predistorting Linearization

중계기나 기지국의 사용 영역이 넓어지고, 사용하는 캐리어의 수가 다중화 되면서 고출력 증폭기의 요구 출력이 높아 졌다. 또한 디지털 모듈레이션의 종류에 따라 Peak-to-average 비율이 높아져서 증폭기의 선형성을 유지하기 위해 Back-off 방법만 사용하면 증폭기의 DC-to-RF 효율이 떨어지고, 또한 제작 비용이 많이 상승한다. 이러한 점을 개선하기 위해 별도의 선형화 방법을 많이 사용하게 되었다.

다양한 선형화 방법이 존재하지만 본 논문에서는 회로가 간단하고, 면적을 많이 차지하지 않는 전치왜곡 방법을 사용하여 증폭기를 선형화 시켰다. 사용한 전치왜곡기의 형태는 그림 2와 같다.

IM 발생기에서 전치왜곡 IMD 성분을 만들어 내고, 원신호는 위상변환기와 가변 감쇄기를 통과시켜 크기와 위상을 조절하였다. 입력과 출력의 90도 위상차를 갖는 3dB 결합기를 이용하여 원신호와 IMD 신호의 위상을 180도 차이가 나도록 결합했다.

제작 시 IM 발생기는 쇼트키 다이오드를 이용하여 구성했다.

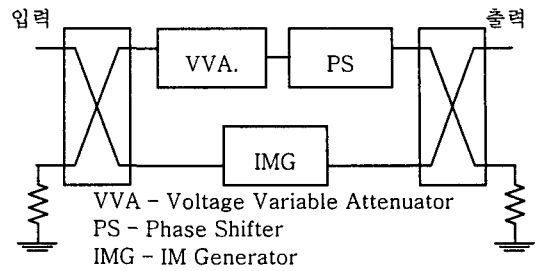


그림 2. 논문에 사용한 전치왜곡기

프리스케일러 사의 MRF9060 2개를 최종단으로 하고, 그림 2와 같은 전치왜곡기를 포함한 셀룰라 대역의 고출력 증폭기를 제작하였다. 중심 주파수는 875MHz이고, 원하는 출력은 16W(42dBm)이다.

그림 3은 전치왜곡 방법 사용 전과 사용 후의 고출력 증폭기 출력특성을 나타낸다.

전치왜곡기를 사용하기 전에는 16W 출력에서 IMD3 특성이 -13.1dBm(52.1dBc)이다. 전치왜곡기를 사용하여 증폭기를 선형화했을 때 IMD3 특성은 -24.3dBm(-63.3dBc)으로 전/후를 비교하면 IMD3가 약 11dB개선되었다.

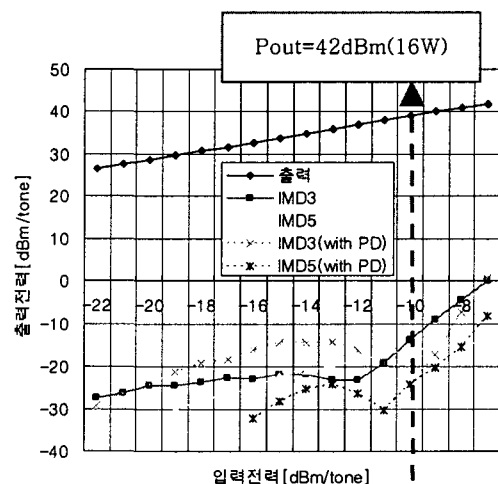


그림 3. 입력신호에 따른 출력신호

출력신호의 크기변화에 따른 IMD 성분의 변화를 관찰하면 전치왜곡기를 사용할 경우 IMD5는 전체 출력 범위에서 비선형 특성이 개선되었다. 그러나

IMD3의 경우 목표 출력인 16W 주변에서는 전치왜곡기를 사용하지 않을 때에 비해 개선된 특성을 보이지만 그 보다 낮은 출력에서는 IMD Hump가 이전보다 더 악화된 것을 볼 수 있다. 이상적인 전치왜곡기를 사용하면 증폭기 출력에 따른 IM 발생기의 변화가 고출력 증폭기의 IMD 변화 특성과 동일한 IMD 신호를 만들어 내고, 전체 출력 전력 범위에서 동일하게 비선형 특성을 개선하게 된다. 하지만 AB급 전력증폭기의 IMD 특성은 I 장에서 설명한 바와 같이 여러 요인들의 작은 변화에 따라 변화하므로 이러한 변화를 따라가는 IM발생기를 만드는 것은 매우 어렵다. 그리하여 AB급 고출력 증폭기에 전치왜곡기를 추가하여 제작했을 때 그림 3과 같이 IMD3이 나빠지는 문제점이 발생할 수 있다. 이러한 문제점을 극복하기 위해서 Envelope Detection 전압을 이용하여 증폭기의 바이어스를 조정했다.

III. Bias Control using Envelope Detection

AB급 증폭기의 출력이 낮을 때는 약한 conduction 영역에서 동작하여 출력특성은 square law 특성을 따르는 것처럼 보인다. 그 결과 선형성이 나빠지고, IMD 출력 특성은 IMD Hump와 같은 특성을 보인다. 낮은 출력에서 출력이 서서히 높아짐에 따라 AB급 증폭기의 동작 특성은 A급 증폭기의 특성과 유사한 특성을 보이면서 선형성이 개선되고, 특정 출력에서 Sweet spot 특성을 보인다. AB급 바이어스로 증폭기를 구동시키되 낮은 출력에서 바이어스 포인트를 A급에 가깝게 변화시킨다면 IMD Hump 특성을 개선할 수 있을 것으로 생각되었다.

낮은 출력에서 바이어스 포인트를 변화시키기 위해 그림 4와 같은 바이어스 조정회로를 추가했다.

최종단 증폭기(MRF9060 X 2)의 게이트에 인가되는 고정된 Vgs전압을 출력전력의 크기에 따라 변화시키기 위해 출력 신호의 전력크기에 비례한 DC 전압을 출력하는 envelope 검출기와 구동증폭기를 사용하였다.

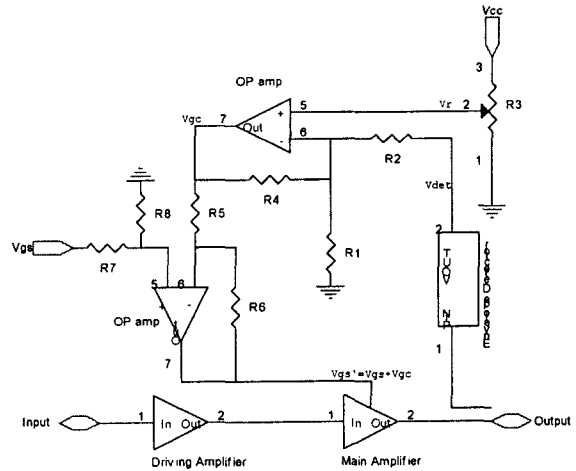


그림 4. Detetion 전압을 이용한 바이어스 회로

출력단의 출력전력이 낮으면 Vgs'의 크기가 Vgs보다 커져서 A급 증폭기와 유사한 바이어스가 인가되고, 출력전력이 높아질수록 Vgs'의 크기가 Vgs와 같아지면서 AB급 바이어스를 유지하게 된다. 이러한 동작을 수식으로 정리하면 다음과 같다.

$$V_{gc} = V_{b'}, V_{det} \leq V_a$$

$$V_r = k \cdot f(V_{min}, V_{max}), V_a < V_{det} < V_b$$

$$0, V_{det} \geq V_b \tag{1}$$

$$V_{gs}' = V_{gs} + V_{gc} \tag{2}$$

여기서 $f(V_{min}, V_{max})$ 는 출력전력에 따른 검출전압을 나타낸다.

수식(1)에서 기울기 k 와 오프셋 전압 V_r 를 적절히 조정하여 증폭기의 선형화 특성이 IMD Hump가 최소화 되도록 하였다.

출력전력에 따라 게이트에 인가되는 전압 Vgs'는 그림 5와 같이 변한다. 출력이 낮아서 검출전압이 낮으면 바이어스 전압이 증가하여 최대 Vgs+Vb'까지 증가하고 더 낮은 출력에 대해서는 바이어스 전압이 Vgs+Vb'를 유지한다. 반대로 출력이 높아져서 검출전압이 높아지면 바이어스 전압은 줄어들어 원래의 바이어스 전압 Vgs로 수렴한다.

이러한 바이어스 조정회로를 포함한 실험 결과는 그림 6과 같다.

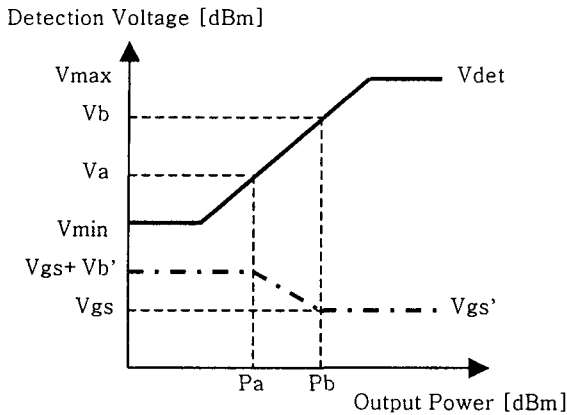


그림 5. 출력에 따른 바이어스 전압 변화

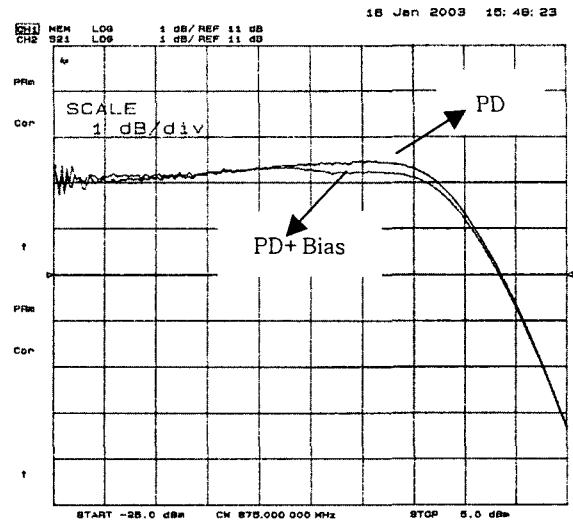


그림 7. AM-AM 특성

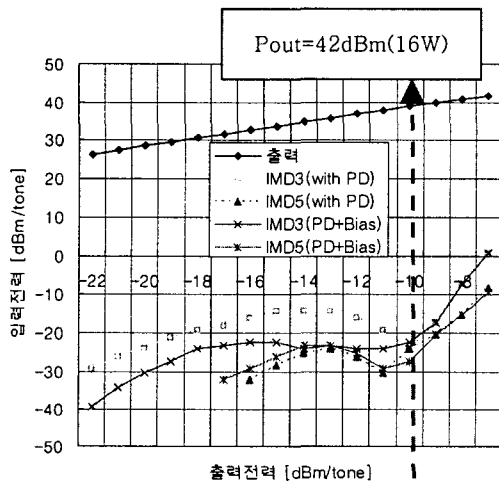


그림 6. 입력신호에 따른 출력신호

바이어스 조정회로를 추가함으로써 낮은 출력에서 IMD3가 증가하는 문제점을 보완했다. 바이어스 조정회로를 추가한 후 16W에서 IMD3은 -22.3dBm (61.1dBc) 이전에 비해 2dB IMD3 특성이 나빠졌지만 전체 출력범위에 대해서는 최대 10dB이상 개선되었다.

그림 7은 바이어스 조정회로를 추가했을 때의 AM-AM 특성을 비교한 그림이다. 바이어스 조정회로를 추가한 AM-AM 특성이 추가 전에 비해 평평해져서 A급 증폭기와 유사한 특성을 보이는 것을 볼 수 있다.

III. Conclusions

LDMOS 트랜지스터를 이용하여 16W 증폭기를 제작하였다. AB급으로 증폭기를 동작시켰고, 선형성을 개선하기 위해 전치왜곡기를 사용하였다. AB급 증폭기의 특성과 전치왜곡기의 특성이 더해져서 낮은 출력에서 출력에 따라 IMD가 나빠지는 문제점이 발생하였다. 이러한 문제점을 해결하기 위해 출력전력에 따라 바이어스 전압을 변화시켜서 IMD Hump를 최소화 하였다.

Reference

- [1] Scott R. Novis, Leonard Pelletier, "IMD Parameters Describe LDMOS Device Performance", *Microwave & RF*, Vol. 37, No. 7, pp69-74, July 1998
- [2] Sanggee Kang, Himin Lee, Sungyong Hong, "Bias Control for Linearizing Class AB Amplifiers Using Envelope Detection", *VTC2005 Fall*, September 2005
- [3] P.B Kenington, *High-Linearity RF Amplifier Design*, Artech House, 2000