

전압전류 혼합 구동방식의 동기정류기를 이용한 200W급 고효율 AC Adaptor에 관한 연구

원기식⁽¹⁾, 이달우⁽¹⁾, 안태영⁽¹⁾, 김성철⁽²⁾, 장찬규⁽²⁾, 김용주⁽²⁾
 청구대학교 전자공학과⁽¹⁾, 삼성전기(주) RF사업부 Power개발팀⁽²⁾

A high efficiency 200W Adaptor with
 new voltage-current driven synchronous rectifier

Ki-Sik Won⁽¹⁾, Dal-Woo Lee⁽¹⁾, Tae-Young Ahn⁽¹⁾, Sung-Cheol Kim⁽²⁾, Chan-Gyu Jang⁽²⁾, Young-Joo Kim⁽²⁾
 Dept. of Electronics Eng, Cheongju University⁽¹⁾, Samsung Electro-Mechanics Co, LTD⁽²⁾

Abstract - This paper presents a new voltage current driven method for the synchronous rectifier (SR) in a flyback topology. The proposed synchronous rectifier of voltage-current driven can operate at wide load range with high efficiency. The gate voltage of FET in the synchronous rectifier is easily controlled by resistor ratio, regardless of line and load fluctuation. The 200W (12V/17A) prototype is built and achieved efficiency as high as 90% at 4A, 93.2% at 7A and full load.

그림 2은 밸리 스위칭을 적용하였을 경우, 회로의 이론 동작 파형을 나타낸 것이다. 플라이백 컨버터가 전류 불연속으로 동작하는 경우 전류불연속 구간에서는 스위치의 전압이 기생요소에 의해서 공진하게 되고 이때 스위치가 다시 턴온이 개시되는 지점에 스위칭 손실이 변하게 된다. 즉 스위치의 전압과 전류가 공진하는 경우 적절하게 스위칭 시간을 제어하여 스위치에 걸리는 전압이 최소가 되는 시점에서 턴온 하게 되면 스위칭 손실을 최소화 시킬 수 있다. 최근 이러한 스위칭 방식을 'Valley switching' 또는 'Quasi resonant switching'이라고 한다.

1. 서 론

최근의 휴대용 전자기기 동향은 기기간의 시스템화, 디지털화, 무선화, 멀티미디어화, 인텔리전트화, 복합화 등이며 그 중에서도 멀티미디어화에 대한 사회적 관심이 높아짐에 따라서 소형 및 휴대용 멀티미디어기가 각광받고 있는 추세이다. 그 중에서도 개인용 컴퓨터 즉 노트북 컴퓨터가 중요한 역할을 차지하고 있다. 따라서 노트북 컴퓨터의 수요가 점점 늘어남에 따라 얼마안가서는 PC 시장을 노트북 컴퓨터가 대부분 잠식할 것으로 기대된다. 이처럼 노트북 컴퓨터 및 휴대용 전자기기의 발달로 Adaptor에서도 소형화·경량화의 요구가 더욱 강해지고 있다. 또한 기기의 다기능화에 따른 고효율의 Adaptor가 절실히 요구되어지고 있다.

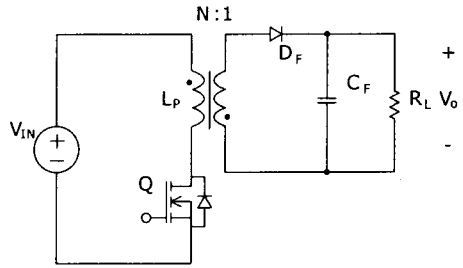


그림1. 플라이백 DC DC 컨버터의 기본회로

일반적으로 플라이백 컨버터의 회로방식은 적은 수의 소자와 간단한 제어방식, 다출력 구성이 용이하여 중소형 용량의 회로 방식에 사용되어지고 있다. 플라이백 회로의 스위치에 흐르는 전류가 불연속에서 동작하는 경우 불연속 구간에서 생기는 기생공진의 특성을 이용하여 스위치의 전압이 최소점에 이르렀을 때 턴온 시켜줄 수 있는 소위 Valley switching을 적용한 제어용 소자가 다수 출시되어 있다. 이러한 회로방식을 최근 QR(quasi resonant) 플라이백 컨버터로 많이 알려져 있다. 이러한 회로 방식은 고효율과 낮은 제조가격을 달성할 수 있기 때문에 소용량에서 대용량까지 폭넓게 이용되고 있다 [1,2].

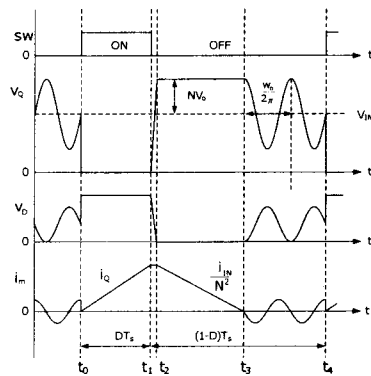


그림2. 상태별 이론 등가 파형

본 논문에서는 최근 저전압 대전류의 출력특성에 적합한 회로구성 방법 중의 하나인 동기정류기를 QR 플라이백 컨버터에 적용하여 동기정류기 구동방식에 따른 특성 및 효율 결과를 보고한 것이다. 입력전압은 Two stage를 고려하여 380V로 설계하였으며, 출력전압12V, 출력전력 200W, 출력전류 17A로 설계하였다. 실험결과 전압전류 혼합 구동방식이 낮은 출력전력에서 전압, 전류 구동방식보다 전력변환 효율이 높게 나타남을 알 수 있었다.

2. 공진형 플라이백 DC-DC 컨버터

그림 1은 플라이백 DC DC 컨버터의 기본회로를 나타내었다. 그림 1에서 알 수 있듯이 플라이백 컨버터는 한 개의 스위치와 한 개의 다이오드, 한 개의 변압기로 구성할 수 있기에 회로방식이 간단하다는 장점이 있다.

3. 동기정류기 구성방법

3.1 전압 구동방식

그림 3은 전압 구동방식의 기본회로와 이론파형을 나타낸 것이다. 전압 구동방식은 일반적으로 포워드 컨버터, 하프브리

지 컨버터에 많이 쓰이는 구동방식으로 구동회로가 간단하여 구현이 쉽다. 전압 구동방식은 그림 3(a)와 같이 변압기에서 보조 권선에 의해 발생된 전압 V_{aux} 는 권선비에 따라 그 전압이 결정되는데 MOSFET의 게이트 구동전압인 20V 이내로 한다. 그림 3의 (b)는 이론파형을 나타낸 것이다. 이론파형에서 보듯이 V_{aux} 전압은 +전압과 전압이 존재하는데 V_{GS} 전압파형은 V_{aux} 전압이 +전압일때 +전압을 값는다. 하지만 QR 플라이백 컨버터에 전압 구동방식을 적용시 이론 파형에서와 같이 2차측 전류 i_b 가 역전류가 흐르게 되어 구동하는데 문제가 발생하였다.

3.2 전류 구동방식

그림 4는 전류 구동방식의 기본회로와 이론파형을 나타낸 것이다. 전류 구동방식은 최근에 동기정류기를 사용하는 전원 장치에 많이 사용하는 방식으로 동기정류기용 전원이 별도로 구성하지 않기 때문에 회로구성이 간단하고 소모 전력을 줄일 수 있어서 효과적인 동작이 가능해진다. 그림 4(a)는 전류 구동방식의 기본회로를 나타낸 것으로 동작은 1차측 주스위치가 오프되면 2차측에 흐르는 전류가 흐르게 되는데 초기에는 MOSFET의 내부 다이오드를 통하여 흐르다가 FET가 턴온 되면 FET 내부로 흐르게 된다. V_{GS} 는 2차측에 흐르는 전류를 CT에 의해서 얻은 전류 i_{b1} 를 전압으로 바꾸어 동기정류기용 FET를 구동한다. 그림 4(b)의 이론 파형에서 알 수 있듯이 전류 불연속에서 동작하는 경우 전류 불연속 모드에서도 동기 정류기 구동회로가 정상적으로 동작한다. 하지만 이론 파형에서와 같이 V_{GS} 은 오프시 CT에 흐르는 전류에 의해 지연과 threshold voltage에 의해 데드타임이 존재하므로 낮은 출력 전력에서 높은 전력변환 효율을 갖지 못한다.

3.3 DC를 인가한 전류 구동방식

DC를 인가한 전류 구동 방식은 3.2에서 설명한 전류 구동 방식과 기본적인 동작 원리는 같다. 그림 5의 (a)는 기본회로를 나타낸 것이다. 주스위치가 오프시 2차측에 전류가 흐르게 되고 2차측 전류는 CT에 의해 i_{b1} 이 흐르게 된다. 전류 i_{b1} 은 다이오드와 R_2 에 의해 전압 V_{R2} 로 바뀐다. 출력전압과 연결된 가변저항 R_1 이 V_{R2} 에 DC를 인가한다. R_1 을 조절하여 그림 6 (b)의 이론 파형에서 보듯이 DC level만큼 V_{R2} 전압 파형에 인가하면 threshold voltage에 의해서 생기는 데드타임이 없어진다. 하지만 V_{GS} 가 오프시에는 데드타임이 없어졌지만 온시 전류에 의해 온 되므로 약간의 지연이 생기게 된다. 이는 높은 출력전력에서는 큰 영향을 주지 못하지만 낮은 출력 전력에서는 효율에 많은 영향을 미친다.

3.4 전압전류 혼합 구동방식

전압전류 혼합 구동방식은 전류 구동방식이나 DC를 인가한 전류 구동방식에서 V_{GS} 가 온시에 생기는 지연을 조금이나마 앞으로 뺀다는 것이 주된 목적이다. 이러한 목적을 달성하기 위해서 그림 6의 (a)의 기본회로에서 알 수 있듯이 MOSFET를 구동하기 위해서 전압과 전류의 정보를 받는 것과 RS 래치회로를 사용한다. 이러한 목적을 달성하기 위해서는 S에 1이 한번 들어오면 S가 0과 1이 반복해서 입력된다 하더라도 출력 Q는 항상 1이 출력된다. 이는 R에 1이 입력되기 전까지 계속 유지 되며 R에 1이 들어오면 Q는 0으로 떨어진다. 이러한 특징을 이용하여 V_{GS} 의 온은 V_{R1} 의 전압 정보가 S에 입력되고 오프시에는 CT에 흐르는 전류를 전압으로 바꾼 V_{R2} 의 정보가 R에 입력되어 V_{GS} 전압파형을 만든다. 전압 정보는 변압기의 보조권선의 권선비에 들어온 전압을 미분회로에 의해 만들어진다. 전류 정보는 2차측에 흐르는 전류를 CT의해 흐르는 전류 i_{b1} 를 다이오드와 저항에 의해 전압 V_{R2} 를 얻는다. 이는 그림 6의 (b)의 이론파형을 통해서 알 수 있는데 V_{R1} 전압이 low에서 high로 되는 순간에 V_{GS} 가 온된다. 이렇게 되면 아무리 낮은 출력전력에서도 전류 구동방식과 DC를 인가한 전류 구동방식의 보다 높은 전력변환 효율을 갖는다.

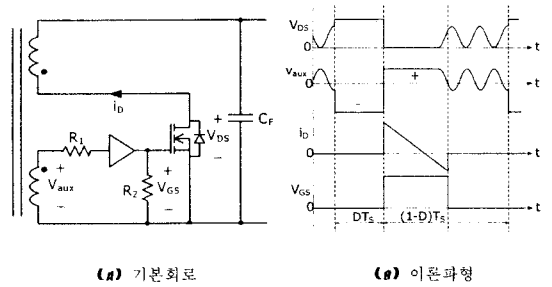


그림3. 전압 구동방식

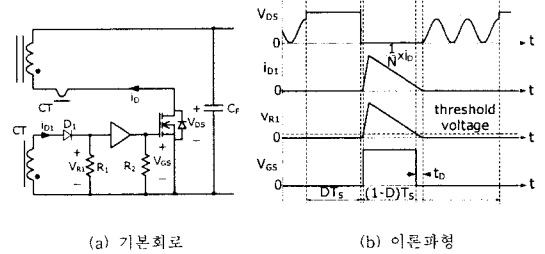


그림4. 전류 구동방식

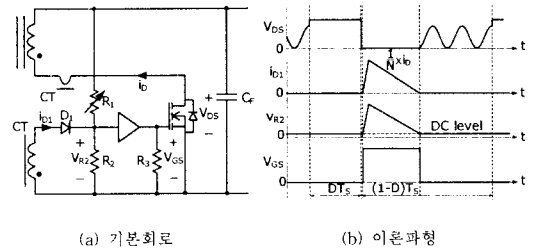


그림5. DC를 인가한 전류 구동방식

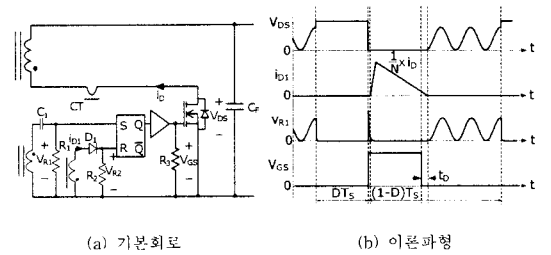


그림6. 전압전류 혼합 구동방식

4. 실험 결과

본 논문은 동기정류기 구동회로의 특징 및 효율 특성을 알아보기 위해서 표 1과 같은 사양의 회로를 구성하였다. 표에서 할 수 있듯이 입력 전압은 Two stage 방식을 고려하여 380V, 출력 전압은 12V, 출력전력은 200W, 최대 전류는 17A로 설계하였다. 동기정류기 구동회로의 특성을 최대화 하기 위해서 동기정류기용 MOSFET는 필립스사의 정격전압 110V, 최대전류 75A, 온저항 15m인 PSMN015 110P를 병렬로 3개 사용하였다.

표 1. 실험회로의 설계사양

Parameter		Value	Unit
Input Voltage		380	V
Output Voltage		12	V
Maximum Load Current		17	A
Maximum Power		200	W
Primary Turns Ratio	$N_1:N_2$	40 : 8	N
Magnetizing Inductance	L_p	702	μH

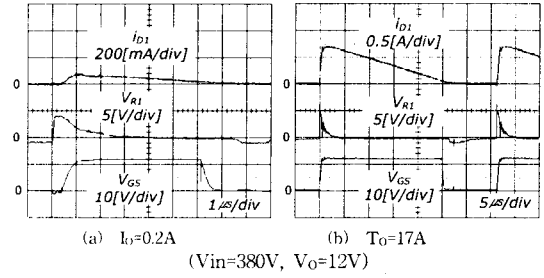


그림9. 전압전류 혼합 구동방식

그림 7, 그림 8, 그림 9는 출력전력이 0.2A, 17A일때 2차측 동기정류기 구동회로의 FET의 전압 파형 및 전류 파형을 보여 주고 있다. 그림 7은 전류 구동방식의 실험 파형이다. 실험 파형에서 보듯이 이론파형에서 설명한 V_{GS} 의 온시의 지연과 오프시의 데드타임이 존재함을 확인할 수 있었다. 그림 8는 DC를 인가한 전류 구동방식의 실험파형으로써 V_{R2} 의 전압 파형은 CT에 흐르는 전류 i_{D1} 모양을 따라 간다. 그림 8의 (a)에 낮은 전류에서 V_{R2} 전압 파형이 기울기를 가지고 온 하므로 약간의 지연후에 V_{GS} 전압이 온 된다는 것을 확인할 수 있었다. R_1 을 조절하여 V_{R2} 전압에 threshold voltage이상의 DC를 인가하면 데드타임이 발생하지 않고 2차측 전류파형이 0으로 떨어지는 동시에 V_{GS} 전압파형도 0으로 떨어지는 것을 확인할 수 있었다. 그림 9는 전압전류 혼합 구동방식 실험파형으로 V_{GS} 의 온은 전압 V_{R1} 에 의해서 오프시에는 전류 i_{D1} 에 의해서 전압파형을 만든다. 이러한 현상은 출력전력이 낮을때 확연히 드러나는데 이는 그림 9의 (b)를 통하여 확인할 수 있었다. 낮은 출력전력에서 먼저 V_{R1} 전압이 low에서 high로 변환으로써 RS 래치회로의 S에 정보를 보내고 나중에 i_{D1} 전류가 R에 정보를 보낸다. 전류, DC를 인가한 전류, 전압전류 혼합 구동방식 모두 출력전력이 높아짐에 따라 전압과 전류가 거의 동시에 온 된다.

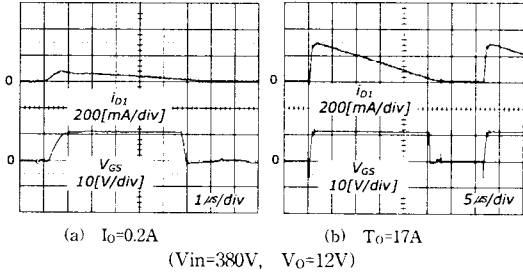


그림7. 전류 구동방식

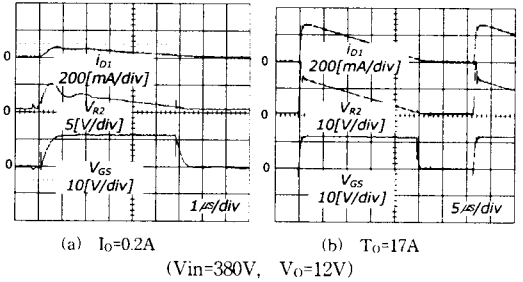


그림8. DC를 인가한 전류 구동방식

그림 10은 동기정류기 방식을 전압전류 혼합 구동방식으로 할 때 출력전류가 0A, 8A, 17A에서의 1차측 주 스위치의 전압과 전류 파형, 2차측 동기정류기 구동회로의 FET의 전압 파형 및 주요 부분의 파형을 보여주고 있다. 그림으로부터 QR 플라이백 컨버터의 주요특징 중에 하나인 주 스위치가 턴 오프 된 상태에서 기생공진을 확인할 수 있었으며, 출력전류가 8A에서 정상적으로 Valley switching 동작을 수행하고 있음을 알 수

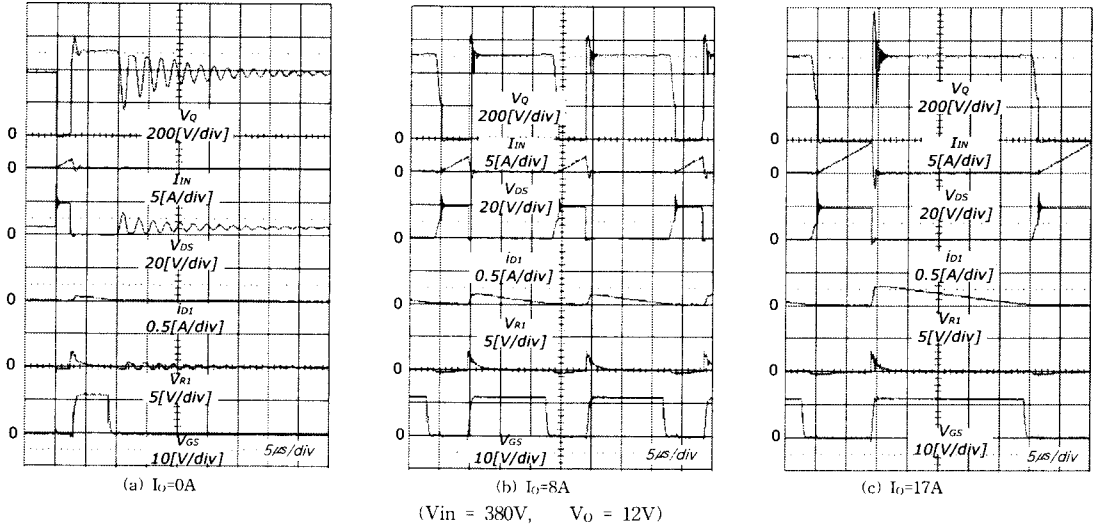


그림10. 전압전류 혼합 구동방식의 실험 파형

있었고, 전류 불연속 구간에서도 동기정류기 구동회로가 정상적으로 동작하고 있음을 알 수 있었다. 특히 2차측의 동기정류기 스위치에 흐르는 전류는 공진이 일어나기 직전까지 존재하며, 전구간에서 전압과 전류에 의한 RS 래치회로부터 정상적으로 발생하고 있다는 것을 알 수 있었다.

그림 11은 전압, 전류, 전압전류 혼합 구동방식에 대한 전력변환 효율을 나타낸 것이다. 그림에서 알 수 있듯이 4A부터는 효율이 비슷하게 나타나지만 3A이하에서는 전압전류 혼합 구동방식이 높게 나타남을 확인하였다. 이는 전류나 DC를 인가한 전류 구동방식은 MOSFET의 게이트 파형이 온시 전류에 의해 지연이 생기지만 전압전류 혼합 구동방식은 전압에 의해 지연 없이 바로 온 된다. 이는 출력전력이 높을때보다는 출력전력이 낮을때 확연히 나타난다. 그림 12는 그림 11의 전력변환 효율에서 낮은 전력부분을 확대한 것이다.

그림에서 보듯이 전압전류 혼합 구동방식이 전류 구동방식이나 DC를 인가한 전류 구동방식에 비해 낮은 출력전력에서 월등히 높은 전력변환 효율을 갖는다. 그림 11과 그림 12로부터 만약 전압전류 혼합 구동방식을 AC Adaptor에 적용시 낮은 출력전력에서 효율이 높으므로 대기모드나 저전력을 사용하는 경우에 효과적일 것이다.

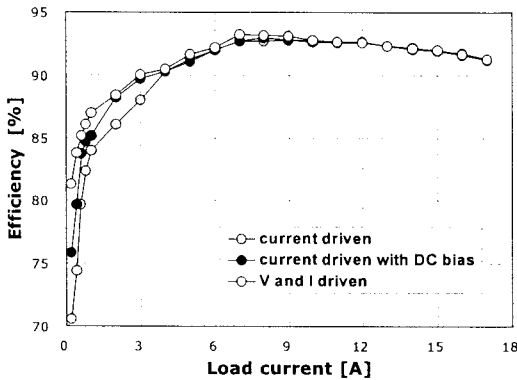


그림11. 전력변환 효율

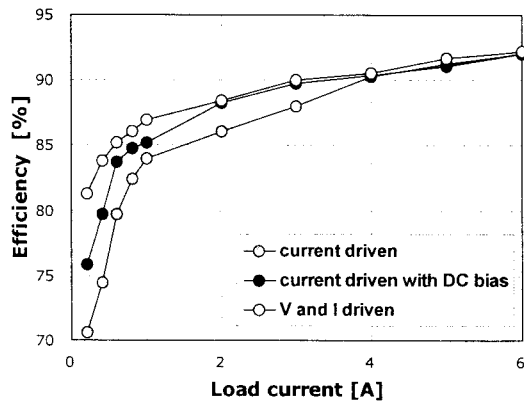


그림12. 낮은 전력부분에서의 전력변환 효율

5. 결 론

본 논문에서는 최근 저전압 대전류의 출력특성에 적합한 회로구성 방법 중의 하나인 동기정류기를 QR 플라이백 컨버터에 적용하여 전류 구동방식, DC를 인가한 전류 구동방식, 전압전류 혼합 구동방식의 특징 및 효율 특성 결과를 보고한 것이다. QR 플라이백 컨버터의 주요특징 중에 하나인 주스위치가 턴 오프 된 상태에서 기생공진을 이용하여 스위치 전압이 최소점에서 턴온 시켜줄 수 있는 Valley switching을 확인할 수 있었으며, 전류 불연속 구간에서도 동기정류기 구동회로가 정상적으로 동작하고 있음을 알 수 있었다. 특히 전압전류 혼합 구동방식에서 2차측의 동기정류기 스위치에 흐르는 전류는 공진이 일어나기 직전까지 존재하며, 전구간에서 전압과 전류에 의한 RS 래치회로부터 정상적으로 발생하고 있다는 것을 알 수 있었다.

동기정류기 구동방식중에 전압 구동방식은 2차측에 역전류가 흐르게 되어 정상적인 동작을 못함을 확인할 수 있었다. 또한 전압 구동방식이나 DC를 인가한 전류 구동방식, 전압전류 혼합 구동방식은 전구간에서 정상적으로 동작을 확인할 수 있었다. 또한 4A이상에서는 전력 변환 효율이 비슷하게 나타났지만 3A이하에서는 전압전류 혼합 구동방식이 다른 방식에 비해 상대적으로 높게 나타났다. 이런 이유는 전류와 DC를 인가한 전류 구동방식에서는 MOSFET의 게이트 파형이 전류에 의해서 약간의 지연이 발생하므로 지연이 발생한만큼 전력변환 효율이 낮아진다.

이 연구는 산업자원부·한국산업기술 평가원 지정 청주대학교 정보통신 연구센터의 지원에 의한 것입니다.

본 연구는 삼성전기(주)의 지원으로 수행된 결과의 일부이며, 관계자 여러분들께 심심한 감사를 드립니다.

[참 고 문 헌]

- [1] J.M. Zhang, X.G. Xie, D.Z. Jiao, Zhao ming, Qian "A High Efficiency Adapter with Novel Current Driven Synchronous Rectifier", Section on the 25th International Telecommunications Energy Conference Vol. E87-8, pp. 3471-3477, 2004, 10
- [2] Xuefei Xie, Joe Chui Pong Liu, Franki Ngai Kit Poon, Man Hay Pong "A Novel High Frequency Current-Driven Synchronous Rectifier Applicable to Most Switching Topologies" IEEE Transactions on Power Electronics, Vol. 16, pp.635-646, no. 5, September 2001
- [3] J.M. Zhang, X.G. Xie, D.Z. Jiao, Zhao ming Qian, "A High Efficiency Adapter with Novel Current Driven Synchronous Rectifier" INTELEC, pp 205- 210, 2003
- [4] Joe C. P. Liu, Xuefei Xie, Franki N. K. Poon, Bryan M. H. Pong "Practical Solutions to the Design of Current-driven Synchronous Rectifier with Energy Recovery from Current Sensing" IEEE pp.878-884, 2002
- [5] Jonel Dan Jiaru, "A High Efficiency Flyback Converter using Synchronous Rectification" IEEE Trans. on PE, Vol. 16, No.5, pp 635- 648, 2001