

LLC 공진형 하프브리지 DC-DC 컨버터용 동기정류기의 특성 개선에 관한 연구

이광택<sup>(1)</sup>, 이달우<sup>(1)</sup>, 안태영<sup>(1)</sup>, 김성철<sup>(2)</sup>, 장찬규<sup>(2)</sup>, 김용주<sup>(2)</sup>  
<sup>(1)</sup>청주대학교 전자공학과, <sup>(2)</sup>삼성전기(주) RF사업부 Power개발팀

A Study on the characteristics improvement of LLC resonant half-bridge DC-DC converter with synchronous rectifier

Gwang-Taek Lee<sup>(1)</sup>, Dal-Woo Lee<sup>(1)</sup>, Tae-Young Ahn<sup>(1)</sup>, Sung-Cheol Kim<sup>(2)</sup>, Chan-Gyu Jang<sup>(2)</sup>, Young-joo Kim<sup>(2)</sup>  
 Dept. of Electronics Eng. Cheongju Univ<sup>(1)</sup>, Samsung Electro-Mechanics Co. LTD<sup>(2)</sup>

**Abstract** - This paper presents a synchronous rectifier in a LLC half bridge topology. The proposed synchronous rectifier is used to a current driven synchronous rectifier(SR). If FET is driven without dead times. Voltage driven synchronous rectifier may introduce voltage and current surge during the zero dead times. To solve this problem, we propose to use modified current driven synchronous rectifier. Finally, the prototype is built and comparison on the current and voltage driven synchronous rectifier(SR).

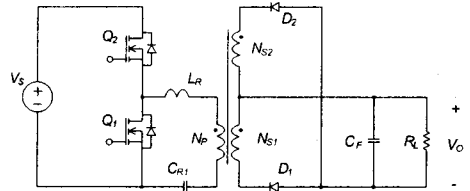


그림 1. LLC 공진형 Half Bridge DC-DC 컨버터  
 Fig. 1 LLC resonant Half Bridge DC-DC converter

1. 서 론

최근 통신기 및 프로세서의 소비전력을 줄이기 위한 방법으로 전원장치의 저전압 대전류의 출력 특성을 요구하고 있으며, 이를 만족시키기 위해서 다이오드 정류방식 대신에 동기정류기를 이용한 회로방식이 증가하고 있다.

또한 공진형 컨버터는 원리적으로 스위칭 손실이 없기 때문에 높은 효율, 높은 주파수와 높은 전력밀도를 갖는 컨버터를 설계 할 수 있어서 설계 시 주목받고 있다. 특히 최근에는 전원장치의 제조가격을 줄일 수 있으면서 비교적 중대형 이상의 출력에서 효율적 운전이 가능한 회로방식 중의 하나인 LLC 공진형 Half Bridge 컨버터는 소프트 스위칭 기술을 사용하기 때문에 스위칭 손실이 적고, 변압기와 주요 스위치에 흐르는 전류의 실효값이 작기 때문에 고효율 운전이 가능하다. 그러나 LLC 공진형 Half Bridge 컨버터의 경우에 전압 구동방식을 적용하면 낮은 부하에서 대부하에 이르기까지 동기정류기단에 높은 전압스트레스와 출력전류에서 역전류의 현상이 나타난다.

본 논문에서는 동기정류기를 이용한 200W급 LLC 공진형 Half Bridge 컨버터에 전압 구동방식을 사용하였을 경우 2차측 스위치 간에 데드타임이 존재하지 않아서 나타나는 역전류에 의한 전압스트레스를 데드타임이 존재하는 전류 구동방식을 적용함으로써 해결하였다.

2. LLC 공진형 half-bridge 컨버터

그림 1은 동기정류기를 적용한 LLC 공진형 Half Bridge DC-DC 컨버터의 기본 회로를 나타낸다. 그림 2는 회로가 정상상태에서 동작하는 경우 주요소자의 전압과 전류의 이론파형을 나타내고, 1차측 각각의 VGS와 VDS, VP, VCR에 걸리는 전압과 Lr과 LM에 흐르는 전류와 그에 따른 2차측 출력전류 Io를 보이고 있다. 그림 3은 그림 2의 등가회로가 정상 상태에서 동작한다는 가정 하에 Q1, Q2와 D1, D2의 동작을 각 상태별로 나타낸 상태별 등가회로이다.

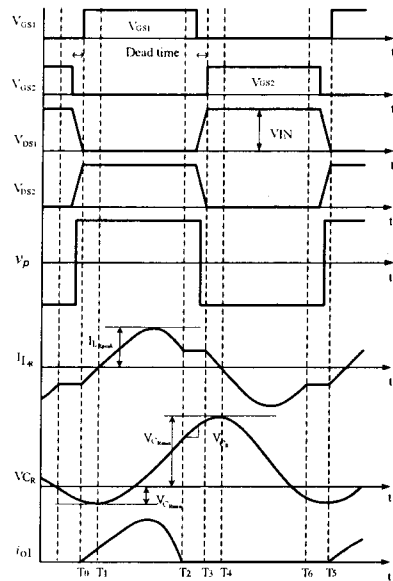
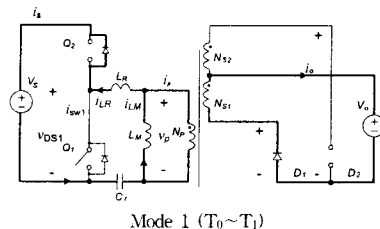


그림 2. 각 상태별 이론 동작 파형  
 Fig. 2 Theoretical waveform for the states



Mode 1 (T0~T1)

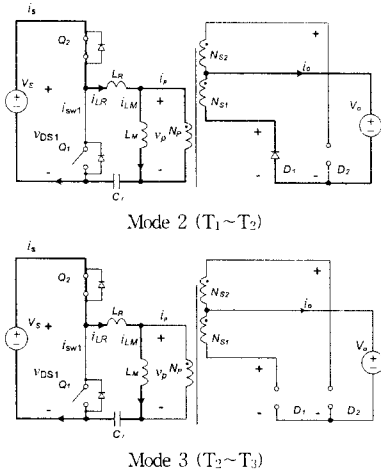


그림 3. 각 상태별 등가회로

Fig. 3 Equivalent circuit for states of behavior

그림 2는 회로가 정상상태에서 동작하는 경우 주요 소자의 전압과 전류의 이론파형을 나타낸 것이다. 그림에서 1차측 각각의  $V_{GS}$ 와  $V_{DS}$ ,  $V_{GS}$ 에 걸리는 전압과  $L_{R}$ 과  $L_{M}$ 에 흐르는 전류와 그에 따른 2차측 출력전류  $I_o$ 를 나타내었다. 그림 3에서는 그림 2의 등가회로가 정상 상태에서 동작한다는 가정 하에  $Q_1$ ,  $Q_2$ 와  $D_1$ ,  $D_2$ 의 동작을 각 상태별로 나타낸 상태별 등가회로이다.

Mode 1 ( $T_0 \sim T_1$ )

이 구간은  $T_0$ 에서  $Q_1$ 이 오픈 된다. 이 때 공진 인덕터  $L_R$ 에 역전류가 흐르게 되고 이 전류는  $Q_2$ 의 기생 다이오드를 통해 흐르는 동안  $Q_2$ 는 ZVS에 도달하게 된다. 그리고 변압기의 1차측 전압  $V_p$ 은 입력전압  $V_s$ 와 같아지게 되고, 2차측에 정전압이 유기됨에 따라  $D_1$ 이 턴 온 되어 전류를 동동시키게 된다.  $D_2$ 는 역 바이어스 상태가 되기 때문에 오픈 상태가 된다.

Mode 2 ( $T_1 \sim T_2$ )

이 구간은  $Q_2$ 가 턴 온 되고  $Q_1$ 은 오픈 상태이다. 공진 인덕터  $L_R$ 에 흐르는 전류  $I_{LR}$ 은 정방향이 되고 사인곡선을 가지며 증가하게 된다. 최대 전류가 되는 시점에 도달하게 된 후  $T_2$ 에서  $L_M$ 과  $L_R$ 에 흐르는 전류  $I_{LR}$ ,  $I_{LM}$ 이 거의 같아진다.

Mode 3 ( $T_2 \sim T_3$ )

$I_{LR}$ 과  $I_{LM}$ 이 같아지면서 변압기에 흐르는 전류는 0이 된다. 따라서 2차측의  $D_1$ ,  $D_2$ 는 오픈 상태이다. 이 구간이 끝나는  $T_3$ 바로 전에서  $Q_2$ 는 오픈되며  $Q_1$ 도 오픈되어 있는 상태로써 데드타임이 존재하게 된다. 나머지 반주기 동작은 앞의 주기설 명과 같이 해석할 수 있다.

3. 전압 구동형 동기정류기

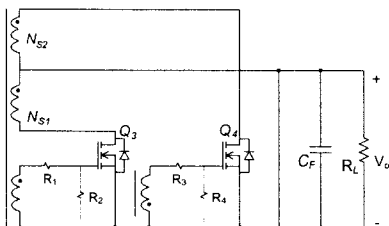


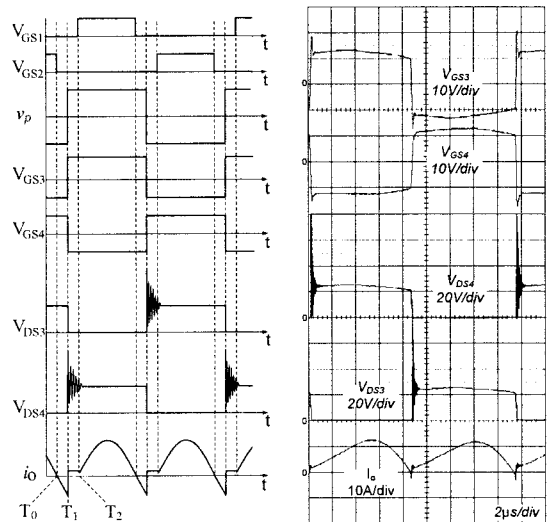
그림 4. 전압 구동형 동기정류기

Fig 4 Voltage driven synchronous rectifier

그림 4는 LLC 공진형 half bridge 컨버터에 전압 구동방식을 적용한 기본회로이다. 1차측의 변압기를 통하여 유기되는 전압을 1,2차측의 권선비로써 문턱전압을 유기시키면 1차측의 스위치가 턴 온 되어 변압기를 통하여 2차측으로 전압이 유기 될 때 2차측 스위치에 시작점을 반대로 설계하여 각 스위치를 전압구동회로를 통하여 교차적으로 2차측 스위치를 턴 온 시킴으로써 동기정류기를 구동시킨다.

그림 5의 (a)는 전압 구동시 1,2차측의 각 스위치의  $V_{GS}$ 와 2차측의  $V_{DS}$ , 변압기의  $V_p$ , 출력전류  $I_o$ 의 이론파형과 실험 파형을 비교한 것이다. 먼저 1차측 스위치  $Q_2$ 가  $T_0$ 에서 턴 온 되고  $Q_2$ 가 턴 오픈 되고 다른 스위치인  $Q_1$ 도 오픈 되어 있는 1차측의 데드타임이 존재하게 된다. 그러나 변압기의 전압  $V_p$ 는 오픈가 되지 않고  $Q_2$ 가 턴 온 되기 전에 기생 다이오드를 통하여 흐르는 동안부터 전압의 극성이 바뀌어 나타나게 된다. 이 구간이 1차측 스위치에서는 데드타임이지만 2차측에서는 변압기를 통하여 스위치가 구동 되기 때문에 데드타임이 없는 변압기의  $V_p$ 는 2차측으로 그대로 전달되게 된다. 따라서  $V_p$ 의 극성이 바뀌는  $T_2$ 시점에서 2차측의 스위치  $Q_3$ ,  $Q_4$ 는 데드타임이 없이 동시에 턴 온이 되게 된다. 이 순간 동시 턴 온 때문에 문턱전압을 인가하면 다이오드와는 달리 전류를 양 방향으로 흐르게 할 수 있는 MOSFET의 경우는 이 순간 역전류가 나타나게 된다. 이 역전류에 의해 2차측 스위치  $Q_3$ ,  $Q_4$  각각의  $V_{DS}$ 에 순간적으로 전압스트레스가 발생되어져 MOSFET에 무리가 따르게 되어 큰 용량의 MOSFET로 설계를 해야 한다는 문제점이 따른다. 용량이 큰 MOSFET의 경우  $R_{DS}$ 의 값이 높아져 보다 큰 스위칭 손실을 가져온다.

그림 5의 (b)는 이론파형에서도 나타난 주요 소자들을 회로가 정상 동작하는 상태에서 전압과 전류파형을 나타낸 것이다. 이 실험파형에도 2차측 스위치의 데드타임이 존재하지 않아 역전류와 그에 따른  $V_{DS}$ 의 전압스트레스가 높게 나타남을 알 수 있다. 이 실험 파형은 입력전압 380V, 출력전압 12V, 출력전류 8A의 상태를 나타낸다. 낮은 부하로 갈수록 2차측에 흐르는 실효전류  $I_o$ 가 더 낮아지기 때문에 발생하는 나타나는 전압스트레스는 더 증가하게 된다.



(a) 이론 파형

(b) 실험 파형

그림 5. 전압 구동 이론 및 실험 파형

Fig 5. Theoretical and experimental wave for voltage driven

4. 전류 구동형 동기정류기

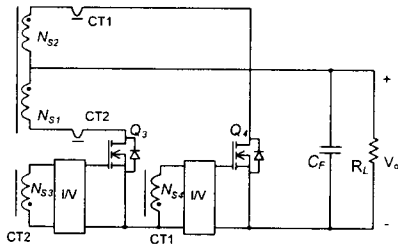
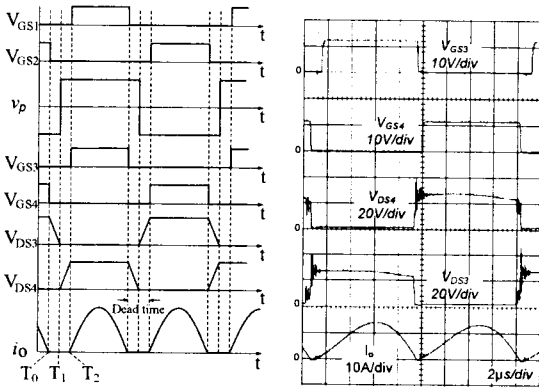


그림 6. 전류 구동형 동기정류기  
Fig 6. Current driven synchronous rectifier



(a) 이론 파형 (b) 실험 파형

그림 7. 전류 구동 이론 및 실험 파형  
Fig 7. Theoretical and experimental wave for current driven

그림 6은 LLC 공진형 half-bridge DC DC 컨버터에 전류 구동방식을 적용한 기본회로이다. 1차측의 스위치가 턴 온 되어 변압기를 통하여 2차측으로 전류가 유기되면 2차측의 MOSFET의 기생 다이오드를 통해 흐르는 동안 CT로 인한 구동회로에 전압유기가 발생된다. 이 전압이 구동회로를 거쳐 문턱전압에 이르게 되면 2차측 스위치의 하나인 Q3(Q4)가 턴 온 된다. 그림 7의 (a), (b)는 1,2차측 스위치의  $V_{GS}$ 와 2차측  $V_{DS}$ , 출력전류  $I_o$ 를 이론 파형과 정상 상태에 동작하는 경우의 실험파형으로 나타낸 것이다.  $T_0$ 시점은 1차측 스위치  $Q_2$ 가 오프 되면서 정방향 전류의 흐름이 멈추게 되면서 2차측 스위치도 CT에서 유기되는 전압이 없으므로 오프가 된다.  $T_0 \sim T_2$ 시점까지 1,2차측의 모든 스위치가 오프가 되어있는 데드타임이 존재하게 된다. 1차측 스위치  $Q_1$ 의 기생 다이오드를 통해 전류가 흐르면서 스위치  $Q_1$ 이 턴 온 되게 되면 2차측의 스위치  $Q_3$ 도 기생 다이오드를 통해 전류가 흐르면서 턴 온이 된다.  $T_0 \sim T_2$ 시점에서 데드타임을 가짐으로써 2차측에 발생하는 역전류와  $V_{DS}$ 의 전압스파이크를 제어 할 수가 있고 이 데드타임은 구동회로를 통해 조절이 가능해진다. 전류가 흐르는 동안에 최대한의 스위칭을 시키고 역전류와  $V_{DS}$ 의 전압스트레스를 제어 할 수 있을 만큼의 최대한 작은 데드타임을 가지는 것이 보다 높은 효율을 얻을 수 있다. 그림 7의 (b)는 (a)의 이론파형에서 주요 소자들을 정상상태에서 나타나는 전압과 전류파형을 나타낸 것이다. 이 파형은 입력전압 380V, 출력전압 12V, 출력 전류 8A의 상태를 나타내고 있다. 이 실험파형을 통해 역전류와 2차측 스위치의  $V_{DS}$ 에 나타나는 전압스트레스가 사라졌으며 각 스위치들이 데드타임을 가짐으로써 앞에서 언급한 이론 파형이 사실임을 확인할 수 있다.

## 5. 실험 결과

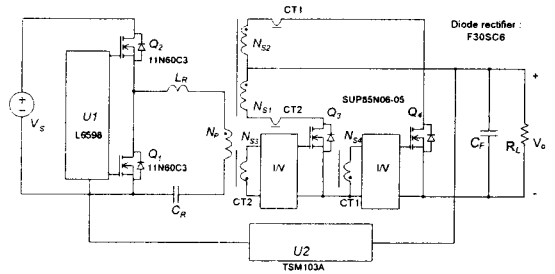


그림 8. 실험 회로  
Fig 8. Experimental circuit

본 논문에서는 전압 구동방식과 전류 구동방식을 이용하여 200W LLC 공진형 Half Bridge DC DC 컨버터를 구성하였다. 그림 8은 본 논문에서 제안한 전류 구동방식을 적용한 LLC 공진형 Half Bridge DC DC 컨버터이다. 1차측의 스위치  $Q_1(Q_2)$ 가 턴 온 되어 2차측으로 전류가 유기될 때 이 전류는 기생 다이오드로 흐르는 동안 2차측의 스위치  $Q_3(Q_4)$ 를 턴 온 시킴으로써 저 전력 손실의 동기정류기가 구동하게 된다.

표 1은 본 실험 회로에서 사용된 주요소자 차화 인덕턴스  $L_M$ , 누설 인덕턴스  $L_R$ , 공진 커패시터  $C_r$ 의 값과 입력전압, 출력전압과 출력전류를 나타낸 설계사양이다. 그림 9는 실험 회로가 정상상태에서 동작하는 경우 각 주요 소자의 전압과 전류를 측정할 실험파형이다. 파형 (a)의 경우는 출력전류가 0.1A이며 출력전류의 값이 작기 때문에 CT로 유기되는 전압이 낮아 2차측 스위치의 턴 온 되는 구간이 짧고 많은 구간이 기생 다이오드로 도통됨을 알 수 있다. 파형 (b)는 출력 전류 1A의 상태일 때를 나타낸 파형으로써 출력전류가 흐르는 대부분의 구간에서 스위치가 턴 온 됨을 알 수 있고 데드타임도 존재함을 알 수 있다. 파형 (d)는 출력 전류 17A의 최대 부하 상태를 나타낸 파형으로써 거의 전 구간에서 스위치가 턴 온 되며 데드타임도 가짐을 알 수 있다. 앞에서 언급했던 전류 이론파형과도 일치함을 확인할 수 있고, 전압 구동방식에서 나타났던 역전류나 전압스트레스는 완전히 사라졌음을 확인했다. 그림 10은 다이오드 사용 시와 전류 구동방식을 적용하였을 경우 나타나는 효율을 비교 한 그래프이다. 이 그래프를 통하여 전류 구동방식을 적용하였을 때가 부하전류 6A이상일 때부터 다이오드에 비해 2%이상의 효율 차이가 나고 최고 부하시 3%이상의 효율차이가 남을 알 수 있다.

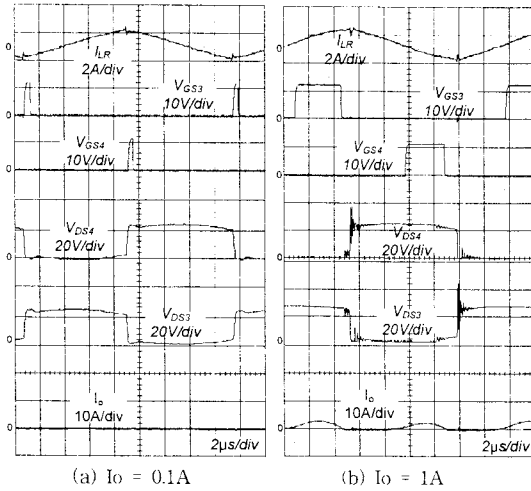
표 1. 실험 회로 사양  
Table 1. Specifications

Parameters	Name	Value	Unit
Input voltage	$V_s$	380	[V]
Output voltage	$V_o$	12	[V]
Maximum load current	$I_o$	17	[A]
Maximum power	$P_o$	200	[W]
Resonant inductor	$L_M$	730	[ $\mu$ H]
Magnetizing inductor	$L_R$	170	[ $\mu$ H]
Resonant capacitor	$C_r$	32	[nF]
Turns ratio of transformer	$n(n=N_p/N_{s1}, N_{s1}=N_{s2})$	18	-

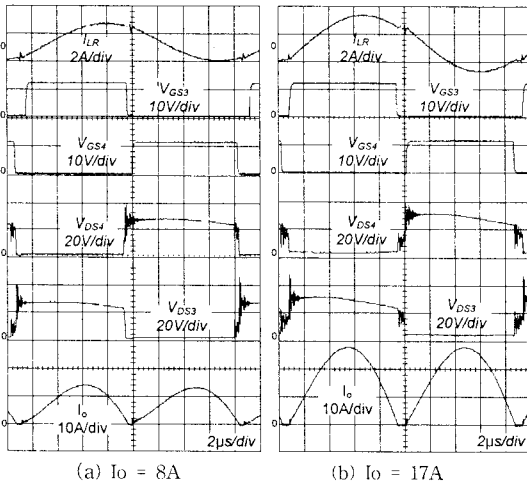
## 6. 결 론

본 논문에서는 200W급 LLC 공진형 Half bridge DC DC 컨버터에 전압 구동방식과 전류 구동방식의 동기정류기를 각각 적용시켜 그 특성을 분석하고 개선한 실험결과를 보고 한 것이다.

일반적으로 LLC 공진형 Half bridge 컨버터는 원리적으로 스위칭 손실이 적고 각 소자에 흐르는 전류의 실효율이 기존의 회로에 비해서 작기 때문에 비교적 고효율의 회로구현이 가능하였다. 이 컨버터에 저전압 대전류형의 전원장치를 구성하기 위해서는 MOSFET의 사용이 필수적이다. 하지만 일반적인 전압 구동방식 동기정류기를 적용 시 MOSFET의 특성상 턴 온 시에는 전류의 방향이 양방향일 수 있는 점에서 전압구동 방식의 경우 역전류와 그에 따른 전압스트레스가 문제점으로 나타난다. 2차측에서 나타나는 전압스트레스와 역전류는 1차측에서 2차측으로 전압이 유기될 때 대드타임이 없이 2차측 스위치가 동시에 턴 온 되어 있는 구간이 존재하게 된다. 따라서 본 실험은 전압 구동방식을 적용하여 역전류와 전압 스트레스의 원인을 분석한 다음 이 문제점을 해결하기 위한 전류 구동형 동기정류기를 적용함으로써 변압기를 통하여 1차측에서 2차측으로 전압이 유기가 되어도 실제로 전류가 흐르는 구간동안에만 2차측의 스위치를 턴 온 시킴으로써 자연스럽게 대드타임을 가지며 정상적으로 안정된 동작을 함을 실험을 통하여 확인하였다.



( Vin = 380V , Vo = 12V )



( Vin = 380V , Vo = 12V )

그림 9. 출력에 따른 실험 파형  
Fig 9. Experimental waveform

이 논문은 산업자원부 한국산업기술 평가원 지정 청구 대학교 정보통신연구센터의 지원에 의한 것입니다.

본 연구는 삼성전기(주)의 지원으로 수행된 결과의 일부이며 관계자 여러분들께 심심한 감사를 드립니다.

## [참 고 문 헌]

- [1] Bo Yang, Fied C. Lee, Alpha J.Zhang, Guisong Huang, "LLC Resonant Converter for Front End DC/DC Conversion", APEC 2002, Vol 2, pp. 1108 1112, 10 14 March 2002.
- [2] Yanjun Zhang, Dehong Xu, Min Chen, Yu Hail Zhong Du "LLC Resonant Converter for 48V to 0.9V 'VRM'" PESC 04 IEEE 35th Annual, Vol 3, pp.1848 1854, June 2004.
- [3] Hongjian Gan, Chaoqun Sun, Jianping Ying "A Novel Control Strategy of Post Buck Converters Cascading LLC SRC" APEC 2005 Twentieth Annual IEEE Vol 3, pp.1628-1634 6 10 March 2005.
- [4] Furukawa Y, Morita K, Yoshikawa T, "A High Efficiency 105W DC/DC Converter", Telecommunications Energy Conference, INTELEC, 16th International, 1994 pp. 148 154
- [5] ROBERT L. STEIGERWALL, "A Comparison of Half Bridge Resonant Converter Topologies" IEEE Transactions on power electronics, Vol 3, No.2, April 1988, pp. 174 182.

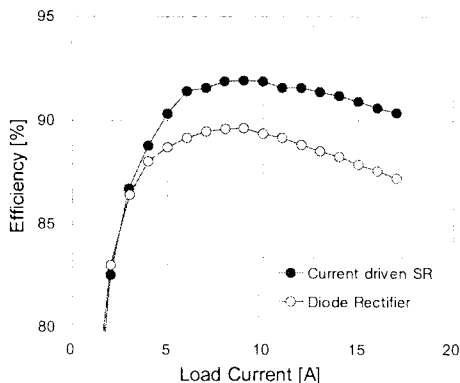


그림 10. 전력변환 효율  
Fig 10. Power conversion efficiency