

진공 몰드를 이용한 제품의 안정화 연구

김선오*, 허용정**

*한국기술교육대학교 대학원 메카트로닉스공학과, **한국기술교육대학교 메카트로닉스공학부

초록

몰딩 공정중에 발생된 보이드(void)는 제품의 기계적인 물성치에 큰 영향을 준다. 미세균열(micro crack)이나 박리(delamination)등의 결함을 유발하는 보이드의 형성을 최소화 시킬 수 있는 방법으로 진공 몰드를 제시 하였다. 본 연구에서는 대기압 상태와 진공 상태에서 나타나는 유동 선단에서의 보이드 생성과 소멸을 실험관찰 하였고 몰드 패키지의 현상을 실험적으로 비교 하였다. 아울러 진공 몰드의 공정 이론과 조건을 구하였다.

1. 서론

반도체 칩 패키징 기술의 발달로 사이즈가 소형화, 고속화, 대용량화 되고 있다. 두께의 박막화와 실장기술의 개발은 전자 기기의 소형화를 가능 하게 하였으며 반도체 칩의 패키지 사이즈는 작아지는 반면 칩 내에 구현되는 회로의 복잡하게 되었다.

지금까지 SOP(Small Out line Package), QFP(Quad Flat Package), PGA(Pin Grid Array), BGA(Ball Grid Array), CSP(Chip Scale Package), COB(Chip On Board), TCP(Tape Carrier Package) 등 과 같이 사용되어 왔다.

단위 부피에 따른 전력의 소모량이 많아지게 되고 발산되는 열도 증가 하게 되었다.

패키징 공정 중에 칩 내부에서 발생한 보이드는 발생하는 열에 의해 팽창과 수축을 반복함으로써 물리적인 특성에 치명적인 영향을 주게 된다.

따라서 몰딩 공정 중에 발생하는 보이드의 생성 가능성을 줄이면 미세 균열이나 박리 등의 결함을 예방 할 수 있다. 이를 위하여 기계적인 진공 장치를 이용하여 성형중인 패키지 내부를 진공 상태로 만들어 준다.

본 연구에서는 진공 상태에서 패키지의 물리적 신뢰성을 향상시킬 수 있는 새로운 공정과 방법을 소개 하였다. 이 방법은 새로운 패키지 트렌드에서 요구되는 칩뿐만 아니라 기존의 패키지에도 적용이 가능할 수 있다.

2. 진공 몰딩 시스템 구성

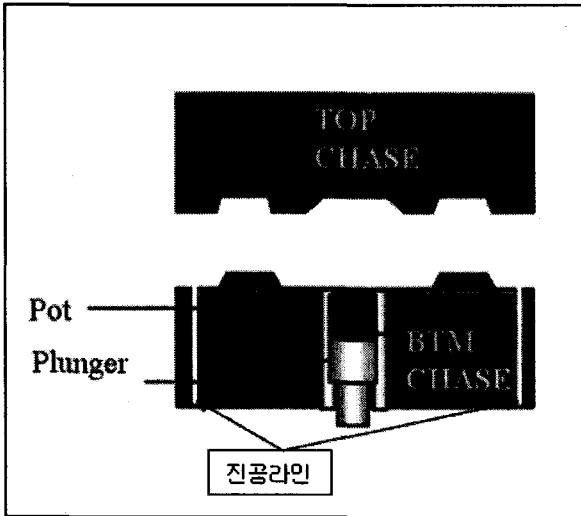


그림.1 진공 몰딩 시스템구성

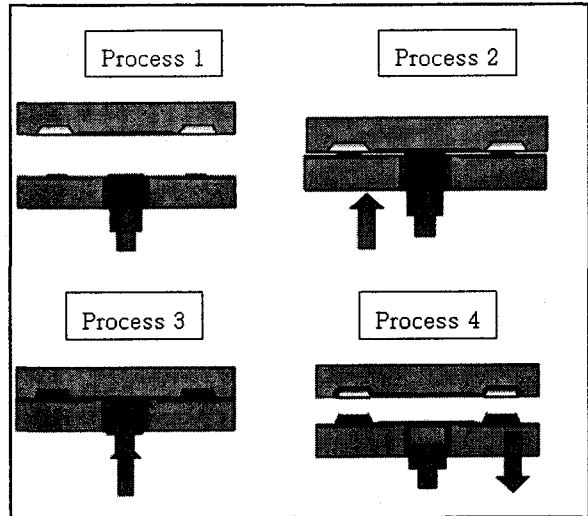


그림.2 몰딩 공정(process)

그림. 1 은 진공 몰딩 시스템의 구성을 나타내고 있으며, 그림. 2 는 몰딩 공정의 PROCESS 를 나타내었다. EMC (Epoxy Mold Compound)를 트랜스퍼 하기 위하여 포트(pot) 위에 올려놓으면 플런저(plunger)의 상하 운동에 따라 EMC 가 금형 런너(Runner) 를 따라 게이트와 패키지 순으로 유입되게 된다.

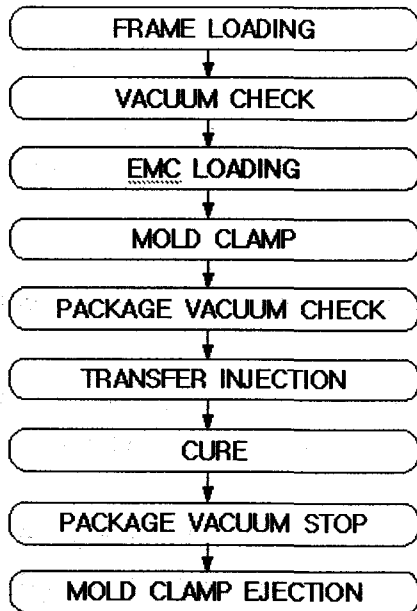


그림.4 진공 몰딩 공정 제어 순서

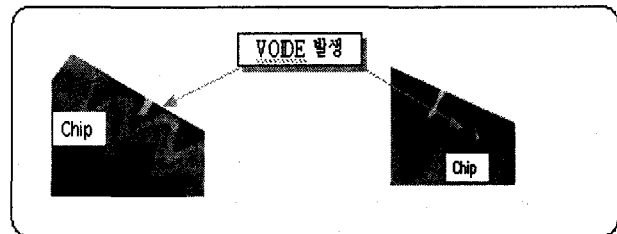
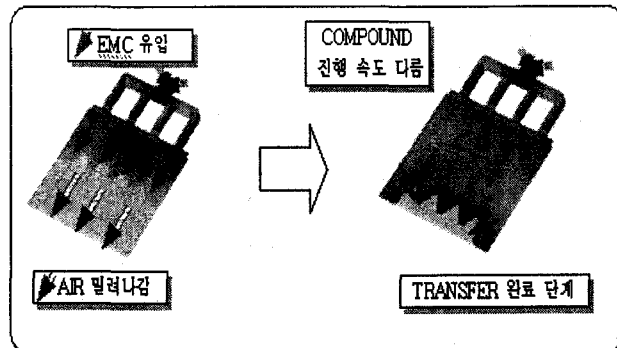


그림.5 보이드(void) 생성 가능성

그림. 4 는 진공 몰딩 공정의 순서로 내었다. 그림. 5 는 컴파운드(compound) 의 유입속도에 따라 보이드가 발생 가능할 수 있는 형상을 보여주고 있다.

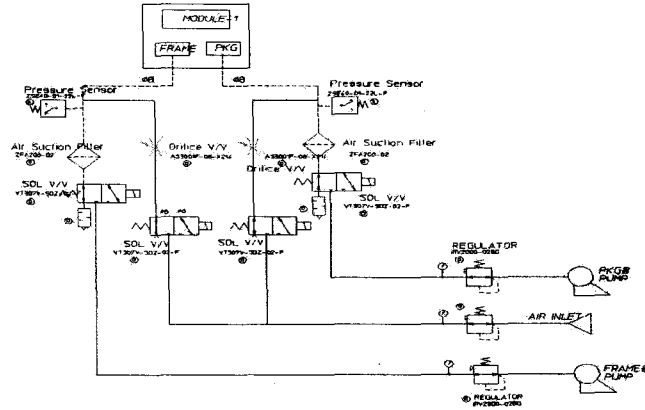


그림. 6 진공 펌프 및 공압 배선도

3. 실험결과 및 고찰

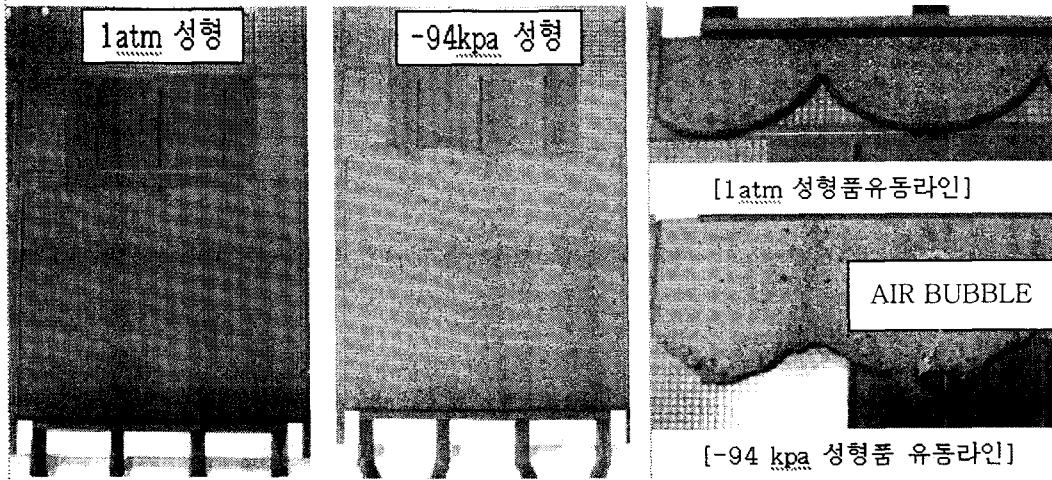


그림.7 진공 몰드 적용 비교

그림. 7 은 대기압 상태에서의 성형과 진공 상태에서 성형을 보여주고 있다. 1atm 상에서 보이지 않았던 보이드가 다수 나타나고 공기 버블이 진공상태에 노출되어 사라진다.

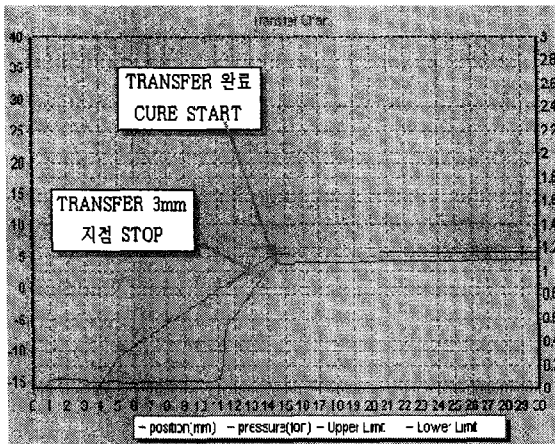


그림.8 트랜스퍼 구동

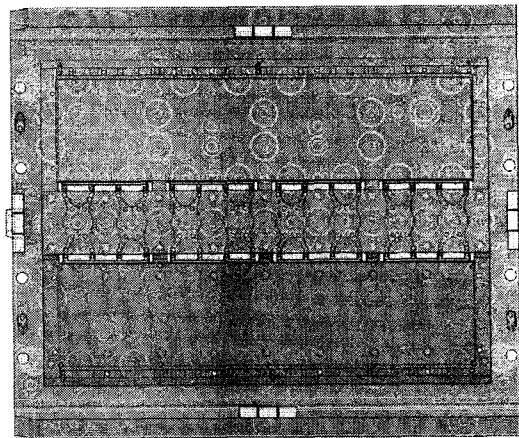


그림.9 금형

그림. 8 은 트랜스퍼 성형 그래프를 나타내고 있으며 완전 충전되기 이전의 위치에 따른 진공 몰드의 유동상태를 파악 하기 위해 정상 위치로부터 3mm 미충전 상태에서 정지하였다.

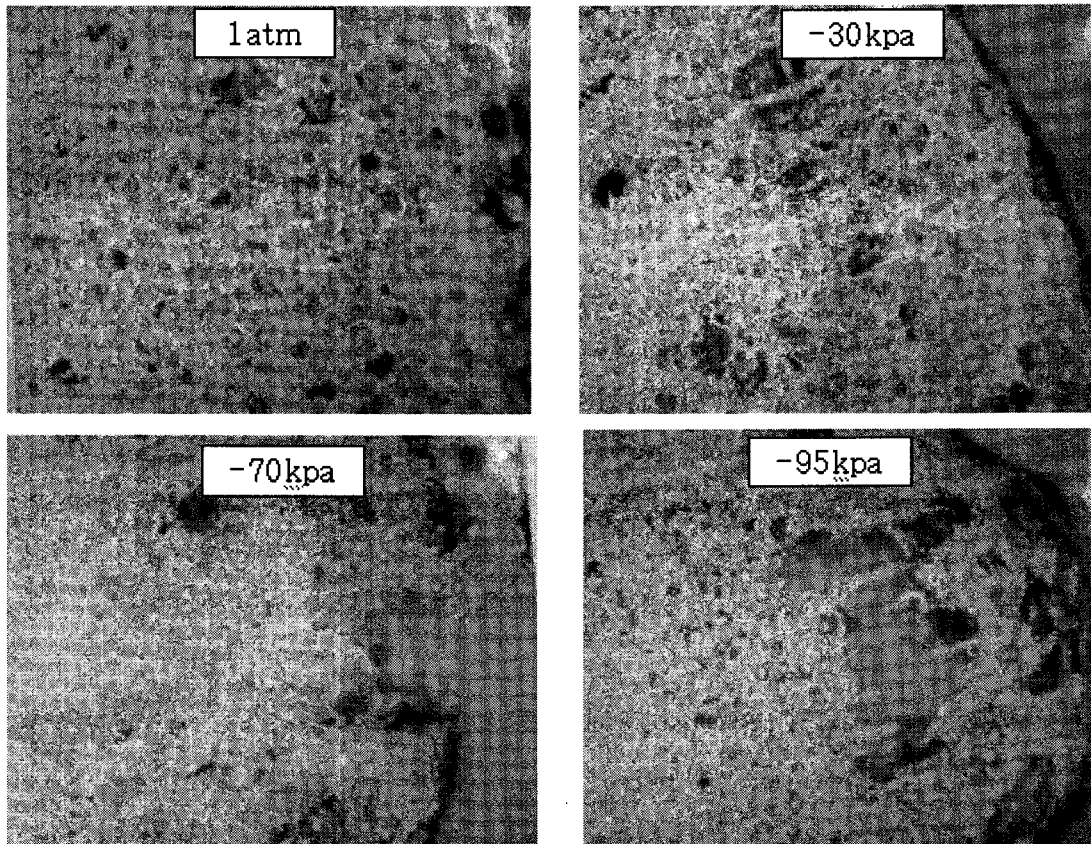


그림.10 1 atm 상태와 진공 압력 단계별 유동선단의 BUBBLE 형태

그림. 10 에서는 1 atm 상태와 진공 압력 단계별 유동선단의 버블(bubble) 형태를 나타내었다. 진공 압력이 증가할수록 버블의 크기는 증가 하고 있으며 진공에 노출되면서 버블이 파괴되는 량도 그에 따라 증가한다.

4. 결 론

캐비티 내부를 진공 상태로 만들어 EMC 유동중 발생할 수 있는 보이드(void)의 발생 가능성을 감소 시키기 위한 연구를 실험적으로 수행하였다. 실험결과 예상과는 달리 진공으로 인한 급속충전으로 오히려 버블이 증가하여 보이드가 더 많이 생성되는 것을 관찰하였다.

참고문헌

- [1] Cheol-Hwa Jeong, "Studies on Flip Chip Underfill Process by using Molding System", Journal of Semiconductor & Display Equipment Technology 2002.08 v.1, n.1, pp.29-33