

DVS와 LCD 재생 프레임률 제어에 기반한 시스템 전력관리

최진욱^o 차호정
연세대학교 컴퓨터과학과
(jwchoi, hjcha}@cs.yonsei.ac.kr

A Multi-Dimensional System Power Management Incorporating DVS and DRS

Jinuk Choi^o Hojung Cha
Dept. of Computer Science, Yonsei University

요 약

배터리의 용량이 제한적인 핸드헬드 시스템에서의 전력소비를 절감시키기 위한 동적전압변경 기법에 관련한 많은 연구가 이루어지고 있으나, 프로세서나 LCD 같은 각각의 요소에 기반을 둔 저 전력정책들은 전력절감에 있어 한계에 다다르고 있다. 이를 극복하기 위하여, 본 연구에서는 전력관리의 대표적인 기법인 프로세서 DVS와 LCD 재생 프레임 빈도 제어를 통합한 다차원 전력관리를 시스템 전력관리 차원에서 제시한다. 실제 시스템에서의 구현 결과를 제시함으로써 다차원 동적전압변경 기법이 멀티미디어 응용에 있어서 단일 요소의 전력관리보다 시스템 차원에서의 부가적 전력 절감을 할 수 있음을 보인다.

1. 서론

DVS(Dynamic Voltage Scaling)는 PDA와 Notebook과 같은 휴대용 디바이스에서 배터리의 수명을 연장시키기 위한 기법중의 하나로, 시스템의 전력 소비의 많은 부분을 차지하는 프로세서의 동작주파수를 수행되는 응용프로그램의 수행 복잡도에 따라 능동적으로 변화시키는 기법이다[1]. 휴대용 디바이스에서는 프로세서뿐만 아니라 LCD도 전력소비의 많은 부분을 차지하고 있고, 최근에 사용되는 LCD가 고 해상도와 색 분해능을 갖게 됨에 따라 시스템에서의 LCD전력사용 비율은 증가 추세를 보인다. 이에 따라 LCD에 대한 전력관리도 활발히 연구되고 있다 [2][3]. 하지만 이러한 각각 요소에 대한 연구들은 한계점에 다다르고 있어, 이들 요소 입장에서의 전력관리를 시스템측면으로 확장하려는 시도가 진행되고 있다. 대표적인 시도로는 프로세서와 메모리를 시스템 입장에서 고려한 [4]와 전력공급원인 배터리까지 고려한 [5]를 들 수 있다.

하지만 아직까지 핸드헬드 디바이스에서 주요 전력소비원인 프로세서와 LCD를 통합한 연구는 미비하다. 본 연구는 이러한 연구의 초석이 될 수 있는 프로세서 DVS와 LCD DRS(Dynamic Refresh Scaling)의 통합 전력관리(Multi-dimensional System Power Management; 이하 MDS)를 제안 한다. DRS는 동적으로 LCD 장치의 화면재생빈도수를 전력관리 입장에서 변화시키는 기법이다. 본 연구에서 사용한 DRS는 응용프로그램의 인지 QoS측면을 고려하여 LCD화면의 재생 빈도를 조정한다[6]. 예를 들면, 그래픽기반의 응용에서는 재생화면의 빈도수를 높여 주어 사용자의 인지 QoS를 보장하고, 텍스트 기반의 응용에서는 화면 재생 빈도를 줄임으로써 사용자의 인지 QoS를 줄이지 않고도 전력감소를 할 수 있다. 핸드헬드 디바이스에서 사용되는 SoC 칩은 프로세서와 LCD 제어에 관련된 기능을 하나의 칩 안에 포함하고 있고 이로 인하여 두 가지 기능 간에 의존성을 가질 수 있다. 본 연구는 이 의존성을 실험적으로 규정하고 운영정책을 제시함으로써 소형디바이스에서 실효적으로 사용될 수 있는 시스템 전력관리 정책을 제시한다.

2. Motivation

SoC 칩은 소형 다기능화를 충족시키기 위하여 다양한 기능을 하나의 칩 안에서 구현하고자 단일 클록을 가지고 있으며, 이로 인하여 프로세서 클록과 LCD 콘트롤러는 동기된 하나의 클록을 가지게 된다. 단일 클록은 디자인의 간편함을 가능하게 하나 통합 시스템 전력관리 관점에서는 내부 콘트롤러들 간의 의존성을 유발 한다. 이 의존성을 전력관리 측면에서 규명하기 위하여 Intel PXA270 프로세서를 장착한 임베디드 시스템에 시스템 사용량을 기록하고 프로세서 동작 주파수와 LCD 재생 빈도수를 바꿀 수 있도록 수정한 Linux 커널을 탑재 하였다. 그림 1은 300Kbps, 500Kbps, 700Kbps, 900Kbps, 2Mbps의 MPEG 클립들을 LCD 화면 재생 빈도를 60Hz(1초에 LCD의 한 화면을 60번 갱신함을 의미)부터 15Hz까지 변화시키며 *mpegplayer*로 재생시키고 측정된 시스템 사용량을 보여준다. 이 그림은 LCD 재생 빈도수의 변화가 다양한 부하에 대하여 시스템 사용량에는 크게 영향을 끼치지 않는 것을 보여준다.

MPEG에서의 결과를 일반화시키기 위하여 MP3 디코더에 대하여 유사한 실험을 수행하였다. 구체적으로, 128Kbps의 MP3 클립을 *mpegplayer*로 재생 시 LCD 재생빈도수를 60Hz에서 15Hz까지, 프로세서의 동작주파수를 208MHz에서 520MHz까지 변화시키며 시스템의 사용량을 기록하였다.

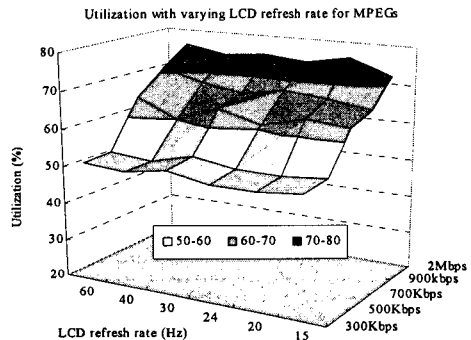


그림 1. LCD 프레임 재생빈도에 대한 시스템 사용량

• 본 연구는 정보통신연구진흥원에서 지원하는 정보통신기술연구 지원사업으로 수행하였음 (과제번호 : 04-기초-065)

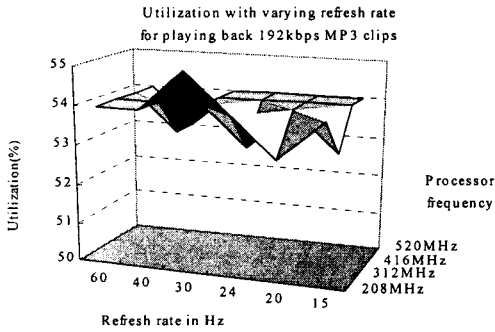


그림 2. LCD 프레임 재생빈도에 대한 시스템사용량

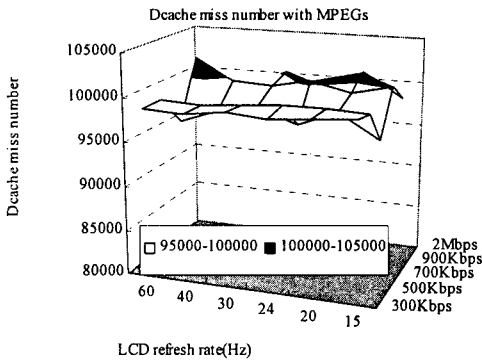


그림 3. LCD 프레임 재생빈도에 대한 데이터캐쉬 미스 수

그림 2의 결과도 프로세서 사용량이 LCD의 화면 재생빈도와는 크게 관련이 없음을 보여 준다. 이 두 실험에서 얻은 시스템 사용량과 LCD 재생빈도수의 독립성에 기반 하여 MDS에서는 DVS와 DRS를 동시에 적용할 수 있다.

시스템 사용량은 주로 프로세서 코어에 관련된 메트릭이고, LCD 제어기는 메모리 서브시스템과의 많은 트래픽을 발생 시키므로, 다음은 시스템은 칩 내부버스의 트래픽 관점에 있어서의 의존성 실험이다. 프로세서 코어에 필요한 내부버스 트래픽은 LCD 컨트롤러의 트래픽과 하나의 버스를 공유하므로 이 관점에서, 서로의 영향을 분석해야한다. 이를 위하여 MPEG 클립들을 재생하여 내부 버스 트래픽의 중요지표라 할 수 있는 데이터 캐쉬의 미스 수를 측정된 결과는 그림 3과 같다. 이 그림은 변화하는 LCD 재생빈도수가 다양한 비트레이트를 가진 클립들에 대하여 데이터 캐쉬 미스 수에 크게 영향을 끼치지 않는 것을 보여준다.

하지만 MP3 디코더의 응용에 대한 데이터 캐쉬의 결과는 MPEG 클립의 재생 경우와는 다소 다른 양상을 보여준다. 그림 4에서 보는 바와 같이, MP3의 경우에는 화면재생빈도 변화에 따라 데이터 캐쉬 미스 숫자가 크게는 8.5% 정도 변화를 갖는 것을 보여준다. 데이터 캐쉬의 미스레이트(그림에서 아래 선들)가 일정하면서 캐쉬 미스 횟수가 바뀌는 것은 LCD 재생 빈도수가 적은 경우에는 외부 버스 액세스 빈도가 증가함을 의미한다. 이 경우 시스템의 주요 작업이 외부메모리 액세스에 편중되므로 코어의 주파수를 낮출 수 있는 기회가 존재한다. MDS는 이 기회를 이용하여 부가적으로 전력절감을 얻는다. 이 현상의 발생 원인은 MP3 재생 시 오디오 출력에 사용하는 AC97 코덱 인터페이스를 담당하는 시스템은 칩의 페리페럴이 저속의 전송속도를 갖는 것에 원인이 있다. 코어 전송과 LCD 전송은 빠른 클럭(100MHz에서 200MHz)에 기반 하여 짧은 사이클 시간을 갖게 되고, 반대로

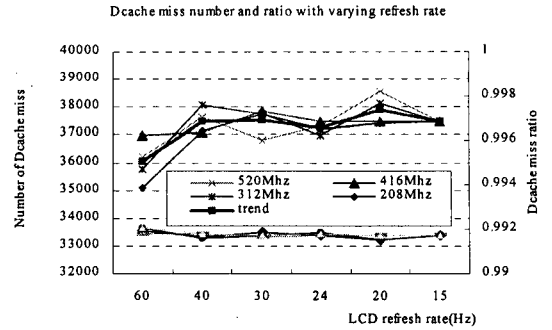


그림 4. LCD프레임 재생빈도에 대한 데이터캐쉬 미스 수와 비율

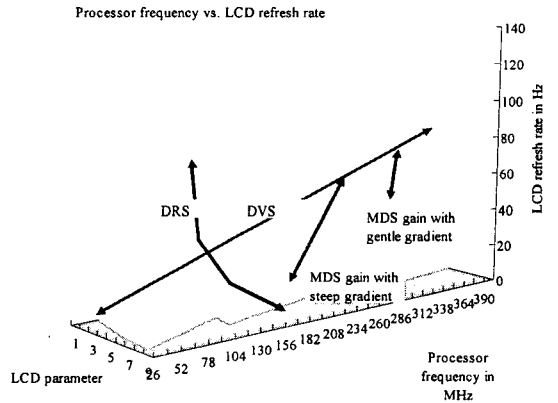


그림 5. MDS 동작 영역 등고선

느린 클럭(12Mhz) AC97코덱의 전송시간은 긴 싸이클을 갖게 된다. 이 두가지 싸이클이 혼재된 상황에서는 LCD 전송 싸이클의 감소는 시스템버스에 큰 변화를 유발한다. 즉, 빠른 싸이클들로 이루어진 MPEG은 시스템 버스를 포화시키지 않지만, MP3는 긴 싸이클을 포함함으로써, 시스템 버스가 포화되어 있고, 이 상황에서 LCD 싸이클의 감소는, 프로세서의 내부버스 사용권에 영향을 끼친다.

3. Multi-Dimensional System Power Management

앞서 예비 실험에 기반한 MDS의 작동 방법은 그림 5와 같다. 그림에서의 X축은 프로세서의 동작 주파수를 나타내고, Y축은 LCD 재생 프레임 수를 결정하는 LCD 제어기의 입력 변수이다. 이 두 가지 값에 의하여 LCD 화면재생 프레임 재생 수(Z축)가 등고선과 같이 결정된다. 수평으로 이동 가능한 화살표는 DVS의 작동 반경, 즉 프로세서 동작 주파수의 변화 방향을 나타낸다. 시스템 사용량기반의 DVS는 시스템 사용량에 따라 그림의 DVS 곡선 상을 움직이게 된다. 또한, LCD의 재생빈도를 변화 시키는 수직 방향의 이동은 DRS의 동작 궤도를 나타낸다. 프로세서 주파수와 종속성 때문에 같은 LCD제어기의 변수 값에 대하여 프로세서 주파수 별로 수직방향의 다른 궤도를 가지게 되며 그림에서는 예시로 프로세서의 주파수가 182MHz인 경우를 보여 주고 있다.

앞 절에서의 실험결과로 시스템 사용량에 기반을 둔 DVS와 DRS는 직교 적으로 수행될 수 있다. 또한 관찰한 MDS 이득에 기반 하여 MP3 재생 시에는 프로세서 주파수를 더 낮게 책정하여 부가적인 이득을 얻는다. 구체적으로, $Gradient_{MDS} = \frac{Data\ cache\ miss\ number}{LCD\ refresh\ rate}$ 으로 정의 되고, 이 값에 따라 프로세서의 주파 수 값을 재조정하게 된다. 예를 들면, DRS에 의하여 LCD 재생비율 값이 작아지고 데이터 캐쉬의 미스 값

이 커지는 경우는 큰 gradient을 가지게 되고 이에 따라 원래 DVS 정책에 의하여 설정된 높은 주파수(예에서는 312MHz)는 그림에서의 steep gradient 경로를 따라 낮은 주파수(예에서는 234MHz)로 천이하게 된다. LCD 재생 비율 값이 작아진 경우라도 실제로 전 태스크의 성격에 따라 미스 히트가 상대적으로 작은 경우에는 그림의 예와 같이 gentle gradient 경로를 따르게 된다. 이 정책에 따라 프로세서 내부에서 비선형적으로 발생하는 데이터 캐쉬 미스 수를 적절히 반영한다. DVS, DRS, MDS의 동선들은 LCD 제이기와 프로세서 클럭의 종속성 때문에 그림상의 등고선 위에서만 이동할 수 있다. 본 MDS는 시스템 사용량 기반으로 작동하는 DVS와 내부 LCD 제이기를 사용하는 DRS에 총괄적으로 사용될 수 있다.

4. 실험

본 절에서는 실제 내장형 시스템에서 MDS 기법이 기존의 프로세서만의 DVS보다 DRS와 혼합되어 더 전력을 절감할 수 있음을 보인다. 임베디드 시스템은 Intel PAX270 프로세서가 내장된 개발 기기를 사용하였고, 운영체제는 임베디드 리눅스 2.4.19를 탑재 하였다. 프로세서의 사용량과 내부 캐쉬 매트릭을 측정하고 계산하기 위한 모니터링 유닛과 MDS 알고리즘은 동작상의 오버헤드를 줄이기 위하여 커널의 스케줄러에 구현하였다. 실제 시스템의 전력 측정은 Fluke 123 ScopeMeter를 사용하였다.

첫 번째 결과로 그림 6은 시스템 사용량을 기반을 둔 과거값 예측 DVS를 적용 하였을 때, MPEG 클립들과 MP3 재생 시에 프로세서 주파수의 설정 빈도 비율을 나타낸다. MPEG의 경우 재생 클립의 비트 레이트가 올라 갈수록 상위 주파수 부분의 비율이 증가하는 것을 볼 수 있다. 여기서 특이한 사항은 MP3 재생 시의 분포이다. 그림과 같이 QoS를 저하시키지 않기 위해서는(즉, 음악이 중단되지 않는) 상당부분(87%)이 최고 주파수로 설정되어야 함을 보여준다. 이 점은 앞서 설명한 바와 같이 빠른 프로세서 주파수를 사용하여 내부 버스의 트래픽을 줄 정책 적용 시, DVS와 DRS 정책들의 동시 적용, 마지막으로 MDS 정책적용 시에 전력 소비를 측정할 결과를 보여 준다. MP3 디코더의 특성상 DVS정책 만으로는 두드러진 이득을 보여 주지 않고, DRS를 적용 하였을 경우 많은 전력 이득을 얻을 수 있음을 보여 준다. 또한 최종단계에 MP3 디코더에서 얻을 수 있는 MDS 전력 이득도 볼 수 있다.

마지막으로, 그림 8은 DVS를 적용 하지 않았을여야지만 AC97 인터페이스를 통한 긴 싸이클의 전송들의 QoS를 보장한다는 것과 일치 하는 결과이다.

그림 7은 전력 측정기를 이용하여 MP3 클립 재생 시에 실제 전력소비를 측정 기록한 결과이다. 아무 정책도 사용하지 않은 "Normal"부터 시작하여 순차적으로 단순 DVS 경우에 대한 정책들의 시스템 전력소비 이득 값들과 QoS 감소정도를 보여준다. 여기서 보는 바와 같이 DVS는 각각의 부하에 대하여 DVS를 사용하지 않았을 경우보다 각각 12%, 10%, 7%, 5%, -5%, 12% 정도의 전력을 절감할 수 있음을 보인다. 여기에 부가적으로 MDS를 적용한 경우 각각 23%, 18%, 10%, 6%, 1%, 44% 정도의 전력 절감 효과를 보인다. 소형 디바이스의 경우에서 다소 재생에 무리가 있는 2Mbps 클립인 경우 낮은 DVS 설정으로 인한 오버헤드 때문에 DVS 전력관리 입장에서는 오히려 손해인 경우도 관찰할 수 있다. MP3 재생인 경우 적은 LCD 화면 재생으로도 유저의 인지 QoS를 보장할 수 있으므로 DRS정책에서 많은 이득을 얻을 수 있다. 또한 앞서 관찰한 부가적인 MDS 이득을 얻음으로써 43%의 전력 절감을 얻을 수 있다.

5. 결론

핸드held 디바이스의 소형 경량화와 성능 향상의 두 가지 목적은 제한된 배터리의 용량을 효율적으로 사용하기 위하여 DVS 기법의 연구를 활성화 시켰다. 하지만 프로세서와 LCD만 각각 고려한 요소 위주의 저 전력 정책은 전력절감에 한계에 다다르고 있다. 본

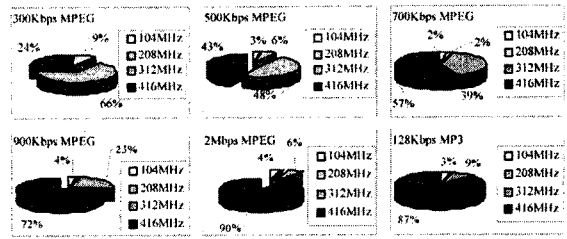


그림 6. DVS 적용에 따른 설정 주파수 분포도

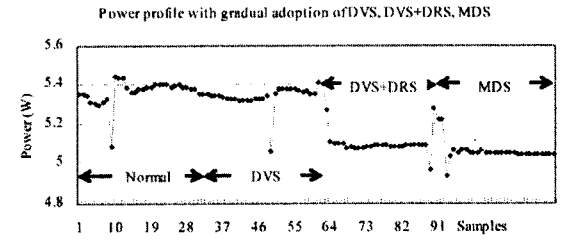


그림 7. MP3 재생 시의 실제 전력측정 프로파일

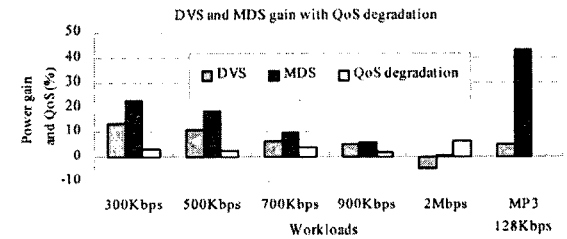


그림 8. 정책에 따른 시스템 전력절감 및 QoS 감소 비율

연구는 이러한 요소위주의 전력절감을 시스템 전력관제로 확장하기 위하여, 시스템 온 칩에 있어서의 DVS와 DRS의 의존성을 다양한 멀티미디어 응용에 대하여 실험적으로 규명하고, 이에 기반한 시스템 전력관리를 제안한다. 또한 실제 임베디드 시스템에서 제한한 정책을 구현함으로써 MPEG 재생 시는 경미한 QoS의 손상에 최고 23%, MP3 재생 시에는 QoS의 손상이 43%까지 시스템의 전력 절감을 이루었다.

참고문헌

[1] M. Weiser, B. Welch, A. Demers, S. Shenker, "Scheduling for reduced CPU energy," *Proc. of USENIX Symposium on Operating Systems Design*, pp.13-23, Monterey, CA, Nov. 1994.
 [2] F. Gatti, A. Acquaviva, L. Benini, B. Riccio, "Power Control Techniques For TFT LCD Displays," *Proc. of International Symposium on Low Power Electronics and Design*, pp.218-224, Grenoble, France, Oct. 2002.
 [3] H. Shim, Y. Cho, N. Chang, "Power Saving in Hand-held Multi-media Systems Using MPEG-21 Digital Item Adaptation," *Proc. of Workshop on Embedded Systems for Real-Time Multimedia*, pp.13-18, Stockholm, Sweden, Sept. 2004.
 [4] X. Fan, C. S. Ellis, A. R. Lebeck, "The Synergy between Power-aware Memory Systems and Processor Voltage Scaling," *Proc. of Power Aware Computer Systems*, San Diego, CA, pp.164-179, Dec. 2003.
 [5] T. L. Martin, *Balancing Batteries, Power and Performance: System Issues in CPU Speed-Setting for Mobile Computing*, Ph.D. thesis, Dept. of ECE, CMU, 1999.
 [6] 김효승, 차호정, "프레임버퍼 모니터링에 기반한 저전력 LCD 제어," 한국정보과학회 2004년 춘계학술발표대회 논문집, 2004년 4월.