

시비율이 비대칭으로 동작하는 PWM 직류-직류 컨버터의 일반화된 소신호 모델

임 원 석, 최 병 조, 박 성 우*
경북대학교 전자전기컴퓨터학부, 한국항공우주연구원*

Generalized Small Signal Models for Asymmetrically-Driven Double Ended Dc to Dc Converters

Wonseok Lim, Byungcho Choi, and Sungwoo Park*
Kyungpook National University, Korea Aerospace Research Institute*

Abstract - This paper presents generalized small-signal models for asymmetrically-driven double-ended dc-to-dc converters. The proposed small-signal models include the effects of the parasitic resistances, which have dominant influence on the damping of the secondary power stage double-pole. To confirm the validity of new models, an asymmetrical half-bridge converter with center-taped rectifier and a forward-flyback converter with current doubler rectifier were built, and their performances were compared with the theoretical predictions.

1. 서 론

시비율이 비대칭으로 동작하는 PWM 직류-직류 컨버터는 영전압 스위칭이 가능하고, 사용된 스위치에 인가되는 전압 스트레스가 작고, 출력 필터에 인가되는 전압의 리플 성분 크기가 작아서 작은 필터를 사용할 수 있다는 장점 때문에 활발한 연구가 진행되어 왔다. 그러나 현재까지의 연구는 주로 정상상태 해석에 치중되어 왔으며[1]~[3], 일부 연구자들에 의해 소신호 모델이 제안된 바 있다. 지금까지는 소신호 모델을 유도하기 위해 주로 상태 공간 평균화 기법을 사용하였으며[4], 일부 연구자들이 등가회로 모델을 제안하였지만[5], 일반적인 형태로 적용할 수 없는 단점이 있었다.

따라서 본 논문에서는 시비율이 상보적으로 동작하는 컨버터에 적용할 수 있는 일반화된 소신호 등가회로 모델을 제안한다. 본 논문에서는 소신호 등가회로를 유도하기 위해 변압기 일차측 회로와 이차측 회로를 나누고 각각에 대한 평균화 등가회로를 구한 후, 평균화 등가회로를 이용하여 컨버터의 소신호 등가회로를 구한다. 구해진 평균화 등가회로와 소신호 등가회로의 타당성을 검증하기 위해 배전류 정류기를 가진 포워드-플라이백 컨버터와 센터탭 정류기를 가진 비대칭 하프 브리지 컨버터를 제작하고 측정치와 시뮬레이션 결과를 비교한다.

2. 평균화 모델

그림 1에 시비율이 상보적으로 동작하는 PWM 컨버터의 평균화 회로 모델을 유도하는 과정을 나타내었다. 변압기를 기준으로 일차측과 이차측으로 나눈 회로로부터 기생저항 성분을 포함한 일차측 회로와 이차측 회로(Discrete time model)를 구할 수 있다. 이로부터 기생저항 성분을 하나의 등가 저항으로 표현한 평균화 등가모델(Average model)을 유도하였다. 그럼에서 알 수 있는 바와 같이 일차측 회로의 평균화 모델은 비선형 부분인 스위치(Q_1, Q_2)만을 선형화하면 쉽게 구해질 수 있음을 알 수 있다. 또한, 변압기 이차측 회로는 출력 필터에 인가되는 전압의 평균값을 구하면, 이차측 회로의 평균화 등가회로도 쉽게 구해질 수 있음을 알 수 있다.

2.1 일차측 회로의 평균화 모델 유도

먼저 평균화 모델을 유도한다. 그림 1에서 비선형 부분인 스위치 Q_1 과 Q_2 의 평균 전류와 평균 전압을 구하면 다음과 같다.

$$i_o = [i_m + i_{T(on)}] \cdot d \quad (1)$$

$$v_{cp} = v_{in} \cdot d \quad (2)$$

$$\begin{aligned} v_{cp} &= -v_{cl} \cdot d \\ v_{cp} &= (v_{in} + v_{cl}) \cdot d \end{aligned} \quad (3)$$

여기서 i_m 은 자화 인덕터에 흐르는 전류를 나타내며, $i_{T(on)}$ 은 변압기 일차측에 흐르는 전류를 나타낸다. 그리고 식(5)은 비대칭 하프 브리지 컨버터에 적용되며, 식(6)은 포워드-플라이백 컨버터에 적용된다. 평균전류와 평균전압은 표 1에 정리하였다.

다음으로 기생저항 성분을 고려한 일차측 회로의 평균화 등가회로(R_{eq1})를 에너지 보존 원리를 이용하여 유도한다[6]. 구해진 등가저항은 시비율이 비대칭으로 동작하는 컨버터의 두 번째 공진주파수의 damping을 예측할 수 있다. 기생저항 성분의 평균화된 등가저항을 구하기 위해, 주스위치(Q_1)와 보조스위치(Q_2) 턴-온 시 기생저항 성분에서 발생하는 에너지 손실을 구하면 다음과 같다.

$$P_{loss, on} = r_{on} \cdot i_{rms(on)}^2 \quad (4)$$

$$P_{loss, off} = r_{off} \cdot i_{rms(off)}^2 \quad (5)$$

여기서 r_{on} 과 r_{off} 는 주스위치(Q_1)와 보조스위치(Q_2) 턴-온 시 회로 상에 존재하는 기생저항 성분의 합을 나타내며, $i_{rms(on)}$ 과 $i_{rms(off)}$ 는 그림 1의 일차측 회로에서 Q_1 의 on-time과 off-time 시 흐르는 전류의 실효치를 나타낸다. 또한, 식(4)과 (5)에 의한 전체 에너지 손실은 R_{eq1} 에 흐르는 평균 전류(i_{avg})에 의해 다음과 같이 표현될 수 있다.

$$P_{loss, total} = P_{loss, on} + P_{loss, off} = R_{eq1} \cdot i_{avg}^2 \quad (6)$$

식(6)에 의해 유도된 일차측 회로의 평균화된 등가저항 R_{eq1} 은 표 1에 정리하였다.

2.2 이차측 회로의 평균화 모델 유도

이차측 회로의 평균화 등가회로를 구하기 위해서는 출력 필터에 인가되는 전압의 평균값과 평균화 등가저항(R_{eq2})을 구하면 된다. 일차측 회로에 적용한 것과 같이 에너지 보존 원리[6]를 그대로 적용하여 R_{eq2} 를 구하였고, 2차측 출력 필터에 인가되는 전압은 일차측 회로에서 변압기 일차측에 인가되는 전압을 구하면 쉽게 얻어진다. 구해진 평균화된 등가저항과 입력전압을 표 1에

	Primary side			Secondary side	
	Asymmetrical half-bridge(AHB)	Forward-flyback with boost-type active clamp (FF-BAC)	Forward-flyback with flyback-type active clamp (FF-FAC)	Center-tapped rectifier (CTR)	Current double rectifier (CDR)
Circuit representation					
Discrete time models					
Average models					

그림 1. 시비율이 비대칭으로 동작하는 PWM 직류-직류 컨버터의 평균화 회로 모델 유도 과정

정리하였다.

그림 2는 위에서 구한 평균화 등가회로의 타당성을 증명하기 위해 센터팁 정류기를 가진 비대칭 하프 브리지 컨버터와 배전류 정류기를 가진 포워드-플라이백 컨버터를 제작하고, 계단 부하 응답의 시뮬레이션과 실험 결과를 비교한 것이다. 그림 2를 통해 구해진 평균화 등가회로의 정확성을 확인할 수 있다.

표. 1 평균화 등가저항 및 일차측 회로의 평균 전류와 전압, 이차측 회로 평균전압

		AHB	FFC-BACC	FFC-FACC
R_{eq1}	CTR	$\frac{4(1-d)^2d}{(1-2d)^2} \left(1 + \left(\frac{A}{2(1-d)}\right)^2\right)(r_{ds1} + r_d + r_s) + \frac{4(1-d)d^2}{(1-2d)^2} \left(1 + \left(\frac{A}{2d}\right)^2\right)(r_{ds2} + r_d + r_s)$	$4d\left(1 + \left(\frac{A}{2}\right)^2\right)(r_{ds1} + r_s) + 4(1-d)A^2(r_{ds2} + r_d + r_s)$	
	CDR	$\frac{4(1-d)^2d}{(1-2d)^2} \left(1 + \left(\frac{A}{(1-d)}\right)^2\right)(r_{ds1} + r_d + r_s) + \frac{4(1-d)d^2}{(1-2d)^2} \left(1 + \left(\frac{A}{d}\right)^2\right)(r_{ds2} + r_d + r_s)$	$4d(1+A^2)(r_{ds1} + r_s) + (1-d)A^2(r_{ds2} + r_d + r_s)$ where $A = \frac{0.5 \cdot \Delta i_m}{\sqrt{3} i_o/n}$	
R_{eq2}	CTR	$\left(1 + \frac{1}{3} \left(\frac{0.5 \Delta i_U}{i_o}\right)^2\right)(r_{Ls(SR)} + r_U)$		
	CDR	$r_{ds(SR)} + \frac{1}{4} \left(1 + \frac{1}{3} \left(\frac{0.5 \Delta i_U}{i_o/2}\right)^2\right)(r_{Ls} + r_{Ls})$		
v_{cp}		$v_{in} \cdot d$	$-v_{cl} \cdot d$	$[v_{in} + v_{cl}] \cdot d$
i_a	CTR	$[i_m + \frac{1}{n} i_{Ls}] \cdot d$	$-[i_m + \frac{1}{n} i_{Ls}] \cdot d$	$[i_m + \frac{1}{n} i_{Ls}] \cdot d$
	CDR			
i_T	CTR	$\frac{1}{n} [i_{Ls} \cdot (2d-1)]$		
	CDR	$\frac{1}{n} [i_{Ls1} \cdot d - i_{Ls2} \cdot (1-d)]$		
v_r		$\frac{1}{n} [v_{in} \cdot d + v_{cl} \cdot (1-2d)]$	$\frac{1}{n} [v_{in} \cdot (2d-1) + v_{cl} \cdot (1-d)]$	
v_{r1}		$\frac{1}{n} [v_{in} - v_{cl}] \cdot d$	$\frac{1}{n} v_{in} \cdot d$	
v_{r2}		$\frac{1}{n} v_{cl} \cdot (1-d)$	$\frac{1}{n} [v_{cl} - v_{in}] \cdot (1-d)$	

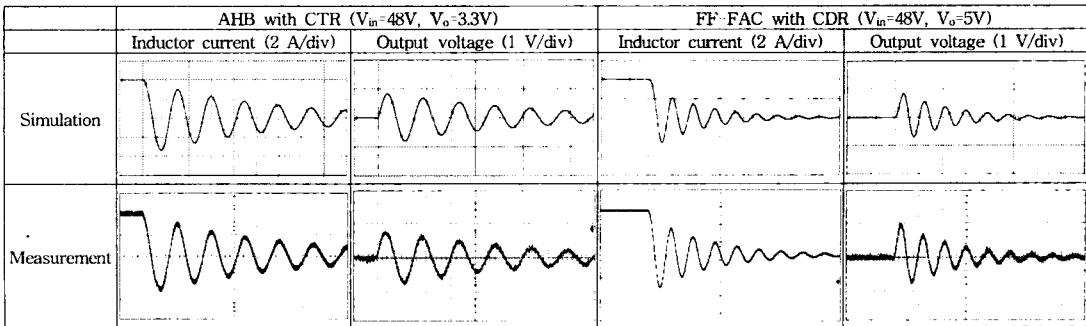


그림 2. 계단 부하 응답, 부하변동 (10A→6A)

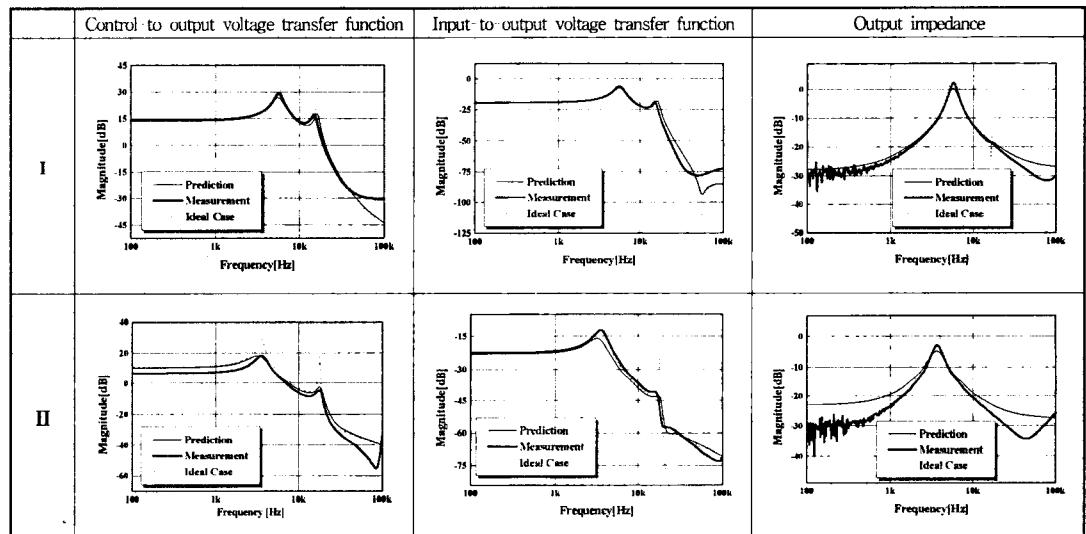


그림. 3 포워드-플라이백 컨버터(I: $V_{in}=48V$, $V_o=5V$, $I_o=10A$, $f_s=150kHz$)와 비대칭 하프 브리지 컨버터(II: $V_{in}=48V$, $V_o=3.3V$, $I_o=10A$, $f_s=120kHz$)의 전달 함수 시뮬레이션과 실험 결과

와 출력 커패시터의 esr만을 고려한 것이다. 그림에서 알 수 있는 바와 같이, 이미 알려진 추가적인 쌍극점의 특징을 잘 보여주고 있다[5]. 또한, 기존에 제시된 소신호 모델[4,5]과는 달리 추가적인 쌍극점에서의 피킹 감쇠를 잘 예측하고 있다.

3. 결 론

본 논문에서는 시비율이 상보적으로 동작하는 PWM 컨버터에 대한 일반화된 소신호 등가회로를 제안하였다. 에너지 보존 원리를 이용하여 회로 상에 존재하는 기생 저항 성분을 포함시켰으며, 기생 저항 성분이 두 번째 쌍극점의 피킹(peaking) 감쇠에 큰 영향을 미친다는 것을 보였다. 구해진 평균화 등가회로와 평균화 등가회로로부터 유도된 소신호 등가회로의 타당성을 검증하기 위해 두 가지 형태의 시비율이 상보적으로 동작하는 컨버터를 제작하였으며, 시뮬레이션과 실험 결과를 비교하였다.

[참고문헌]

- [1] Ionel Dan Jitaru, "High Frequency, Soft Transition Converter," IEEE Applied Power Electronics Conference Proc., 1993, pp.880-887.
- [2] Laszlo Huber, and Milan M. Jovanovic, "Forward Flyback Converter with Current Doubler Rectifier: Analysis, Design, and Evaluation Results," IEEE Trans. Power Electronics, Vol. 14, No. 1, pp.184-192, 1999, Jan.
- [3] Ramesh Oruganti et al., "Soft Switched DC/DC Converter with PWM Control," IEEE Trans. Power Electronics, Vol. 13, No. 1, pp.102-114, 1998, Jan.
- [4] Sergey Korotkov, et al., "Small Signal Modeling of Soft Switched Asymmetrical Half Bridge DC/DC Converter," IEEE Applied Power Electronics Conference Proc., 1995, pp.707-711.
- [5] Yim Shu Lee, and Bo Tao Lin, "Modeling, Analysis, and Design Criteria of Actively Clamped Double Ended Converters," IEEE Trans. Circuits and Systems I: Fundamental Theory and Applications, Vol. 47, No. 3, pp. 312-323, 2000, March.
- [6] Dariusz Czarkowski, and Marian K. Kazimierczuk, "Energy Conservation Approach to Modeling PWM DC/DC Converters," IEEE Trans. Aerospace and Electronic Systems, Vol. 29, No. 3, pp.1059-1063, 1993, July.